

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

Інженерний навчально-науковий інститут ім. Ю. М. Потебні
Кафедра електроніки, інформаційних систем та програмного
забезпечення

Пояснювальна записка

до кваліфікаційної роботи

рівень вищої освіти перший бакалаврський
(другий магістерський рівень)

на тему Розробка схеми n-розрядного цифрового компаратора з паралельним каскадуванням

Виконав: студент (ка) IV курсу, групи 6.1539

Батюк К.В.

(прізвище та ініціали)

(підпис)

Напряму підготовки _____
(шифр)

Спеціальності 153

Мікро- та наносистемна техніка

(назва)

Керівник доцент, доцент, к.т.н.

Ніконова А.О.

(посада, вчене звання, науковий ступінь, прізвище та ініціали)

Рецензент _____

інженер-конструктор Конструкторського бюро Колосова
Григор'єва Ірина Костянтинівна

(посада, вчене звання, науковий ступінь, прізвище та ініціали)

м. Запоріжжя – 2023 рік

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут ім. Ю. М. Потебні

Рівень вищої освіти перший бакалаврський
(перший (бакалаврський) рівень, другий (магістерський) рівень)
Напрямок підготовки 153
(шифр)
Спеціальність Мікро- та наносистемна техніка
(назва)

ЗАТВЕРДЖУЮ
Завідувач кафедри ЕІСПЗ
Критська Т.В.

“ 15 ” червня 2023 року

З А В Д А Н Н Я
НА КВАЛІФІКАЦІЙНУ РОБОТУ СТУДЕНТУ

Батюк Катерина Василівна

(прізвище, ім'я, по батькові)

1. Тема проекту (роботи) Розробка схеми n-розрядного цифрового компаратора з паралельним каскадуванням

керівник проекту (роботи) Ніконова Аліна Олександрівна
(прізвище, ім'я, по батькові, науковий ступінь, вчене звання)

затверджені наказом вищого навчального закладу від “29” грудня 2023 року №1893-с

2. Строк подання студентом проекту (роботи) 15 червня 2023 року

3. Вихідні дані до проекту (роботи) компаратор 74LS85, логічні елементи І-НІ, АБО-НІ, перетворювач 74185, перетворювач 74184, дешифратор 7445, семи сегментний індикатор

4. Зміст розрахунково-пояснювальної записки (перелік питань, які потрібно розробити):

1. Схеми порівняння сигналу;
2. Моделювання цифрового компаратора;
3. Охорона праці та техногенна безпека;

5. Перелік графічного матеріалу (з точним зазначенням обов'язкових креслень)
Л1 – використання компараторів в вимірювальних пристроях; Л2 – моделювання дворозрядного компаратора в електронному середовищі electronics workbench; Л3 – збільшення розрядності компаратора шляхом паралельного каскадування; Л4 – схема електрична принципова.

6. Консультанти розділів проекту (роботи)

Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата
		завдання прийняв
<i>I</i>	<i>Ніконова А.О.</i>	
<i>II</i>	<i>Ніконова А.О.</i>	
<i>III</i>	<i>Ніконова А.О.</i>	

7. Дата видачі завдання 30.12.2022 року

КАЛЕНДАРНИЙ ПЛАН

№ з/п	Назва етапів дипломного проекту (роботи)	Строк виконання етапів проекту (роботи)	Примітка
<i>1</i>	<i>Аналіз комбінаційних схем, компаратори рівності, багаторозрядні компаратори рівності</i>	<i>25.01.2023</i>	
<i>2</i>	<i>Дослідження технологічного процесу формування структур цифрових компараторів, а також компараторів, що випускаються промисловістю.</i>	<i>10.02.2023</i>	
<i>3</i>	<i>Моделювання та синтез схеми дворозрядного компаратора</i>	<i>01.03.2023</i>	
<i>4</i>	<i>Методи збільшення розрядності компаратора</i>	<i>24.03.2023</i>	
<i>5</i>	<i>Реалізація восьмирязрядного компаратора з паралельним каскадуванням</i>	<i>02.03.2023</i>	
<i>6</i>	<i>Виведення інформації на індикатор, перетворення двійкового коду в двійково – десятковий та розробка блоку семи сегментного дешифратора</i>	<i>17.04.2023</i>	
<i>7</i>	<i>Охорона праці та техногенна безпека</i>	<i>18.05.2023</i>	
<i>8</i>	<i>Оформлення пояснювальної записки</i>	<i>02.06.2023</i>	
<i>9</i>	<i>Рецензування, нормоконтроль, підписання роботи</i>	<i>15.06.2023</i>	
<i>10</i>	<i>Оприлюднений захист магістерської роботи</i>	<i>21.06.2023</i>	

Студент _____
(підпис)

Батюк К.В.
(прізвище та ініціали)

Керівник проекту (роботи) _____
(підпис)

Ніконова А.О.
(прізвище та ініціали)

Нормоконтроль пройдено _____
(підпис)

Верьовкін Л.Л.
(прізвище та ініціал)

Реферат

Дипломна робота містить 71 сторінок, 23 рисунків, 8 таблиць, 10 джерел літератури.

Об'єкт дослідження – n -розрядний компаратор.

Мета роботи – розробка схеми n -розрядного цифрового компаратора з паралельним каскадуванням

Задачі роботи – дослідження принципу роботи цифрових компараторів та процесу формування структур; аналіз приладів, в яких застосовують компаратор; синтез, розробка схем компараторів, а також їх моделювання у середовищі EWB та Proteus 8 Professional;

Методика дослідження – моделювання пристрою з допомогою програмного забезпечення Electronics WorkBench, 5.12, Proteus 8 Professional, SPlan 7.0.

Короткий виклад результатів досліджень: дослідження були спрямовані на синтез і розробку схем компараторів для порівняння двох чисел. Було розглянуто дворозрядний, чотирирозрядний компаратор, а також компаратори з більшою розрядністю, розроблені схеми до них. Розроблені схеми компараторів дозволяють ефективно порівнювати два числа за їх розрядами і визначати результат порівняння. Вони можуть бути використані в різних цифрових системах та схемах, де потрібне порівняння двійкових чисел, наприклад, в лічильниках, порівнячах, мультиплексорах та інших пристроях.

Результати впроваджень – результати моделювання багаторозрядних компараторів для порівняння багато розрядного сигналу рекомендовано до впровадження в навчальний процес на кафедрі ЕІСПЗ.

КОМБІНАЦІЙНІ ПРИСТРОЇ, КОМПАРАТОР, ПОРІВНЯННЯ СИГНАЛУ, МІКРОСХЕМА.

Дипломну роботу виконано на кафедрі електроніки, інформаційних систем та програмного забезпечення, з 30.12.2022 р. по 15.06.2023 р

Зміст

ВСТУП	7
1 СХЕМИ ПОРІВНЯННЯ СИГНАЛУ	8
1.1 Комбінаційні схеми.....	8
1.1.1 Компаратори рівності	12
1.1.2 Багаторозрядні компаратори рівності.....	15
1.2 Технологічний процес формування структур цифрових компараторів	20
1.3 Цифрові компаратори, що випускаються промисловістю.....	23
2 МОДЕЛЮВАННЯ ЦИФРОВОГО КОМПАРАТОРА.....	26
2.1 Використання компараторів в вимірювальних пристроях	26
2.2 Синтез схеми дворозрядного компаратора	30
2.3 Розробка схеми восьмирозрядного компаратора.....	33
2.4 Вивидення інформації на індикатор.....	40
2.4.1 Перетворення двійкового коду в двійково - десятковий	40
2.4.2 Розробка блоку семи сегментного дешифратора.....	45
3 ОХОРОНА ПРАЦІ ТА ТЕХНОГЕННА БЕЗПЕКА	52
3.1 Загальне визначення охорони праці, її роль, предмет, об'єкт та методичні основи.	52
3.2 Правові та організаційні питання охорони праці	53
3.3 Пожежна безпека.....	55
3.4 Техногенна безпека.....	56
3.6 Електробезпека.....	60
ВИСНОВКИ ТА РЕКОМЕНДАЦІЇ.....	64
ПЕРЕЛІК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ	65
ДОДАТОК А.....	67

ДОДАТОК Б 68

ВСТУП

Для подання інформації в комп'ютерній техніці використовують певні фізичні процеси, такі як електричний струм, напруга або магнітний потік, що характеризуються деякою величиною, яка визначає стан процесу. Величина, що характеризує сигнал, змінюється безперервно в часі, приймаючи будь які значення в деякому діапазоні. Процеси передачі, зберігання і перетворення інформації реалізуються найпростіше, якщо розрізняти тільки два стану, які ототожнюють з символами 0 і 1. Сигнал, який може набувати одне з двох можливих значень, називають двійковим. Відповідність між фізичним процесом і двійковим сигналом встановлюють шляхом квантування процесу за рівнем і квантування в часі. Процедура квантування фізичного процесу в часі дозволяє уникнути необхідності постійних посилань на фізичну природу сигналів і зосередити увагу на інформаційних аспектах роботи цифрових пристроїв.

Відмінною особливістю цифрових компараторів є те, що вони виконують арифметичні дії не над логічними змінними 0 і 1, а над арифметичними числами 0 і 1 за законами двійкової арифметики. В комбінаційних пристроях кожний символ на виході (логічний "0" або логічна "1") визначається станом входів тільки на даний момент і не залежить від того, який рівень діяв раніше. Комбінаційні пристрої не зберігають відомості про минулу роботу пристрою.

Компаратори широко використовуються в різній обчислювальній техніці, вимірювальній техніці, радіо- та провідного зв'язку, побутових приладах.

Визначення схемотехнічних, технологічних та топологічних особливостей для проектування інтегральних цифрових компараторів підвищеної швидкодії є актуальним питанням та метою даної дипломної роботи.

1 СХЕМИ ПОРІВНЯННЯ СИГНАЛУ

1.1 Комбінаційні схеми

Комбінаційними схемами називають такі схеми, вихідний сигнал яких залежить від комбінації вхідних логічних змінних. Їх часто називають схемами без зворотного зв'язку або схемами без елементів пам'яті. Основними завданнями теорії комбінаційних схем є завдання аналізу та синтезу цих схем.

Завдання аналізу включає у собі знаходження функції, реалізованої конкретної схеми, і визначення за нею залежності вихідного сигналу на кожному з вхідних наборів, виявлення ризиків збою на виході при її зміні.

Завдання синтезу зводиться до представлення необхідної функції у вигляді суперпозиції функцій, що реалізуються деяким заздалегідь заданим функціонально повним набором логічних елементів.

Комбінаційна схема з кількома виходами завжди може бути представлена у вигляді сукупності схем, кожна з яких має лише один вихід, що дозволяє звести рішення задачі синтезу схем з довільним числом виходів до розв'язання задач синтезу комбінаційної схеми з одним виходом. Робота комбінаційної схеми повністю описується або таблицею істинності, або булевим виразом [1].

У цифровій техніці широко застосовується обмежена кількість комбінаційних схем, виконаних в вигляді інтегральних схем малого та середнього ступеня інтеграції, які використовуються практично в будь-якому цифровий блоці. Оскільки всі комбінаційні схеми утворюють єдиний клас, то подальша їх класифікація може бути виконана за функціональною ознакою.

Однак слід зазначити, що, таке розбиття схем умовне, тому що всі конкретні комбінаційні схеми багатофункціональні та багато з них можуть бути віднесені до різних підкласів. Визначати та відносити схеми до будь-якого підкласу прийнято за основним функціональним призначенням. Самі підкла-

си зі схожими ознаками поєднуються у групи. На цей час склалася така система класифікації комбінаційних схем:

- Схеми загального призначення – до них відносять, як правило, схеми малого ступеня інтеграції, такі як I; I-НІ; АБО; АБО НІ; I-АБО-НІ та ін. Вони утворюють технічно повну систему елементів, тобто систему, що задовольняє вимогам функціональної та фізичної повноти.

Функціонально повна система елементів – система, що дозволяє реалізувати будь-які, скільки завгодно складні, перемикальні функції шляхом суперпозиції найпростіших функцій.

Фізично повна система елементів – система, що містить спеціальні елементи, що забезпечують можливість побудови управляючих ланцюгів, запам'ятовуючих пристроїв та ланцюгів зв'язку, що відновлюють інформаційні сигнали до стандартної амплітуди і форми, а також ланцюгів, що забезпечують надійну взаємодію елементів, при всіляких комбінаціях зв'язку між ними, елементи, що забезпечують роботу електромеханічних вузлів типу реле, перемикачів, механізмів друку, тощо, а також схем зв'язку різних вузлів цифрового пристрою з пристроями введення-виведення, елементи індикації інформаційних станів цифрового пристрою та генератори тактових сигналів;

- Схеми контролю та індикації – це фактично схеми загального призначення, виконані з відкритим колектором (емітером, стоком), які дозволяють підключати зовнішні дискретні елементи контролю та індикації (лампи, світлодіоди, реле, виконавчі механізми, тощо) для визначення стану цифрових ланцюгів у блоці;

- Перетворювачі кодів – дешифратори, детектори станів, шифратори, пріоритетні шифратори, спеціалізовані перетворювачі кодів, ПЗП та ін;

- Комутаційні вузли – «ідеальні» ключі, діодні та транзисторні ключі, двонаправлені напівпровідникові ключі, селектори, мультиплексори, універсальні селектори-мультиплексори та ін;

- Арифметичні вузли – схеми контролю на парність чи непарність, чверть суматори, напівсуматори, суматори, схеми прискореного перенесення, арифметико-логічні пристрої, компаратори, адресні компаратори, матричні цифрові помножувачі, схеми формування коду Хеммінга та ін;
- Спеціальні вузли (деякі з них не є суто комбінаційними) – логічні розширювачі, генератори, одновібратори, таймери, буферні підсилювачі, перетворювачі рівнів, тригери Шмідта, різницеві елементи (детектори подій), порогові (у тому числі мажоритарні) елементи та ін.

За способом кодування двійкових змінних елементи цифрових пристроїв поділяють на імпульсні, динамічні, потенційні, імпульсно-потенційні та фазові. В даний час у цифровій техніці найбільш широко використовуються потенційні системи елементів. Незалежно від способу кодування інформації в будь-яких схемах повинен дотримуватися принцип сумісності вхідних і вихідних сигналів, що означає, що орієнтування рівнів "0" і "1" для них має збігатися в певній зоні значень, що відображають «0» та «1». Принцип сумісності вхідних та вихідних сигналів повинен виконуватися при впливі на елемент навантажень та дестабілізуючих факторів, кількість та параметри яких визначаються технічними умовами на елементи.

До дестабілізуючим факторам відносять зміну напруги живлення, розкид параметрів і характеристик компонентів, зміна температури навколишнього середовища, наявність електромагнітних випромінювань, механічні дії тощо.

Особливість роботи з інтегральними схемами в тому, що контролювати їх характеристики та параметри неможливо шляхом вимірювання параметрів їх окремих компонентів. Параметри інтегральних схем можуть бути визначені тільки за вхідними, передавальними та вихідними характеристиками. Існуючі методи визначення параметрів інтегральних схем ґрунтуються на виконанні функціонального контролю та параметричних вимірюваннях.

Для логічних елементів під функціональним контролем мається на увазі процедура визначення виду перемикаючої функції, яку реалізує логічний елемент, а під параметричними вимірювання – процедура визначення індивідуальних числових значень параметрів елемента, таких як рівні «1» та «0», вхідні та вихідні струми тощо. Саме за результатами параметричних вимірів робиться висновок про придатність до використання даного логічного елемента [2].

Працездатність логічного елемента – правильна передача інформаційних сигналів при одночасному виконанні заданих технічними умовами вимог до числових значень параметрів.

При проектуванні цифрової апаратури необхідно знати основні статичні, динамічні, схемотехнічні та конструктивні параметри та характеристики.

Зазначимо особливості побудови вихідних ланцюгів логічних елементів. Вихідні ланцюги можуть бути реалізовані у трьох модифікаціях: вихід стандартного елемента; вихід із відкритим колектором (емітером, стоком); вихід із трьома станами.

Елемент зі стандартним виходом реалізує два значення вихідного сигналу – логічні рівні «0» та «1». Виходи таких елементів не допускається з'єднувати разом і тим більше підключати їх до шин живлення та землі, оскільки вихідні транзистори таких елементів можуть бути пошкоджені (це не відноситься до деяких елементів, виконаних за КМДП-схемотехнікою).

Спрощена схема двовходового логічного ТТЛ-елемента І-НІ з відкритим колектором (ВК) представлена на рис.1.1 а. Такий елемент на виході формує два стани: логічний «0» та обрив.

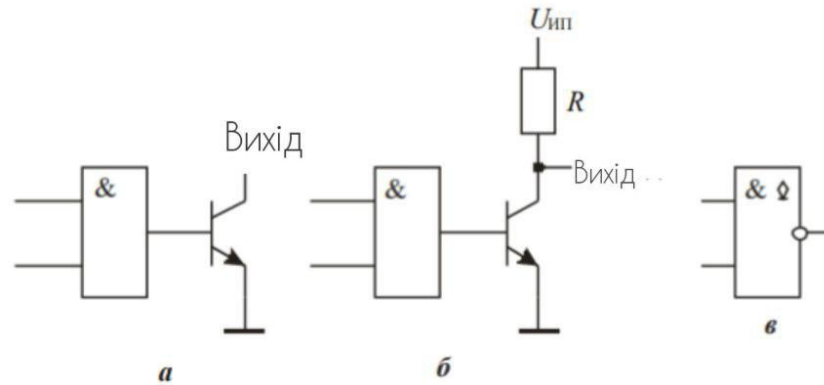


Рисунок 1.1 – Спрощена схема виведення логічного елемента: а – ТТЛ із відкритим колектором; б – ТТЛ з відкритим колектором та резистором, що формує рівень «1»; в – функціональне позначення ТТД із відкритим колектором

1.1.1 Компаратори рівності

Цифровий компаратор – це комбінаційна схема, яка порівнює два цифрових або двійкових числа. Щоб дізнатися, чи одне двійкове число дорівнює, менше або більше за інше двійкове число, логічно проектуємо схему, для якої матимемо два входи – один для А, а інший для В, та три вихідні сигнали: один для умови $A > B$, один для умови $A = B$ та один для умови $A < B$, рис 1.2.

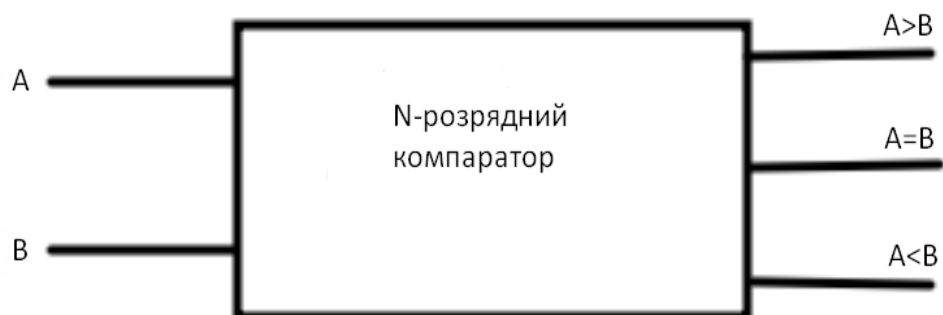


Рисунок 1.2 – Схема цифрового компаратора

Схема працює шляхом порівняння розрядів двох чисел, починаючи від старшого розряду і рухаючись до молодшого. У кожній позиції розряду порівнюються два відповідні розряди чисел. Якщо розряд першого числа більший

за відповідний розряд другого числа, вихід $A > B$ встановлюється на 1, і схема негайно визначає, що перше число більше за друге. Подібним чином, якщо розряд другого числа більший за відповідний розряд першого числа, вихід $A < B$ встановлюється на 1, і схема негайно визначає, що перше число менше другого.

Якщо два відповідних розряди рівні, схема переходить до наступної позиції розряду та порівнює наступну пару. Цей процес триває, доки не буде порівняно всі значення. Якщо в будь-який момент порівняння схема визначає, що перше число більше або менше другого числа, порівняння припиняється, і генерується відповідний вихід.

Якщо всі розряди рівні, схема генерує вихід $A = B$, що вказує на те, що два числа рівні.

Існують різні способи реалізації компаратора величин, наприклад використання комбінації вентилів виключне АБО (XOR), І (AND) та АБО (OR) або використання каскадного розташування повних суматорів. Вибір реалізації залежить від таких факторів, як швидкість, складність і енергоспоживання.

Компаратор, який використовується для порівняння двох розрядів, називається однорозрядним компаратором. Він складається з двох входів кожен для двох однорозрядних чисел і трьох виходів для генерації меншого, рівного та більшого між двома двійковими числами. Таблиця істинності для 1-розрядного компаратора наведена нижче [3]:

Таблиця 1.1 – таблиця істинності для 1-розрядного компаратора.

A	B	$F_{=}$	$F_{>}$	$F_{<}$
0	0	1	0	0
0	1	0	0	1
1	0	0	1	0
1	1	1	0	0

Найбільш поширений спосіб порівняння двох чисел, заздалегідь записаних в регістри, оснований на їх порозрядному порівнянні, починаючи з старшого, тобто використовується принцип послідовного порівняння кодів багаторозрядних чисел. Якщо порівнюються два числа $A(a_n, a_{n-1}, \dots, a_1)$ і $B(b_n, b_{n-1}, \dots, b_1)$, то умовою їх рівнозначності ($A = B$) є рівність кодів усіх однойменних розрядів, а умовою нерівнозначності ($A \neq B$) – нерівність кодів хоча б у одному розряді, при цьому $A > B$, якщо $A = 1, B = 0$. Звідси булеві функції набувають такого вигляду:

$$F_{=} = \overline{A}B + A\overline{B};$$

$$F_{>} = A\overline{B};$$

$$F_{<} = \overline{A}B;$$

На рис. 1.3 подана структурна логічна схема, елемента «виключаюче АБО – НІ» та логічна схема компаратора.

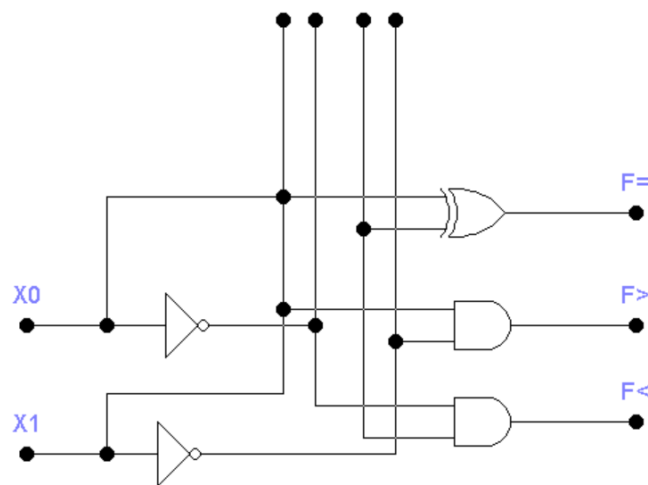


Рисунок 1.3 – Схема реалізації операції логічної схеми компаратора

На практиці для порівняння багаторозрядних двійкових кодів зручно користуватись методами, сутність яких полягає в розбитті складної задачі на ряд більш простих рішень, що можуть бути виконані більш доступними засобами.

Реалізуємо даний підхід на прикладі побудови цифрового компаратора багаторозрядних двійкових кодів. За основу приймемо схему компаратора

однорозрядних двійкових слів. Відповідна схема функцій алгебри логіки в такому випадку буде мати вигляд:

$$\begin{aligned} F_{=} &= F_{1=}F_{0=}; \\ F_{>} &= F_{1>} + F_{1<}F_{0>}; \\ F_{<} &= \overline{F_{=} + F_{>}}. \end{aligned}$$

За аналогічною логікою аналізу ми можемо записати для три розрядних кодів наступну систему функцій алгебри логіки:

$$\begin{aligned} F_{=} &= F_{2=}F_{1=}F_{0=}; \\ F_{>} &= F_{2>} + F_{2=} F_{1>} + F_{2=}F_{1=}F_{0>}; \\ F_{<} &= \overline{F_{=} + F_{>}}. \end{aligned}$$

І в загальному випадку для n-двійкових кодів можна записати таку систему ФАЛ:

$$\begin{aligned} F_{=} &= F_{n-1=}F_{n-2=} \dots F_{0=}; \\ F_{>} &= F_{n-1>} + F_{n-1=} F_{n-2>} + \dots + F_{n-1>}F_{n-2=} \dots F_{1=}F_{0>}; \\ F_{<} &= \overline{F_{=} + F_{>}}. \end{aligned}$$

Таким чином, із використанням цифрових компараторів, що мають обмежену розрядність вхідних сигналів на основі системи функцій алгебри логіки завжди можна побудувати пристрій необхідної розрядності [4].

1.1.2 Багаторозрядні компаратори рівності

Багаторозрядні компаратори призначені для порівняння дворозрядних двійкових кодів. Порівняння здійснюється на основі порозрядних операцій над однойменними розрядами обох кодів. Числа рівні, якщо всі однойменні розряди, тобто. або нулі або одиниці.

Для того, щоб сформулювати ознаки $A > B$ та $A < B$ за допомогою логічних елементів, знадобиться досить складна схема. Найбільш зручно будувати

схеми порівняння кодів з використанням суматорів. Якщо коди, що порівнюються, однакові, то різниця їх значень дорівнює 0. Інші дві ознаки теж нескладно сформулювати.

Розглянемо на прикладі яким чином можна побудувати схему порівняння кодів з використанням суматора.

Для цього здійснимо операцію віднімання двох чотирирозрядних чисел для трьох випадків: $A = B$, $A > B$ та $A < B$. Нагадаємо, що для того, щоб відняти одне число від іншого, необхідно один з доданків представити в доповняльному коді, тобто проінвертувати всі розряди числа і додати 1 до молодшого розряду.

Перший випадок $A = B$. Нехай $A_{10} = B_{10} = 5_{10} = 0101_2$.

Представимо число B в доповняльному коді:

$$\begin{array}{r} 1010 \\ + 1 \\ \hline 1011 \end{array}$$

Тобто сума дорівнює $s = 1011$, а перенесення $p = 0$. Тепер складемо ці два числа:

$$\begin{array}{r} 0101 \\ +1011 \\ \hline 1\ 0000 \end{array}$$

Для отриманого результату $s = 0000$, а перенесення $p = 1$, тобто в загальному випадку $s = 0$, $p = 1$.

Другий випадок $A > B$. Нехай $A_{10} = 6_{10} = 0110_2$, а $B_{10} = 5_{10}$. Тоді різниця A і B буде дорівнювати:

$$\begin{array}{r} 0110 \\ +1011 \\ \hline 1\ 0001 \end{array}$$

Для отриманого результату $s = 0001$, а перенесення $p = 1$, тобто в загальному випадку $s \neq 0$, $p = 1$.

Третій випадок $A < B$. Нехай $A_{10} = 5_{10}$, а $B_{10} = 6_{10}$. Число B у доповняльному коді дорівнює 1010_2 . Тоді різниця A і B буде дорівнювати:

$$\begin{array}{r} 0101 \\ +1010 \\ \hline 01111 \end{array}$$

Для отриманого результату $s = 1111$, а перенесення $p = 0$, тобто в загальному випадку $s \neq 0, p = 0$.

З урахуванням отриманих результатів побудована схема порівняння кодів з використанням повного чотирирозрядного суматора, що наведена на рисунок 1.4 [5].

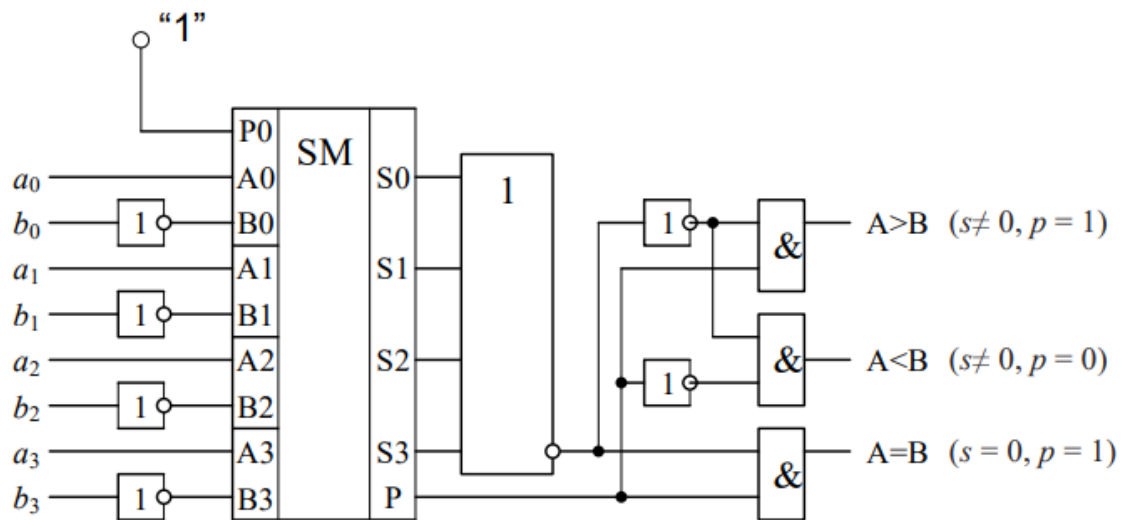


Рисунок 1.4. Схема порівняння чотирирозрядних кодів з використанням суматора

Для порівняння двох n -розрядних кодів компаратор повинен мати не менше $2n$ -входів. Через обмеженості на число виводів корпусів інтегральних елементів доводиться приймати $n \leq 9$. Якщо один з кодів попередньо записати в інтегральній схемі, то буде потрібно тільки n – входів для подачі іншого коду. Запис коду в інтегральну схему можна здійснювати перепалюванням плавких перемичок при програмуванні ІС.

Для прикладу на рис. 1.5, а – приведений 16-ти розрядний компаратор, а на рис. 1.5, б 12-ти розрядний компаратор (Fuse – Programmable Identity Comparator):

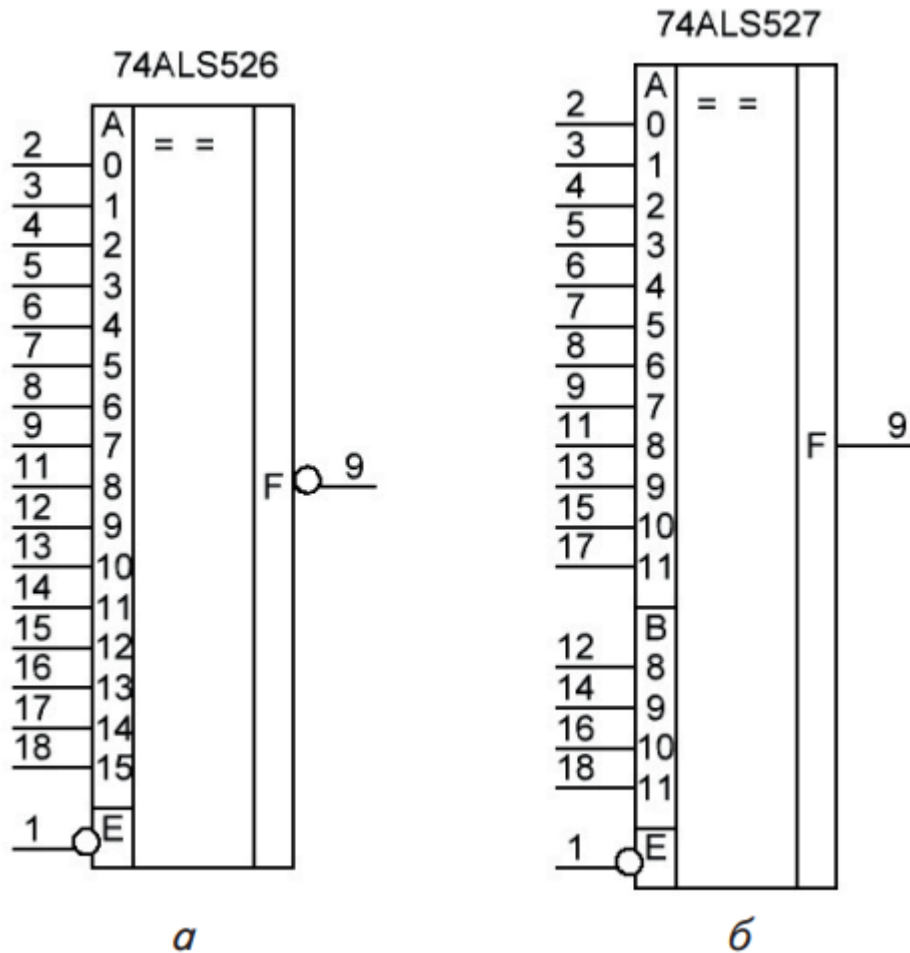


Рисунок 1.5 – Інтегральні програмні компаратори. а – 16-и та б – 12-и розрядні компаратор з програмуванням коду В.

Мікросхема 74ALS526 містить 16-розрядний компаратор, у якому еталонне слово жорстко програмується за допомогою плавких перемичок.

74ALS527 – 12-и розрядний компаратор з програмуванням тільки восьми молодших розрядів коду В.

На практиці часто доводиться зустрічатись із задачею порівнянь багаторозрядних двійкових кодів. Сьогодні промисловістю випускаються такі цифрові компаратори (рис. 1.6, а – серія 561, б – серія 555, в – серія 134) розроблені на ВАТ «Родон» – виготовляються за КМОН-технологією.

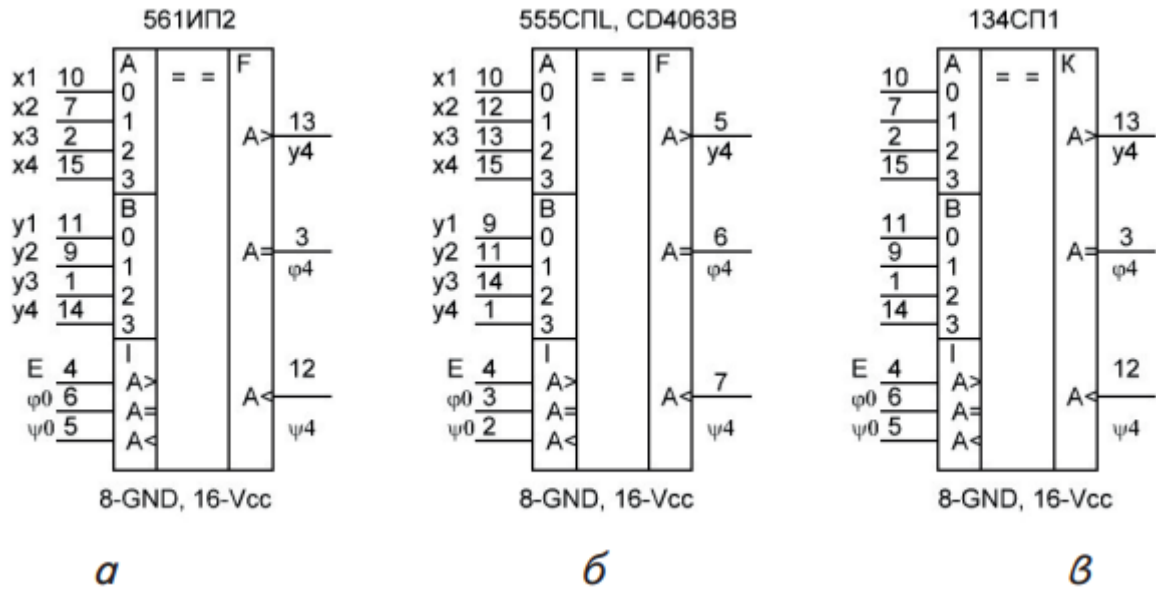


Рисунок 1.6 – Цифрові компаратори, що випускаються промисловістю України: моделі а – 561 ИП2; б – 555СПЛ; в – 134ССП1.

561 ИП2 – схема порівняння чотирирозрядних двійкових чисел, яка реалізує такі функції алгебри логіки: $F(A_4 = B_4)$, $F(A_4 < B_4)$, $F(A_4 \leq B_4)$, $F(A_4 > B_4)$, та $F(A_4 \geq B_4)$.

555 СПЛ – схема порівняння чотирирозрядних двійкових чисел, яка реалізує такі функції алгебри логіки: $(F = A_4 B_4)$, $F(A_4 < B_4)$, $F(A_4 \leq B_4)$, $F(A_4 > B_4)$, та $F(A_4 \geq B_4)$.

134СП1 (74L85) – схема порівняння чотирирозрядних двійкових чисел, яка реалізує такі функції алгебри логіки: $F(A_4 = B_4)$, $F(A_4 < B_4)$, $F(A_4 \leq B_4)$, $F(A_4 > B_4)$, та $F(A_4 \geq B_4)$.

У зв'язку з тим, що в позиційних системах числення вага будь – якого старшого розряду є більшою за вагу молодшого розряду, співвідношення між числами досить просто можуть бути встановлені на основі послідовного порівняння їх однойменних розрядів. Тоді порівняння чисел можна робити починаючи зі старшого або молодшого розрядів.

На рис. 1.7. приведена 12-розрядна послідовність схеми порівняння двійкових чисел, яка побудована на трьох чотирирозрядних ІС 561ИП2 (тут символ \emptyset вказує, $I_{A>B}$ слід підімкнути або до корпусу або до джерела живлен-

ня). Каскадування ІС порівняння двійкових чисел можна виконувати і при паралельному їх включенні.

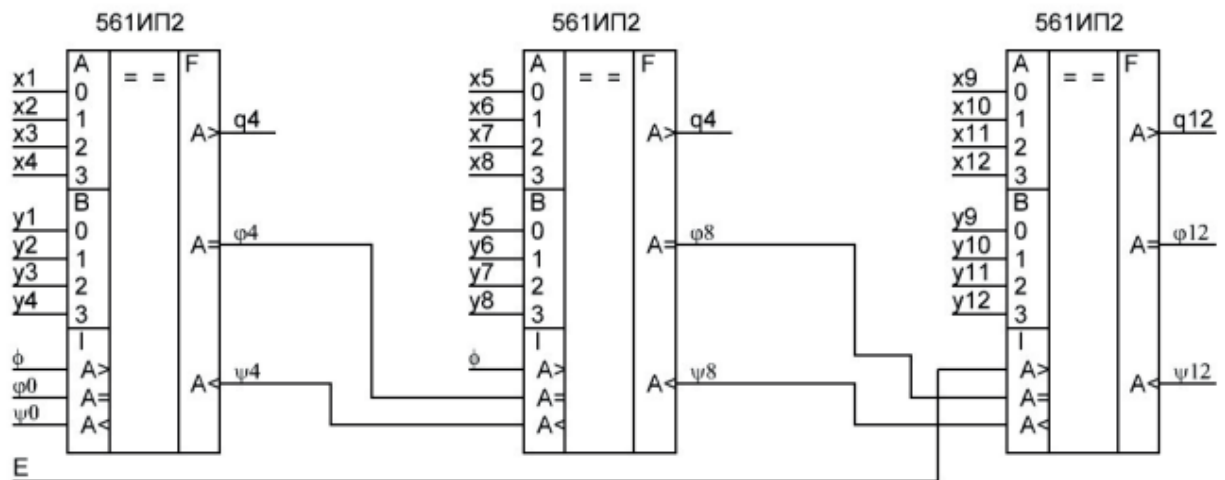


Рисунок 1.7 – Послідовне каскадування цифрових компараторів СКР561ИП2.

Івано-Франківською електронною промисловістю (ВАТ «Родон») випускається також восьмирозрядні цифрові компаратори з тригерами Шмітта на входах А і В чисел, що порівнюються, та інвертуючим входом $\bar{F}_{A=B}$ та $F_{A>B}$, а також схеми, які вміщують асинхронні регістри пам'яті [6].

1.2 Технологічний процес формування структур цифрових компараторів

Формування структур цифрових компараторів є важливою частиною технологічного процесу виготовлення інтегральних схем. Цифрові компаратори використовуються для порівняння двох чисел і визначення, яке з них більше або менше. Основна мета процесу формування полягає у створенні фізичної реалізації цифрового компаратора на чіпі.

Основні кроки технологічного процесу формування структур цифрових компараторів включають наступні етапи:

1. Маскове проектування:

На цьому етапі визначається геометрія компонентів цифрового компаратора і створюються маски для наступних етапів виготовлення. Маски ви-

користовуються для нанесення шарів матеріалів на підкладку, яка буде основою інтегральної схеми.

2. Депозиція шарів:

На підкладку наносяться шари матеріалів за допомогою різних процесів депозиції, таких як хімічне осадження з розчину (CVD – Chemical Vapor Deposition) або фізичне осадження з пари (PVD – Physical Vapor Deposition). Ці шари утворюють різні елементи компаратора, такі як транзистори і дроти.

3. Літографія:

Після депозиції шарів використовуються маски для викривлення потрібних областей інтегральної схеми. Літографічний процес включає покриття фоточутливого шару на верхньому шарі і нанесення маски на нього. Після цього проводиться експозиція, промивання і фіксація, що утворює шаблон компонентів на фоточутливому шарі.

4. Етапи травлення:

Після літографії проводяться етапи травлення, де використовуються хімічні розчини для видалення матеріалів з тієї частини підкладки, яка не потрібна для створення компонентів цифрового компаратора. Хімічні розчини вибираються таким чином, щоб вони розчиняли ті матеріали, які потрібно видалити, але не впливали на решту структури.

5. Металізація:

Після формування основних структур компаратора проводиться процес металізації. Нанесення шару металу, зазвичай алюмінію або міді, для створення з'єднань між компонентами. Металічні дроти надають електричний зв'язок між різними частинами компаратора.

6. Виготовлення міжз'єднань:

Після нанесення металевого шару проводиться процес виготовлення міжз'єднань, який включає відкриття вікон в ізоляційному шарі над металевими з'єднаннями і заповнення їх провідною речовиною, зазвичай полісиліконом або поліметалом.

7. Фінальні етапи:

Після виготовлення між'єднань проводяться різні додаткові етапи, такі як проведення тестування, розрізання чіпів на окремі пристрої, покриття захисним шаром і збірка відповідних компонентів для створення кінцевого пристрою.

Окрім основних кроків, які були описані раніше, деякі технологічні процеси формування структур цифрових компараторів можуть включати такі етапи:

8. Ізоляція затворів:

У деяких випадках, коли використовуються MOS-транзистори, може бути потрібне відокремлення затворів від інших структур. Це може бути досягнуто за допомогою технології "Ізоляція затворів", де на затвори накладається спеціальний шар, який дозволяє захистити їх від наступних процесів.

9. Формування діелектричних шарів:

В процесі виготовлення можуть бути використані діелектричні шари, такі як оксид кремнію (SiO_2), які використовуються для ізоляції та захисту компонентів. Ці шари можуть бути нанесені шляхом хімічного осадження з розчину (CVD) або фізичного осадження з пари (PVD).

10. Літографія повторюваних структур:

У деяких випадках, коли в проекті компаратора потрібні повторювані структури, може використовуватися процес літографії для масового виробництва цих структур. Це може включати використання спеціальних масок або шаблонів для створення багатьох копій однієї й тієї ж структури.

11. Фінальні тестування та перевірки:

Після завершення виробничого процесу компаратори піддаються ретельному тестуванню та перевірці, щоб забезпечити їх якість та правильну роботу. Це включає проведення електричних тестів, перевірку відповідності специфікаціям, аналіз параметрів роботи та інші тестові процедури.

12. Покриття захисним шаром:

Після успішного проходження тестів і перевірок компаратор може бути покритий захисним шаром, який захищає його від зовнішніх впливів, таких

як волога, пил, механічні пошкодження тощо. Захисний шар зазвичай складається з полімерних матеріалів, таких як поліміди або поліметакрилати.

13. Випробування та сортування:

Після покриття захисним шаром вироблені компаратори проходять через процес випробування, де вони піддаються різним електричним тестам для визначення їх функціональності та якості. Після випробування компаратори можуть бути сортовані за їх характеристиками, наприклад, за швидкістю реакції або точністю порівняння.

14. Упакування і маркування:

Останнім кроком виробництва є упакування і маркування компараторів. Вони можуть бути розміщені в спеціальних пластикових або керамічних корпусах, де забезпечується захист і зручність використання. Компаратори можуть також бути помічені спеціальними кодами, що ідентифікують модель, виробника, дату виготовлення та іншу інформацію.

Отже, технологічний процес формування структур цифрових компараторів включає декілька ключових етапів, які дозволяють створити фізичну реалізацію цього компонента на чіпі та неосновних етапів їх виготовлення. Варіації та деталі можуть відрізнятися залежно від конкретних технологічних процесів, використовуваних у виробництві, та типу компаратора.

1.3 Цифрові компаратори, що випускаються промисловістю

Сучасні компаратори зазвичай являють собою напівпровідникові електронні пристрої, що працюють у двійковій логіці.

Україна має розвинену промислову галузь, яка випускає цифрові компаратори для різних застосувань. Деякі з провідних промислових компаній, що виробляють цифрові компаратори в Україні, включають: "КВАРЦ", "Енергетичні системи та комплекти", "Меркурій" та "Техноавтоматика".

"КВАРЦ" – це українська компанія, яка спеціалізується на виробництві електронних компонентів, включаючи цифрові компаратори. Вони надають

широкий спектр продуктів для різних галузей, таких як автоматика, телекомунікації, вимірювальна техніка та інші.

"Енергетичні системи та комплекти" (ЕСК) – це компанія, що спеціалізується на розробці та виробництві електронних компонентів для енергетичних систем. Вони також виготовляють цифрові компаратори, які використовуються для контролю та захисту в енергетичних системах.

"Меркурій" – це український виробник електронних компонентів, включаючи цифрові компаратори. Вони пропонують продукти для автоматизації, енергетики, телекомунікацій, медицини та інших галузей.

"Техноавтоматика" – це компанія, що спеціалізується на виробництві електроніки та автоматизаційної техніки. Вони також виготовляють цифрові компаратори, які використовуються в системах контролю та управління.

Ці компанії і інші промислові підприємства в Україні виробляють цифрові компаратори різних типів і характеристик, що задовольняють потреби різних галузей промисловості та вимоги клієнтів.

Промисловість випускає цифрові багаторозрядні компаратори як окремі вироби. Це в основному мікросхеми чотирирозрядних компараторів ТТЛШ – К555СП1, 531СП1 і КМОН – 564ИП2, 561ИП2, які мають, вбудовані інвертори для операнда В і додаткові три входи аналізу $I > (A > B)$, $I = (A = B)$, $I < (A < B)$. Останні призначені для утворення схеми нарощування розрядності операндів, тобто для каскадування послідовним або пірамідальним способом під'єднання однотипних мікросхем.

Світові підприємства виготовляють різні типи цифрових компараторів для використання в різних пристроях і системах. Такі як компаратори на базі ІС. Інтегральні схеми, такі як LM339, LM393, MAX9121 і деякі інші, є поширеними цифровими компараторами, які виготовляються промисловими виробниками. Вони можуть бути використані для порівняння аналогових сигналів або цифрових сигналів і мають різні конфігурації входів і вихідних станів.

Компаратори на базі FPGA. У програмованих логічних пристроях (FPGA) також використовуються цифрові компаратори. FPGA зазвичай ма-

ють вбудовані логічні елементи, такі як LUT (логічний блок пам'яті), які можуть бути сконфігуровані для виконання операцій порівняння. Це дозволяє використовувати FPGA для реалізації власних цифрових компараторів.

Промисловість також виробляє спеціалізовані цифрові компаратори для конкретних застосувань. Наприклад, існують високошвидкісні компаратори, які можуть працювати на високих частотах, або компаратори з розширеним діапазоном робочих напруг, які підходять для специфічних систем або пристроїв. Такі компаратори називають спеціалізованими.

Ці компаратори випускаються промисловими виробниками електроніки, такими як Texas Instruments, Analog Devices, Maxim Integrated, NXP Semiconductors та інші.

Метою дипломної роботи є розробка схеми n -розрядного цифрового компаратора з паралельним каскадуванням.

Для досягнення мети необхідно вирішити наступні задачі:

- дослідити принцип роботи комбінаційних пристроїв та технологічний процес формування структур;
- проаналізувати використання компараторів в вимірювальних пристроях;
- провести синтез схеми цифрового дворозрядного компаратора в базисі I-НІ та перевірити його роботу в середовищі Electronics Workbench;
- розробити схему чотирирозрядного компаратора;
- дослідити методи збільшення розрядності компаратора до 24 за допомогою паралельного з'єднання;
- розробити схему 8-розрядного компаратора з виведенням інформації на семисегментний індикатор

2 МОДЕЛЮВАННЯ ЦИФРОВОГО КОМПАРАТОРА

2.1 Використання компараторів в вимірювальних пристроях

Пристрій порівняння (компаратор) – це засіб вимірювань, що дозволяє виконувати порівняння вимірювань однорідних величин або показань вимірювальних приладів [7].

Вхідний сигнал перетворюється вимірювальним перетворювачем пропорційний йому сигнал X_1 . Слід зазначити, що перетворювач може бути відсутній, тоді вхідний сигнал подаватиметься безпосередньо на один із входів пристрою порівняння. Однак у більшості випадків він входить до складу вимірювальної схеми. Узагальнену структурну схему вимірювання компаратора показано на рис. 2.1.

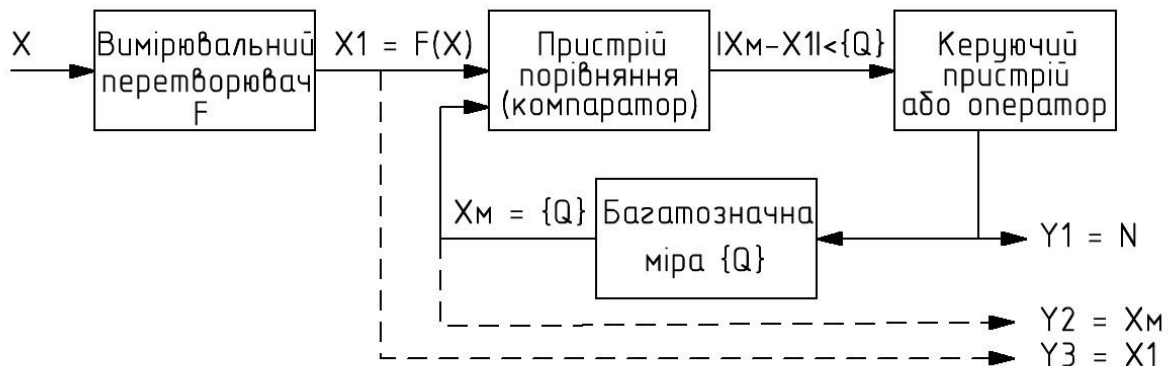


Рисунок 2.1 – Загальна структурна схема вимірювання компаратора

Сигнал з виходу вимірювального перетворювача надходить на перший вхід пристрою порівняння, другий вхід якого подається відомий сигнал з виходу багатозначної міри (Міра – це засіб вимірювань, призначений для відтворення або зберігання фізичної величини одного (однозначна міра) або кількох (багатозначна міра) розмірів).

Роль міри можуть виконувати різні пристрої. Наприклад, при зважуванні на терезах мірою є гирі з відомою вагою. В багатьох простих схемах вимірювання роль міри виконують шкали відліку, попередньо проградуйовані в одиницях вимірюваної величини. До таких засобів вимірювань відносяться лінійка, термометр, електромеханічні вольтметри та ін.

Значення вихідної величини багатозначної міри змінюється в залежності від величини цифрового коду N , який умовно вважається її вхідним сигналом. Зміна коду здійснюється оператором (наприклад, під час зважування на вагах) або автоматично.

Оскільки цифровий код – величина дискретна, то й вихідний сигнал міри змінюється ступенями – квантами, кратними одиниці порівнюваних величин. Наприклад, при вимірі температури звичайним побутовим термометром квант дорівнює 1°C , а при використанні медичного термометра дорівнює $0,1^{\circ}\text{C}$.

Компаратори широко використовуються у обчислювальній техніці, вимірювальній техніці, телекомунікації, радіо- та провідного зв'язку, побутових приладах.

Застосування цифрових компараторів можуть включати порівняння адрес в пам'яті, порівняння даних, порівняння сигналів в системах комунікації, порівняння вимірюваних значень в приладах вимірювання, визначення стану вхідних сигналів в системах керування і багато іншого, рисунок 2.2.



Рисунок 2.2 – Використання компараторів у різних галузях

Вони використовуються в схемах декодування адреси в комп'ютерах і мікропроцесорних пристроях для вибору певного пристрою введення/виведення для зберігання даних.

Також, використовуються в програмах керування, у яких двійкові числа, що представляють фізичні змінні, такі як температура, положення тощо, порівнюються з етальонним значенням. Потім вихідні дані компаратора використовуються для керування виконавчими механізмами, щоб зробити фізичні змінні найближчими до встановленого або контрольного значення.

Використовуються як контролери процесу та для керування сервомотором.

Наприклад, цифровий годинник з будильником містить цифровий компаратор, при збігу поточного часу із заданим, подається звуковий сигнал.

Електронні ваги, цифрові компаратори використовують в розумних електронних вагах для порівняння вимірюваних значень з встановленим пороговим значенням. Вони дозволяють визначити, чи перевищує вага певний ліміт або встановити прапорець, якщо вага відповідає заданим умовам.

У системах автоматичного управління кліматом, таких як системи кондиціонування повітря або термостати, цифрові компаратори використовуються для порівняння вимірюваних значень температури з заданими значеннями. Вони дозволяють керувати роботою системи кондиціонування або опалення залежно від поточної температури.

У сучасних автомобілях цифрові компаратори використовуються в системах безпеки, наприклад, в системах контролю стабільності (ESP) або системах допомоги при паркуванні. Вони порівнюють вимірювані параметри, такі як кут руху, швидкість або відстань, з заданими значеннями для прийняття рішень щодо керування автомобілем.

В медичних приладах цифрові компаратори можуть використовуватись для контролю рівня сигналів, таких як серцевий ритм, кров'яний тиск або рівень кисню. Вони дозволяють виявляти відхилення від нормальних значень та сповіщати про потребу в медичному втручанні.

Компаратори можуть використовуватись у термопоті для керування процесом нагрівання води та підтримки бажаної температури. Вони можуть порівнювати вимірювану температуру з заданим пороговим значенням і управляти нагрівальним елементом або терморегулятором для підтримки стабільної температури води.

Компаратори можуть бути використані в радарних системах для порівняння вхідних радіосигналів зі заздалегідь встановленими шаблонами. Вони дозволяють виявляти надзвичайні сигнали, шуми або неправильність в радарному зображенні.

Отже, цифрові компаратори є важливими елементами в багатьох електронних системах і приладах, де потрібно порівняти цифрові сигнали та прийняти рішення на основі результату порівняння. Вони дозволяють реалізува-

ти логічні операції порівняння в електронних пристроях та системах, що забезпечує ефективність, швидкість та точність обробки цифрової інформації.

2.2 Синтез схеми дворозрядного компаратора

Компаратор здійснює перевірку рівності двох чисел. Два числа дорівнюють, якщо дорівнюють усі відповідні розряди цих двох чисел. Порівняння починається зі старшого розряду. Якщо два числа рівні, вихід компаратора $y=1$; якщо ні, то $y = 0$.

Більш універсальні компаратори, які крім рівності двох чисел, можуть встановити, яке з них більше. Найпростіше завдання полягає у порівнянні двох однорозрядних чисел А та В.

Проведемо синтез схеми компаратора для дворозрядного кода. Запишемо таблицю істинності таблиця 2.1.

Таблиця 2.1 – Таблиця істинності дворозрядного компаратора

№	Входи				Виходи		
	Число X		Число Y		F(X=Y)	F(X>Y)	F(X<Y)
	A	B	C	D			
0	0	0	0	0	1	0	0
1	0	0	0	1	0	0	1
2	0	0	1	0	0	0	1
3	0	0	1	1	0	0	1
4	0	1	0	0	0	1	0
5	0	1	0	1	1	0	0
6	0	1	1	0	0	0	1
7	0	1	1	1	0	0	1
8	1	0	0	0	0	1	0
9	1	0	0	1	0	1	0
10	1	0	1	0	1	0	0

11	1	0	1	1	0	0	1
12	1	1	0	0	0	1	0
13	1	1	0	1	0	1	0
14	1	1	1	0	0	1	0
15	1	1	1	1	1	0	0

$$F_{X=Y} = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}B\bar{C}\bar{D} + ABCD = \bar{A}\bar{C}(\bar{B}\bar{D} + BD) + AC(\bar{B}\bar{D} + BD) = \overline{(A \oplus C)(B \oplus D)}; \quad (2.1)$$

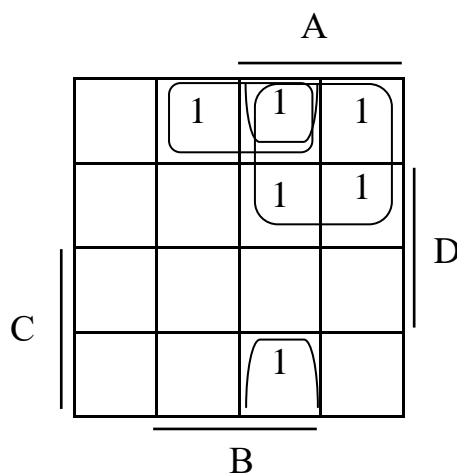
$$F_{X>Y} = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D} + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}BC\bar{D}; \quad (2.2)$$

$$F_{X<Y} = \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}CD + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}BCD; \quad (2.3)$$

За допомогою карт Карно, мінімізуємо функцію та зводимо її до єдиного базису, за для спрощення логічної схеми.

Булевий базис не є єдиною функціонально повною системою логічних функцій. Серед інших найбільшого поширення набули базис І-НІ та базис АБО-НІ. Для побудови схеми використаємо базис І-НІ.

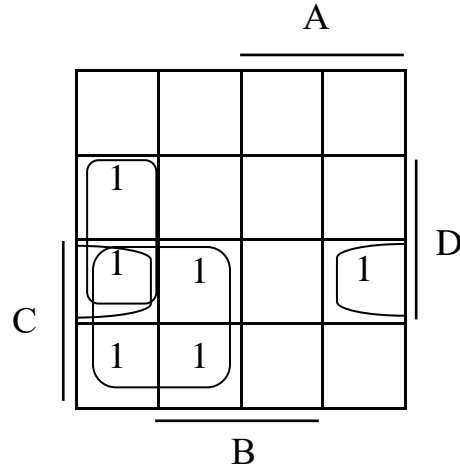
Мінімізуємо функцію $F_{X>Y}$:



Після мінімізації отримуємо таку функцію

$$F_{X>Y} = A\bar{C} + B\bar{C}\bar{D} + AB\bar{D} = \overline{\overline{A\bar{C}} + \overline{B\bar{C}\bar{D}} + \overline{AB\bar{D}}} = \overline{\overline{A\bar{C}} \cdot \overline{B\bar{C}\bar{D}} \cdot \overline{AB\bar{D}}}; \quad (2.4)$$

Мінімізуємо функцію $F_{X<Y}$:



Після мінімізації отримуємо таку функцію

$$F_{X<Y} = \bar{A}C + \bar{A}\bar{B}D + \bar{B}CD = \overline{\overline{\bar{A}C} + \overline{\bar{A}\bar{B}D} + \overline{\bar{B}CD}} = \overline{\overline{\bar{A}C} \cdot \overline{\bar{A}\bar{B}D} \cdot \overline{\bar{B}CD}}; \quad (2.5)$$

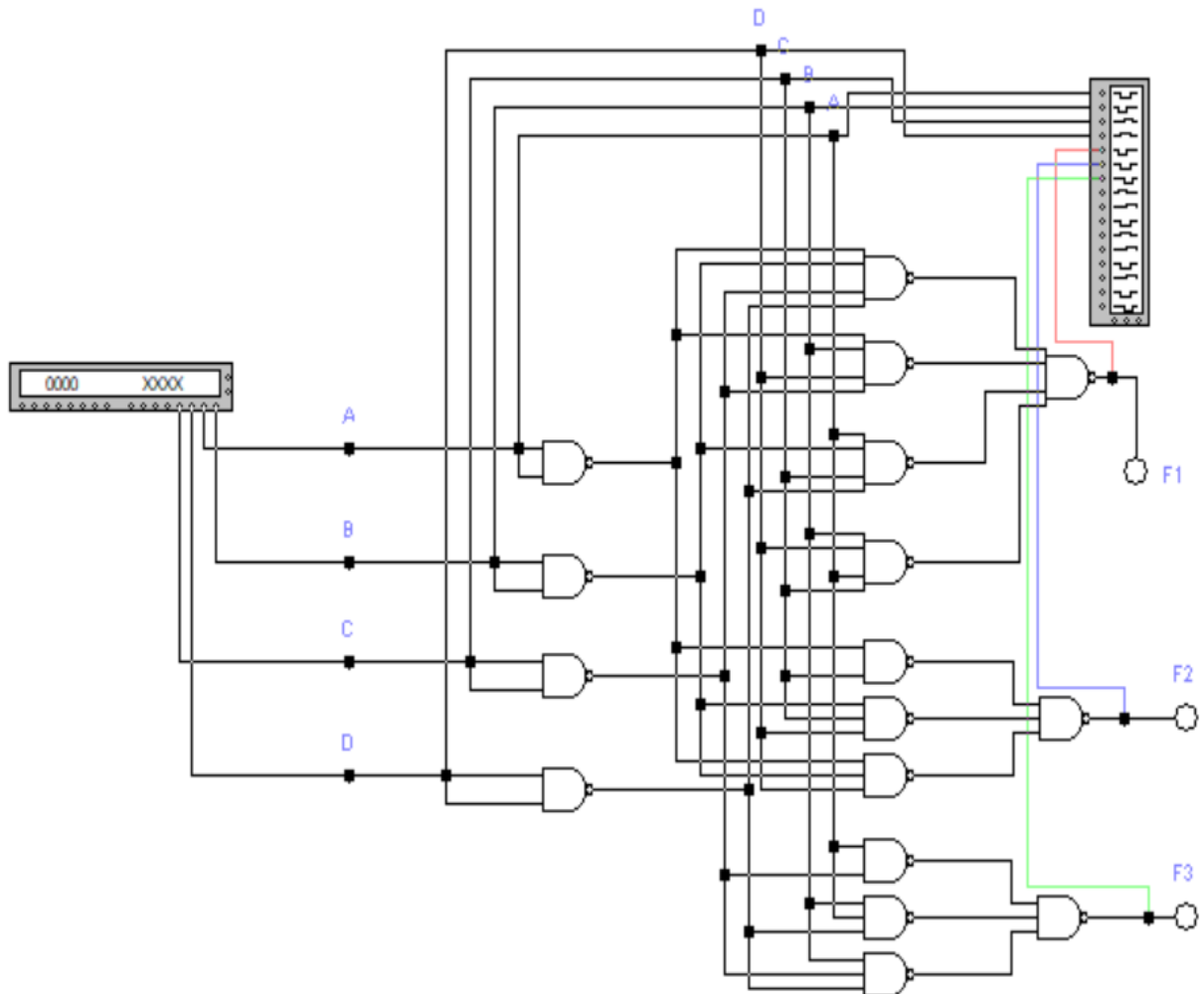


Рисунок 2.3 – Схема дворозрядного компаратора в базисі І-НІ

2.3 Розробка схеми восьмирозрядного компаратора

На практиці, для виготовлення схем, використовують багаторозрядні компаратори.

Розглянемо чотирирозрядний компаратор. Крім восьми входів для порівнюваних кодів (два чотирирозрядних коди, що позначимо $A_0...A_3$ і $B_0...B_3$), компаратор має три керуючі входи для нарощування розрядності ($A > B$, $A < B$, $A = B$, рисунок 2.4. Нульові розряди кодів (A_0 і B_0) – молодші, треті розряди (A_3 і B_3) – старші.

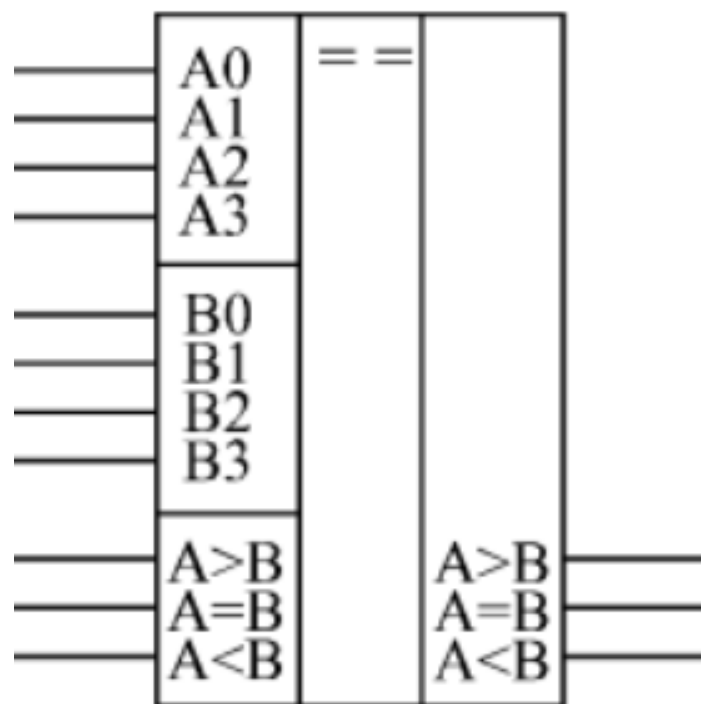


Рисунок 2.4 – Позначення чотирирозрядного компаратора на схемі

Незалежно від сигналу молодших розрядів, якщо старший розряд A більше за розряд B , то на виході A буде більше B . Також незалежно від сигналу молодших розрядів, якщо старший розряд A менше за розряд B , то на виході A буде менше B .

Якщо старші розряди рівні, то в залежності від того, який сигнал приходить на молодший розряд, залежать виходи, таблиця 2.2.

Таблиця 2.2 – Таблиця істинності чотирирозрядного компаратора

Входи порівняльних кодів				Входи нарощування			Виходи		
A3,B3	A2,B2	A1,B1	A0,B0	A>B	A<B	A=B	A>B	A<B	A=B
A3>B3	x	x	x	x	x	x	1	0	0
A3<B3	x	x	x	x	x	x	0	1	0
A3=B3	A2>B2	x	x	x	x	x	1	0	0
A3=B3	A2<B2	x	x	x	x	x	0	1	0
A3=B3	A2=B2	A1>B1	x	x	x	x	1	0	0
A3=B3	A2=B2	A1<B1	x	x	x	x	0	1	0
A3=B3	A2=B2	A1=B1	A0>B0	x	x	x	1	0	0
A3=B3	A2=B2	A1=B1	A0<B0	x	x	x	0	1	0
A3=B3	A2=B2	A1=B1	A0=B0	1	0	0	1	0	0
A3=B3	A2=B2	A1=B1	A0=B0	0	1	0	0	1	0
A3=B3	A2=B2	A1=B1	A0=B0	x	x	1	0	0	1
A3=B3	A2=B2	A1=B1	A0=B0	1	1	0	0	0	0
A3=B3	A2=B2	A1=B1	A0=B0	0	0	0	1	1	0

Через громіздкості структури компараторів чисел, великої розрядності і необхідності використання в цьому випадку логічних елементів з великою кількістю входів, в інтегральному виконанні зазвичай реалізуються компаратори, що порівнюють двійкові коди з розрядністю n не більше 4 або 8 біт, рисунок 2.5.

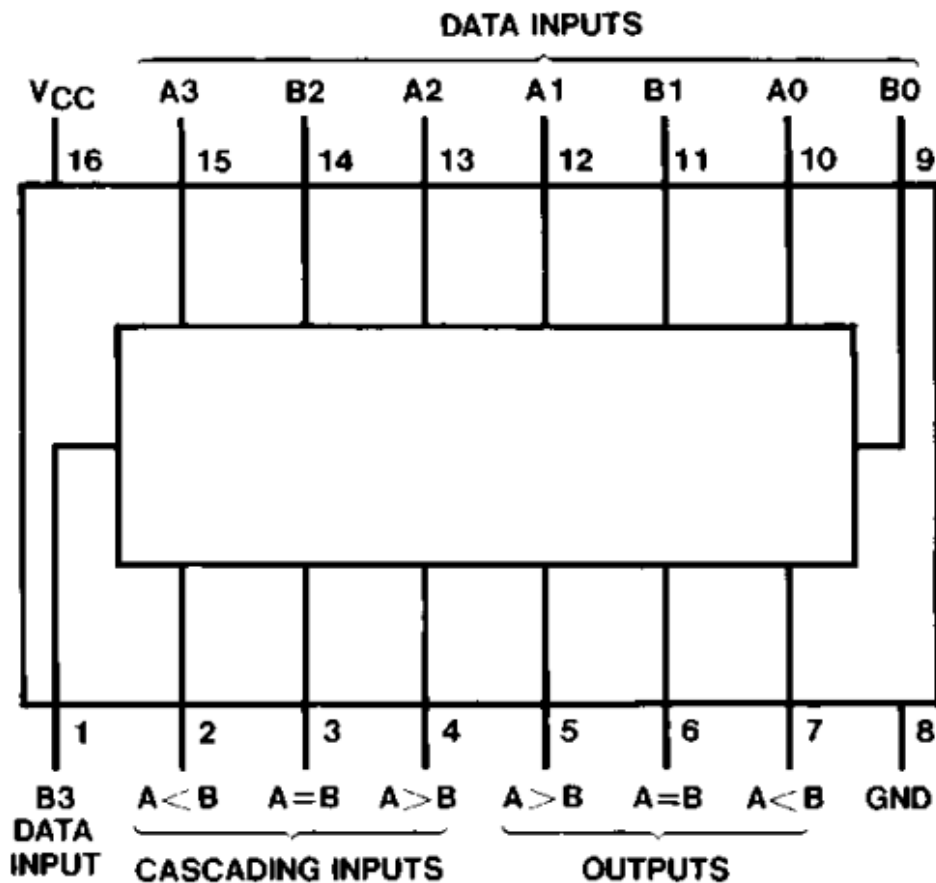


Рисунок 2.5 – Схема підключення чотирирозрядного компаратора

Схема компаратора 74LS85, рисунок 2.6, має гарну швидкість роботи, низьке енергоспоживання і широкий діапазон робочих напруг. Вона може працювати від 5 В постійної напруги, в широкому діапазоні робочих напруг та забезпечує надійне та точне порівняння двійкових чисел.

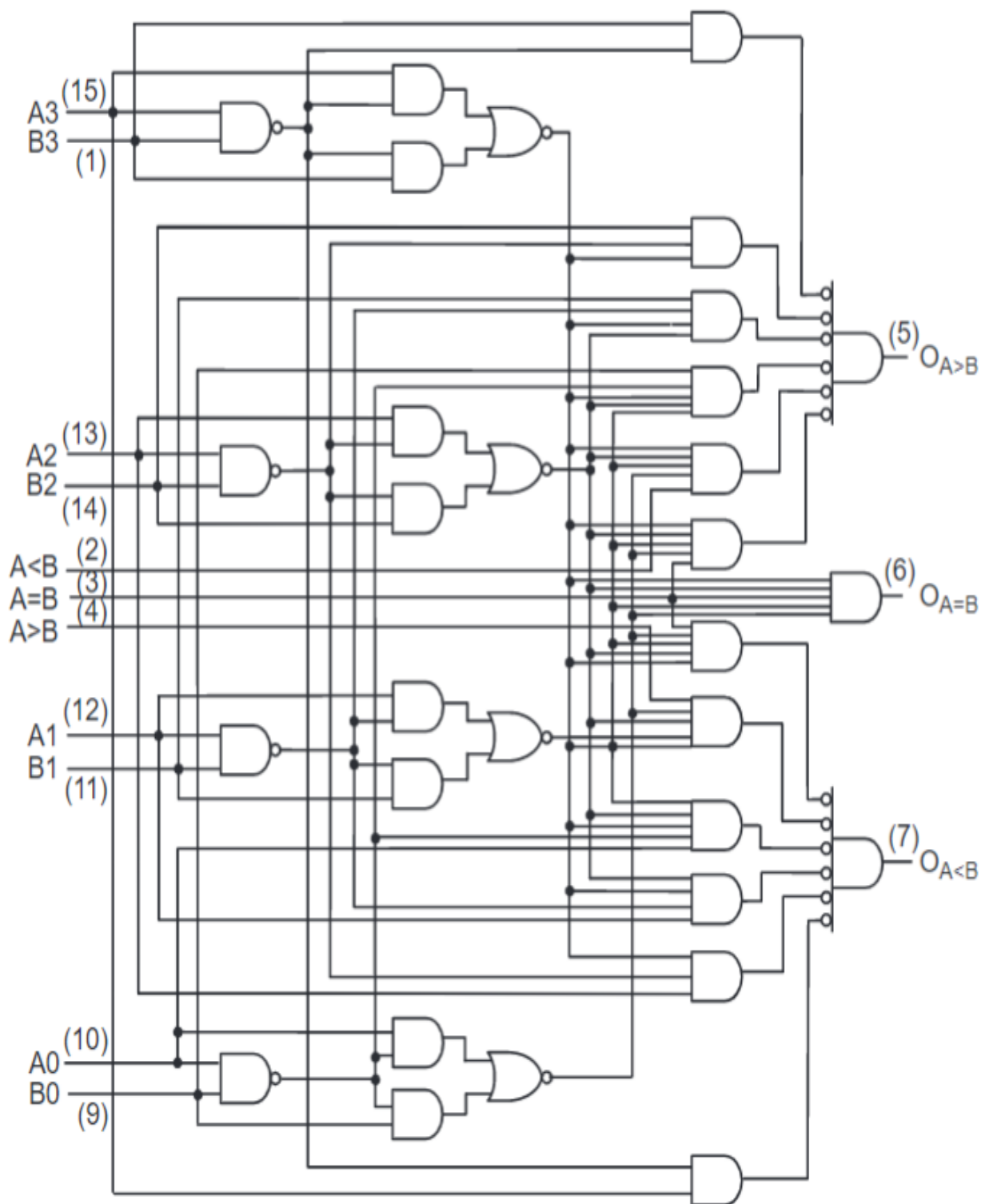


Рисунок 2.6 – Логічна схема чотирьохрозрядного компаратора 74LS85

Мале енергоспоживання, споживану потужність і велику продуктивність, забезпечує біполярна технологія з відкритим колектором. Її можна використовувати в різних цифрових системах та схемах, де потрібне порівняння двійкових чисел. Також, застосовують у цифрових схемах лічильників,

порівнячів, мультиплексорів та інших пристроях. Ще її можуть використовувати в мікропроцесорних системах для порівняння та управління даними.

Як правило, їх виготовляють у вигляді самостійних мікросхем. Так, мікросхема 74LS85 (зарубіжні аналоги – K555СП1, DL083D, SN74LS85N, УСУ74LS85N) (ТТЛ), чотирирозрядний компаратор, вісім входів якого служать для підключення двох чотирирозрядних слів. Вона є частиною сімейства інтегральних схем, де "74" означає серію інтегральних схем, "LS" – це типове позначення схем на базі біполярної технології з відкритим колектором, а "85" вказує на конкретну функцію компаратора. Дана мікросхема має розширюючі входи $A < B$, $A = B$, $A > B$, що дозволяє нарощувати розрядність обох чисел. Для цього компаратори з'єднують каскадно або паралельно.

Ці 4-розрядні компаратори величин виконують порівняння прямих двійкових кодів або двійково-десятькового кодування. Приймаються три повністю декодовані рішення щодо двох 4-бітових слів (A, B), які доступні ззовні на трьох виходах. Ці пристрої повністю розширюються до будь-якої кількості бітів без зовнішніх вентилів.

Сам компаратор 74LS85, реалізує функції порівняння на «більше», «менше» і «дорівнює». Ця мікросхема може застосовуватися для порівняння кодів більшої розрядності. І тому у ній передбачені входи перенесення функцій «менше» і «дорівнює», куди подаються виходи однойменних функцій групи молодших розрядів. Вхід «більше» у цій мікросхемі надлишковий, і нього у мікросхемах всіх груп необхідно постійно подавати потенціал логічної одиниці. На вхід "менше" мікросхеми наймолодшої групи необхідно подати логічний нуль, а на вхід "дорівнює" – логічну одиницю. Таке ж включення мікросхеми має бути і за використання її для порівняння восьмирозрядних слів рисунок 2.7.

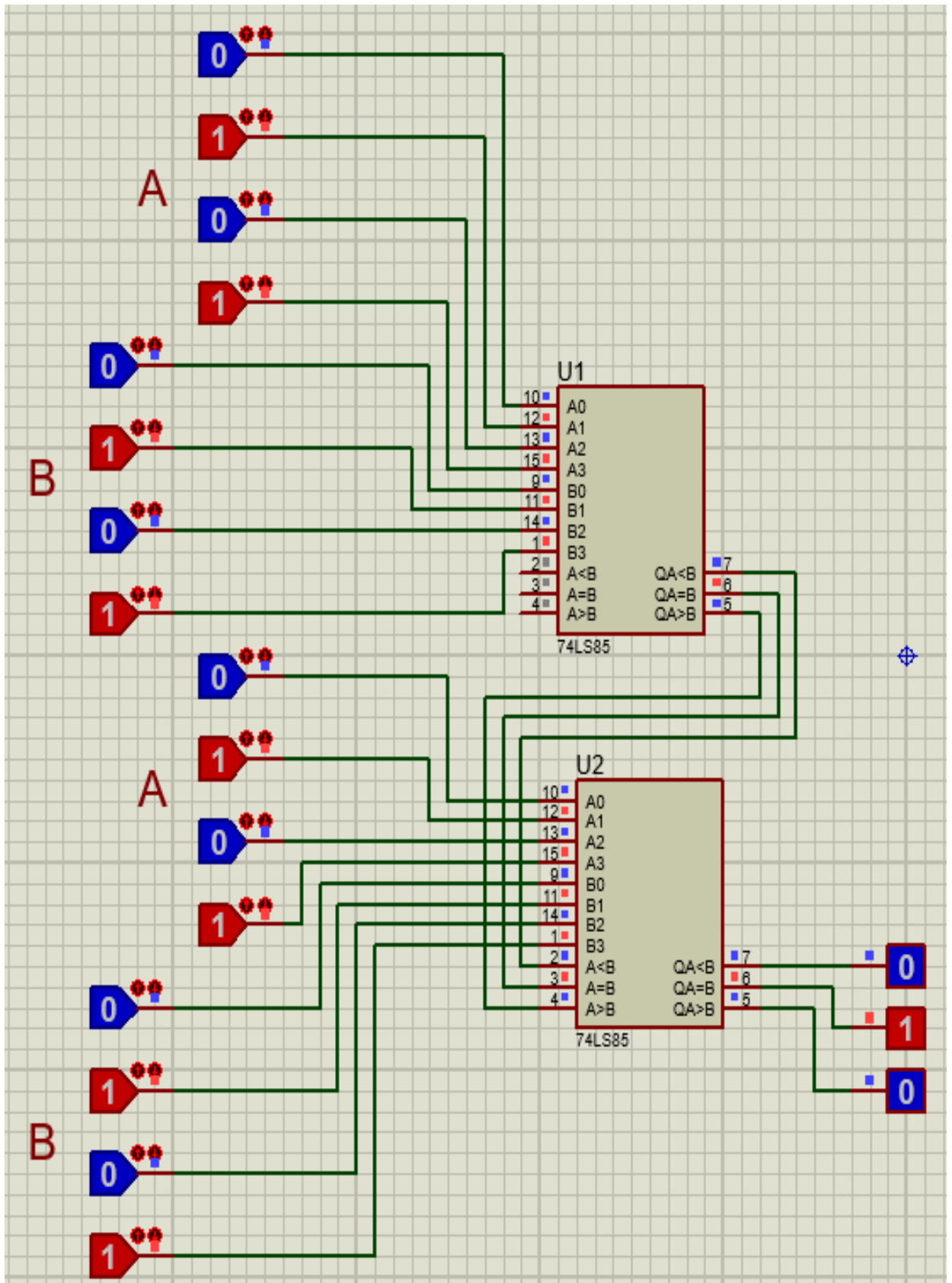


Рисунок 2.7 – Схема реалізації восьмирозрядного компаратора з паралельним каскадуванням.

Слова більшої довжини можна порівнювати, з'єднуючи компаратори каскадом. Виходи $A > B$, $A < B$ і $A = B$ етапу обробки менш значущих бітів з'єднані з відповідними входами наступного етапу обробки більш значущих бітів. Ступінь, що обробляє найменші значущі біти, повинна мати напругу високого рівня, прикладену до входу $A = B$. Каскадний шлях реалізований за допомогою лише дворівневої затримки для скорочення загального часу порівняння для довгих слів.

Розрядність компараторів можна збільшувати за допомогою цього методу, коли необхідно використати розрядність числа більше за 8, то виникає необхідність створювати пристрої для збільшення розрядності.

За допомогою цієї схеми, розглянемо високошвидкісний метод порівняння двох 24-бітних слів лише з двома рівнями затримки пристрою, рисунок 2.8.

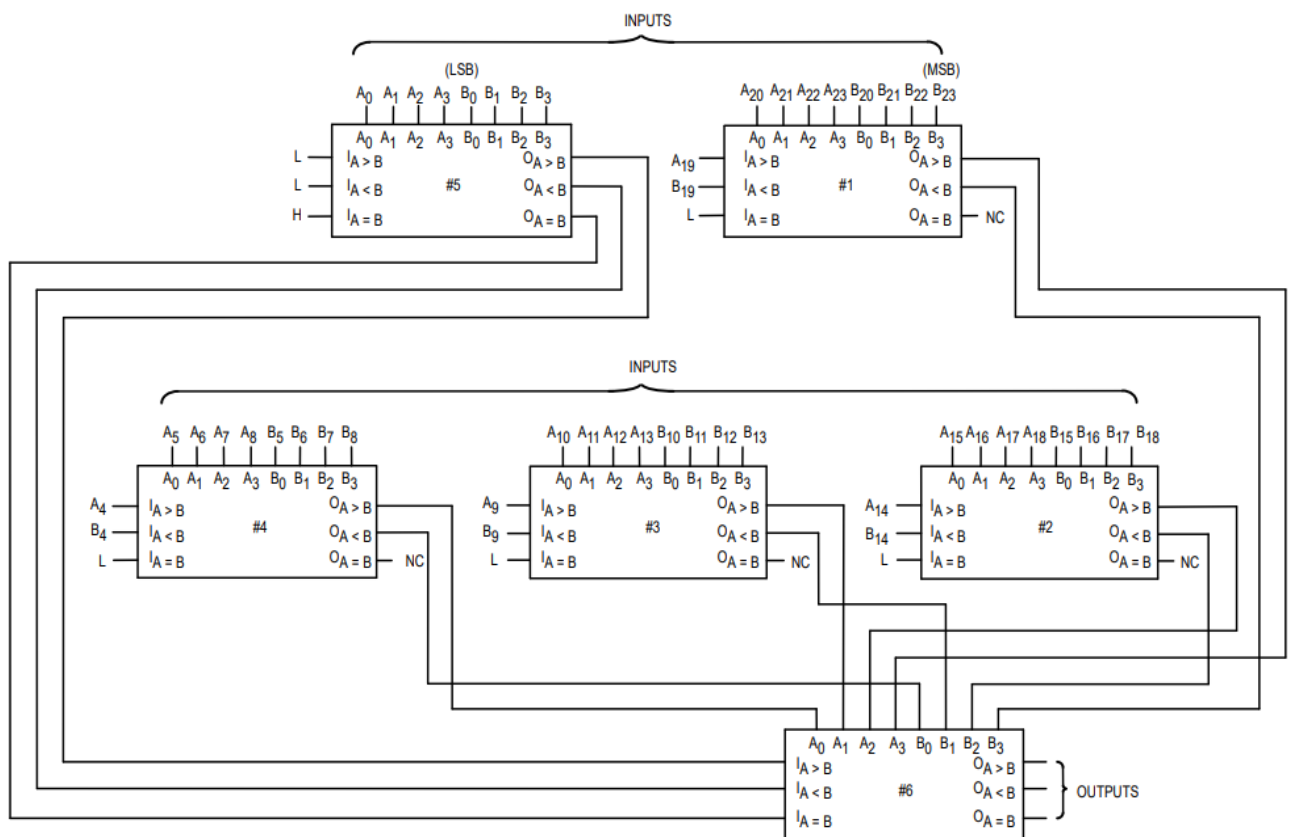


Рисунок 2.8 – Порівняння двох 24-бітних слів.

При порівнянні двох 24-бітних слів виходить шість рівнів затримки пристрою. Паралельне з'єднання можна розширити до будь-якої кількості бітів, таблиця 2.3.

Таблиця 2.3 – Кількість схем в залежності від розрядів

Кількість розрядів	Кількість схем
1 - 4 розряди	1
5 - 24 розряди	2-6
25 - 120 розряди	8-31

2.4 Виведення інформації на індикатор

Для виведення інформації на екран необхідно провести перетворення 8-розрядного двійкового коду в двійково – десятковий з подальшим використанням дешифраторів для переведення в семисегментний код.

2.4.1 Перетворення двійкового коду в двійково - десятковий

Перетворювач двійкового коду в двійково-десятковий, зображений на рисунку 2.9, використовується для перетворення двійкового коду на десятковий формат.

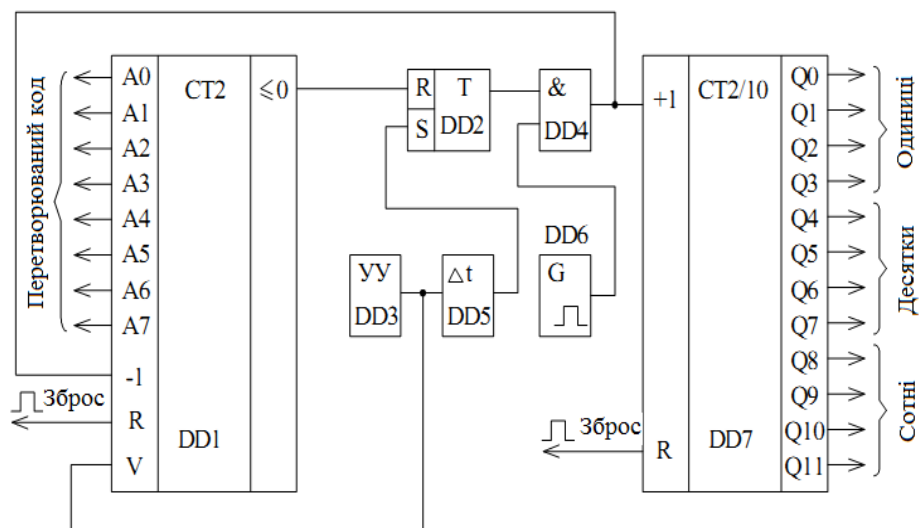


Рисунок 2.9 – Функціональна електрична схема перетворення двійкового коду в двійково-десятковий

У цій схемі сигнал з пристрою керування (ПК), що містить восьмирозрядний двійковий код, передається до восьмирозрядного двійкового лічильника (DD1). Цей лічильник зберігає значення двійкового коду. Також, цей же сигнал затримується на деякий час і використовується для встановлення першого тригера (DD2) у вихідне положення.

Після того, як тригер DD2 встановлюється, він відкриває "І"-гейт (DD4), і сигнал з генератора (DD6) подається як вхідний сигнал на двійково-десятковий лічильник (DD7) та на вхідний сигнал лічильника (DD1). Це дозволяє передавати імпульси від генератора в двійково-десятковий лічильник та виконувати операцію додавання.

Коли значення в двійковому лічильнику DD1 досягає нульової комбінації, сигнал з його виходу (≤ 0) встановлює тригер DD2 у вихідне положення. Це призводить до закриття "І"-гейту DD4, і передача імпульсів в двійково-десятковий лічильник DD7 припиняється.

Таким чином, в двійково-десятковому лічильнику DD7 буде збережено значення, що еквівалентне двійковому коду, який був поданий на вхід лічильника DD1. Цей перетворювач дозволяє отримати десятковий відповідник для вхідного двійкового коду.

Ця схема є однією з найбільш поширених і дозволяє легко виконувати перетворення будь-яких двійкових послідовностей з n-розрядними числами. У цій схемі використовуються мікросхеми 74185 (рисунок 2.10) для двійкового лічильника (DD1) і мікросхеми 74184 для двійково-десятьового лічильника.

Перетворювач двійкового коду в двійково-десятьовий побудований на основі запам'ятовуючої матриці з ємністю 256 біт. Кожна комірка матриці з'єднана залежно від програми перетворення. Керування матрицею

здійснюється за допомогою дешифратора з п'ятьма входами і тридцятьма двома виходами.

Ця схема дозволяє ефективно перетворювати двійковий код на його відповідний десятковий варіант. Вона може бути використана в різних областях, де потрібно виконувати такі перетворення, наприклад, у телекомунікаціях, радіозв'язку або інших системах обробки даних.

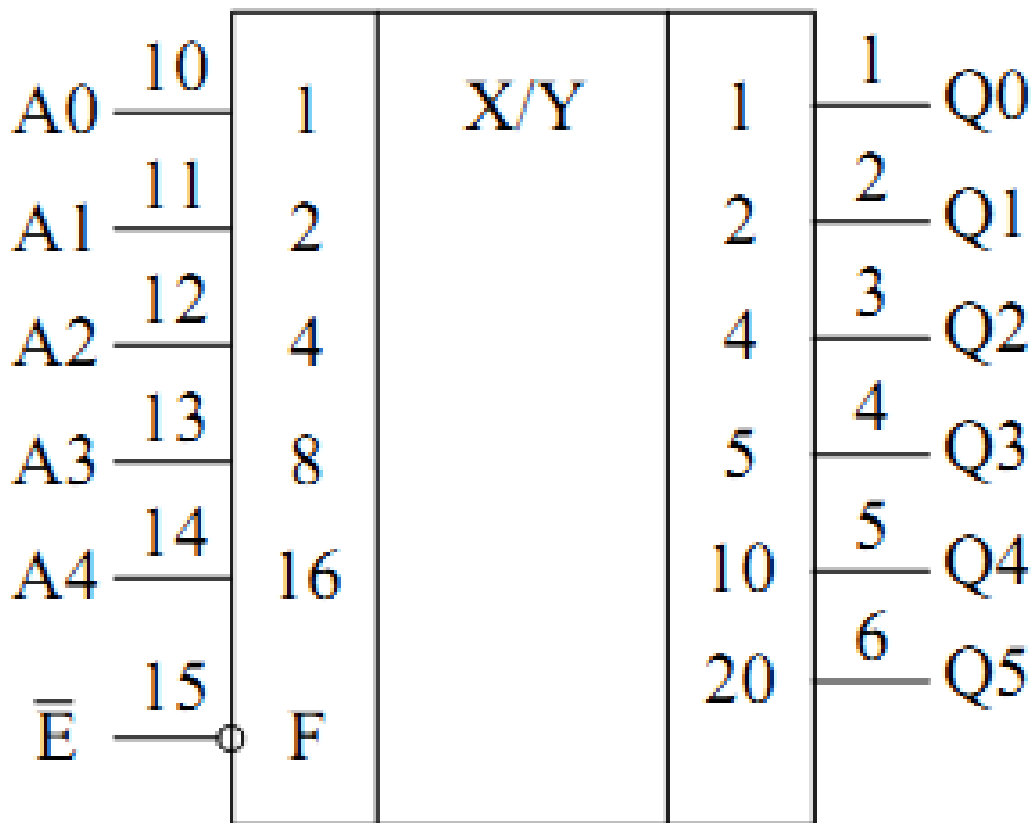


Рисунок 2.10 – Умовне позначення та призначення контактів мікросхеми 74185

На входи A0 - A4 подається двійковий код, а вхід RE використовується як дозволяючий сигнал. Якщо вхід RE має високий рівень напруги, перетворення не відбувається, і на виходах Q0 - Q5 буде присутній високий рівень напруги.

Виходи Q6 - Q7 завжди мають високий рівень напруги і не комутуються. Молодші виходи Q0 - Q2 представляють цифрові значення: Q0 - 1, Q1 - 2 і Q2

- 4. Старші виходи Q3 - Q5 мають значення: Q3 - 5, Q4 - 10 і Q5 - 20. Таким чином, за допомогою цієї схеми можна отримати відповідний десятковий код для вхідного двійкового коду.

У таблиці 2.4 наведено стани мікросхеми 74185, що відповідають різним комбінаціям вхідних сигналів. Технічні характеристики цієї мікросхеми можна знайти в таблиці 2.5. Вони описують параметри роботи мікросхеми, такі як максимальна робоча частота, час затримки, максимальні рівні вхідних і вихідних сигналів тощо.

Таблиця 2.4 – Стан логічних рівнів при перетворенні двійкового коду в двійково-десятковий в 74185

№ Слова	Вхід						Вихід					
	A4	A3	A2	A1	A0	E	Q5	Q4	Q3	Q2	Q1	Q0
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	1	0	0	0	0	0	0	1
2	0	0	0	1	0	0	0	0	0	0	1	0
3	0	0	0	1	1	0	0	0	0	0	1	1
4	0	0	1	0	0	0	0	0	0	1	0	0
5	0	0	1	0	1	0	0	0	1	0	0	0
6	0	0	1	1	0	0	0	0	1	0	0	1
7	0	0	1	1	1	0	0	0	1	0	1	0
8	0	1	0	0	0	0	0	0	1	0	1	1
9	0	1	0	0	1	0	0	0	1	1	0	0
10	0	1	0	1	0	0	0	1	0	0	0	0
11	0	1	0	1	1	0	0	1	0	0	0	1
12	0	1	1	0	0	0	0	1	0	0	1	0
13	0	1	1	1	0	0	0	1	0	0	1	1
14	0	1	1	1	0	0	0	1	0	1	0	0
15	0	1	1	1	1	0	0	1	1	0	0	0
16	1	0	0	0	0	0	0	1	1	0	0	1
17	1	0	0	0	1	0	0	1	1	0	1	0
18	1	0	0	1	0	0	0	1	1	0	1	1
19	1	0	0	1	1	0	0	1	1	1	0	0
20	1	0	1	0	0	0	1	0	0	0	0	0
21	1	0	1	0	1	0	1	0	0	0	0	1
22	1	0	1	1	0	0	1	0	0	0	1	0
23	1	0	1	1	1	0	1	0	0	0	1	1

24	1	1	0	0	0	0	1	0	0	1	0	0
25	1	1	0	0	1	0	1	0	1	0	0	0
26	1	1	0	1	0	0	1	0	1	0	0	1
27	1	1	0	1	1	0	1	0	1	0	1	0
28	1	1	1	0	0	0	1	0	1	0	1	1
29	1	1	1	0	1	0	1	0	1	1	0	0
30	1	1	1	1	0	0	1	1	0	0	0	0
31	1	1	1	1	1	0	1	1	0	0	0	1
Будь-яке	x	X	x	x	x	1	1	1	1	1	1	1

Таблиця 2.5 – Технічні характеристики мікросхеми 74185

Номінальна напруга живлення, В	5
Вихідна напруга низького рівня, В	$\leq 0,4$
Вхідний струм низького рівня, мА	≤ 1
Вхідний струм високого рівня, мА	$\leq 0,04$
Вхідний пробивний струм, мА	≤ 1
Вихідний струм високого рівня, мА	0,1
Струм споживання, мА	≤ 104
Споживча статична потужність, мВт	≤ 546
Час затримки поширення при включенні по входу "вибірка адреси", нс	≤ 40
Час затримки поширення при виключенні по входу "вибірка адреси", нс	≤ 40
Час затримки поширення при включенні по входу "дозвіл вибірки", нс	≤ 35

Час затримки поширення при виключенні по входу "дозвіл вибірки", нс	≤ 35
---	-----------

Як правило, розрядності однієї мікросхеми в більшості випадків недостатньо, тому перетворювачі з'єднують каскадно. З'єднання мікросхем для перетворення двійкового сигналу в двійково-десятковий показано на рисунку 2.11.

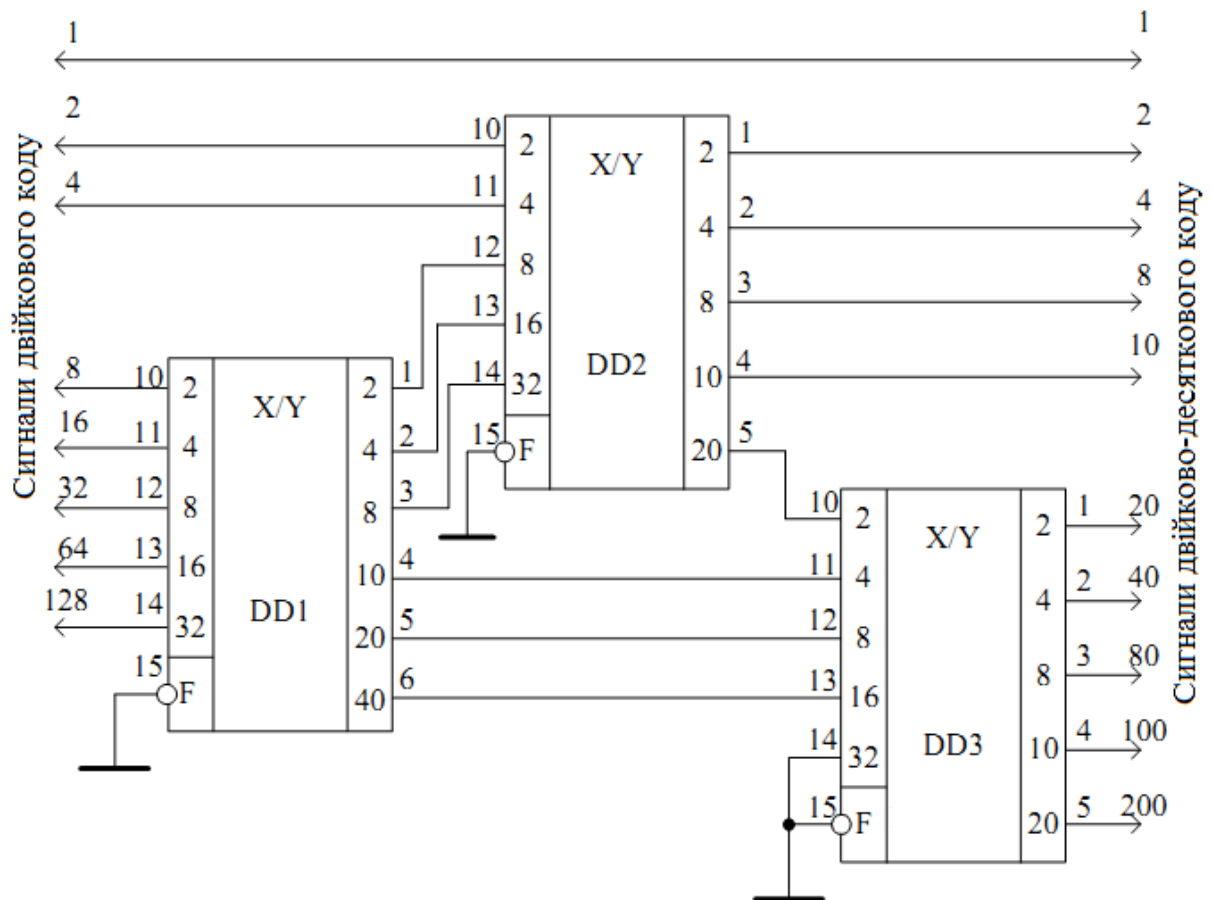


Рисунок 2.11 – Перетворення двійкових чисел 0 – 255 в двійково-десятковий код

2.4.2 Розробка блоку семи сегментного дешифратора

Дешифратори використовуються для перетворення одного типу бінарного коду в інший. Наприклад, вони можуть перетворювати позиційний двійковий код в лінійний восьмиричний код.

Перетворення відбувається згідно з правилами, описаними в таблицях істинності, і побудова дешифраторів на основі цих правил не є складною задачею. При синтезі логічних схем для дешифратора можна використовувати правила синтезу, які відповідають будь-якій таблиці істинності.

Для відображення десяткових і шістнадцяткових цифр часто використовують семисегментний індикатор. Він складається з семи сегментів, які можуть бути включені або виключені для відображення різних цифр. На рисунку 2.12 зображений семисегментний індикатор і наведені назви його сегментів. Кожен сегмент позначений літерою або числом, і відповідний сегмент активується для відображення певної цифри. Застосування семисегментних індикаторів дозволяє створювати зручні відображення чисел на цифрових дисплеях, і вони широко використовуються в різних пристроях, включаючи електронні годинники, калькулятори, пристрої вимірювання тощо.

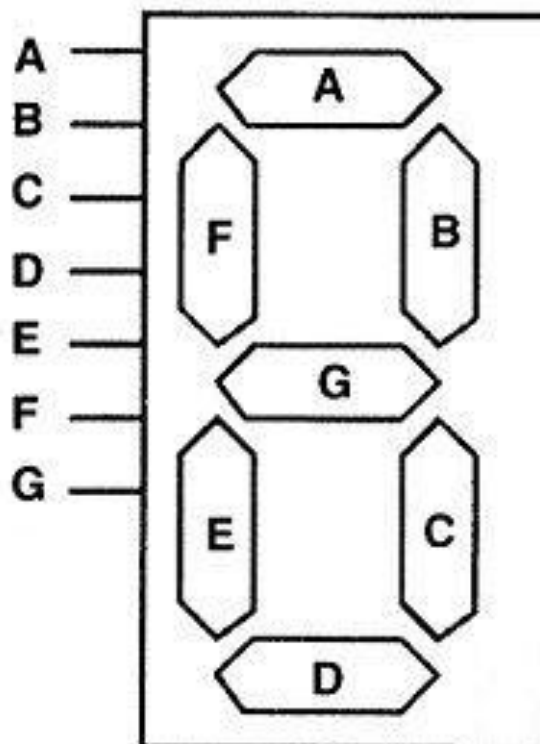


Рисунок 2.12 – Зображення семисегментного індикатора та назви його сегментів

Для зображення на такому індикаторі цифри 0 досить запалити сегменти a, b, c, d, e, f. Для зображення цифри "1" запалюють сегменти b і c. Точно таким же чином можна отримати зображення всіх інших десяткових або шістнадцятирічних цифр. Всі комбінації таких зображень отримали назву семисегментного коду.

Складемо таблицю істинності дешифратора, який дозволить перетворювати двійковий код в семисегментний. Нехай сегменти запалюються нульовим потенціалом. Тоді таблиця істинності семисегментного дешифратора прийме вигляд, наведений в таблиці 2.6. Конкретне значення сигналів на виході дешифратора залежить від схеми підключення сегментів індикатора до виходу мікросхеми.

Відповідно до принципів побудови довільної таблиці істинності по довільній таблиці істинності отримаємо принципову схему семисегментного дешифратора, що реалізує таблицю істинності, наведену в таблиці 2.6. Отримана принципова схема семисегментного дешифратора приведена на малюнку 2.13.

Таблиця 2.6 – Таблиця істинності семисегментного дешифратора

Вхід				Вихід						
8	4	2	1	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	1
0	0	0	1	1	0	0	1	1	1	1
0	0	1	0	0	0	1	0	0	1	0
0	0	1	1	0	0	0	0	1	1	0
0	1	0	0	1	0	0	1	1	0	0
0	1	0	1	0	1	0	0	1	0	0

0	1	1	0	0	1	0	0	0	0	0
0	1	1	1	0	0	0	1	1	1	1
1	0	0	0	0	0	0	0	0	0	0
1	0	0	1	0	0	0	0	1	0	0

На виходах логічних елементів "І" в схемі семисегментного дешифратора вказані номери рядків таблиці істинності, які вони реалізують. Наприклад, для сегмента 'а' логічна одиниця на виході з'являється лише при певних комбінаціях вхідних двійкових сигналів, наприклад, 0001 (1) та 0100 (4). Це досягається за допомогою логічного елемента "2АБО", який об'єднує відповідні ланцюги.

Аналогічно, для сегмента 'b' логічна одиниця на виході з'являється лише при певних комбінаціях вхідних сигналів, наприклад, 0101 (5) і 0110 (6), і так далі для інших сегментів. Таким чином, кожен сегмент активується для відображення певної цифри залежно від комбінації вхідних сигналів.

На сьогоднішній день семисегментні дешифратори доступні у вигляді окремих мікросхем або використовуються як готові блоки у складі інших мікросхем. На рисунку 2.13 наведено умовно-графічне позначення мікросхеми семисегментного дешифратора.

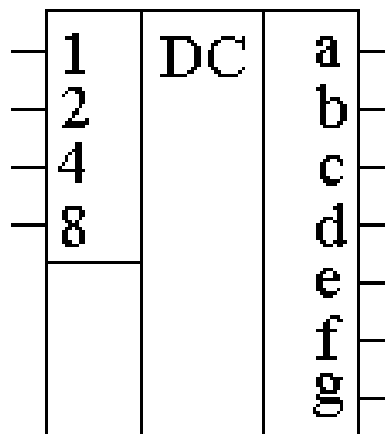


Рисунок 2.13 – Умовно-графічне зображення семисегментного дешифратора

На рисунку 2.13 показана принципова схема семисегментного дешифратора

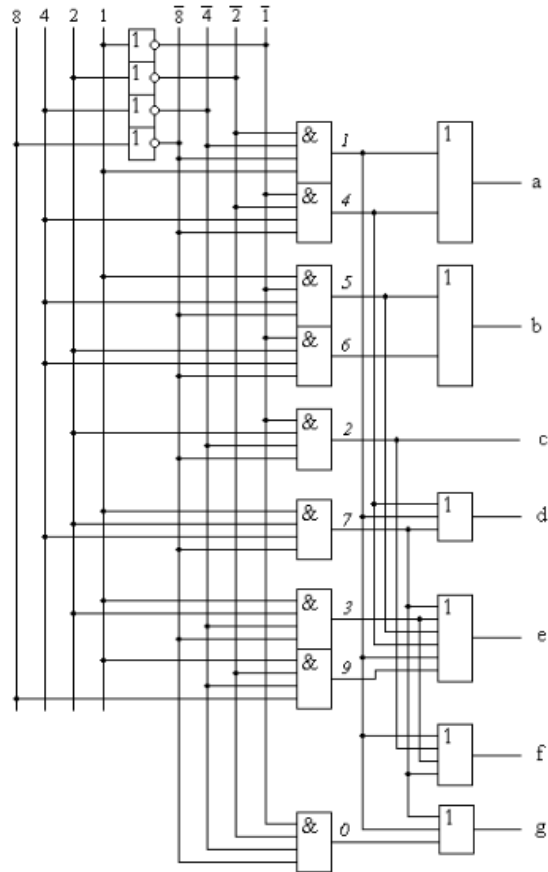


Рисунок 2.14 – Принципова схема семисегментного дешифратора

У якості семисегментного дешифратора було обрано мікросхему 7445 (рисунок 2.15)

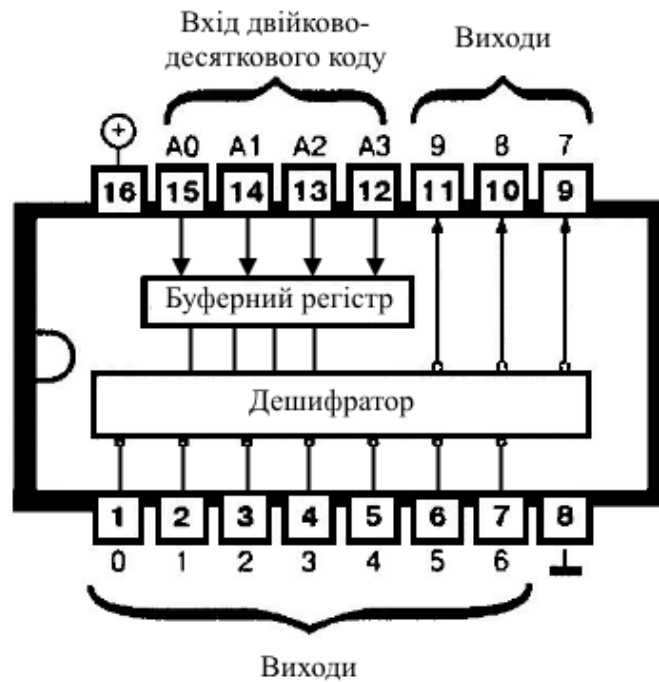


Рисунок 2.15 – Умовне зображення мікросхеми 7445

Мікросхема 7445 є декодером, який перетворює 4-розрядний двійково-десятьковий код в сигнал низького рівня на одному з десяти виходів. Також вона може перетворити трьохрозрядний код в сигнал на одному з восьми виходів.

Вхідні дані, зашифровані у двійково-десятьковому коді, надходять на виводи 12-15. Молодший розряд ($2^0 = 1$) підключається до входу A0, розряд $2^1 = 2$ - до входу A1, розряд $2^2 = 4$ - до входу A2, а розряд $2^3 = 8$ - до входу A3. При надходженні сигналу на ці входи, на відповідному виході встановлюється низький рівень напруги (L), тоді як на інших виходах формується високий рівень напруги (H).

Наприклад, якщо вхідні значення $A0 = 1$, $A1 = 1$, $A2 = 1$ і $A3 = 0$, то на виході 7 (вивід 9) буде низький рівень напруги, а на інших виходах буде високий рівень напруги. У разі отримання неправильного двійково-десятькового коду (більше 1001), на всіх виходах буде встановлено високий рівень напруги.

Для коректної роботи мікросхеми 7445 необхідно підключити зовнішній опір між використовуваним виходом і ланцюгом живлення, з максималь-

ною напругою +30 В. Напруга живлення мікросхеми повинна бути +5В. Максимальний струм на виході мікросхеми, який має низький рівень напруги, становить 80 мА.

Якщо мікросхема 7445 використовується як дешифратор 1 з 8, вхід А3 (вивід 12) з'єднується з загальним проводом. За розташуванням виходів, ця мікросхема аналогічна мікросхемі 74145, яка має максимальну вихідну напругу +15 В.

Таблиця 2.8 – Технічні характеристики мікросхеми 7445

Максимальна вихідна напруга, В	30
Час затримки проходження сигналу, нс	50
Струм споживання, мА	43

Використовуючи перетворювачі 74185 та дешифратори 7445, зберемо повну схему багаторозрядного компаратора з виведенням інформації на семи сегментні індикатори рисунок 2.16.

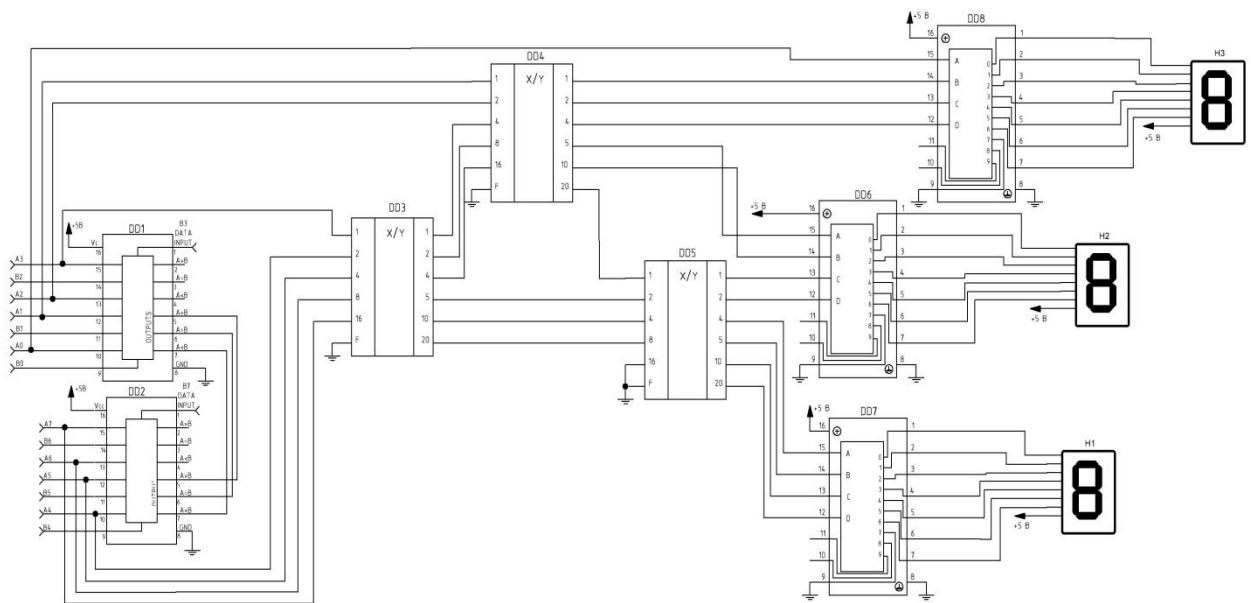


Рисунок 2.16 – схема електрична принципова багаторозрядного компаратора з виведенням інформації на семи сегментні індикатори.

3 ОХОРОНА ПРАЦІ ТА ТЕХНОГЕННА БЕЗПЕКА

3.1 Загальне визначення охорони праці, її роль, предмет, об'єкт та методичні основи.

Охорона праці, як галузь технічної діяльності – це система правових, соціально-економічних, організаційно-технічних, санітарно-гігієнічних лікувально-профілактичних заходів та засобів спрямованих на збереження життя здоров'я у процесі її трудової діяльності.

Основною метою охорони праці є створення безпечних умов трудової діяльності людини, забезпечення її високої та ефективної працездатності;

Вона як соціально-технічна дисципліна вивчає теоретичні та технічні питання безпеки праці, запобігання травматизму, професійним захворюванням та отруєнням, аваріям та катастрофам, пожежам та вибухам на виробництвах, в свою чергу вона вивчається з метою формування у майбутніх фахівців інженерії необхідного рівня знань та умінь з правових та організаційних питань гігієни праці, техногенної безпеки регіону, виробничої санітарії, а також активної позиції, щодо практичної реалізації головного принципу Конституції України;

Предмет охорони праці як технічної економічної праці – є основи праці, а об'єктом їх дослідження виступають виробнича система, яка включає до свого складу: людину (працівників) – машину (виробниче успадкування) – навколишнє середовище (виробниче приміщення в якому здійснюється відповідний технологічний процес)

Складові частини охорони праці:

1. Правові та організаційні питання, щодо вивчення охорони праці її безпеки
2. Основи фізіології, гігієни праці та виробничої санітарії
3. Пожежна безпека

4. Техногенна безпека

Між дисциплінарний характер безпеки та охорони праці зумовлює використання нею методів різних наук: статистики для аналізу та прогнозування нещасних випадків, професійних захворювань та аварій; Економіки для подальшого обґрунтування витрат на заходи, що до безпеки та охорони праці; Фізики, хімії та біології для вивчення параметрів мікроклімату, наявності шкідливих та небезпечних факторів виробничого середовища, та встановлення їх граничнодопустимої концентрації.

3.2 Правові та організаційні питання охорони праці

Основними законодавчими актами, які визначають основні положення щодо охорони праці, є:

- Конституція України;
- Кодекс законів про працю України;
- Закон України «Про охорону праці»;
- Закон України «Про пожежну безпеку»;
- Закон України «Про забезпечення санітарного та епідемічного благополуччя населення»;
- Закон України «Про загальнообов'язкове державне соціальне страхування від нещасного випадку на виробництві та професійного захворювання, які спричинили втрату працездатності»;
- Закон України «Про охорону здоров'я»,
- Закон України «Про використання ядерної енергії та радіаційну безпеку».

Розглянемо правове поле цих законодавчих актів.

Конституцією України (ст. 43, 45, 46, 49, 56) гарантуються права кожного громадянина:

- на працю;
- на належні, безпечні і здорові умови праці;

- на заробітну плату, не нижчу від визначеної законом;
- на відпочинок;
- на охорону здоров'я, медичну допомогу та медичне страхування;
- на соціальний захист.

Окрім того, у Конституції України зазначається, що використання праці жінок і неповнолітніх на небезпечних для їхнього здоров'я роботах забороняється.

Кодекс законів про працю України (КЗпП) регулює трудові відносини всіх працівників, сприяючи зростанню продуктивності праці, поліпшенню якості роботи, підвищенню ефективності суспільного виробництва.

Закон України «Про охорону праці»:

- визначає основні положення щодо реалізації конституційного права працівників на охорону їх життя і здоров'я у процесі трудової діяльності, на належні, безпечні і здорові умови праці;
- регулює відносини між роботодавцем і працівником з питань безпеки, гігієни праці та виробничого середовища;
- встановлює єдиний порядок організації охорони праці в Україні.

Закон України «Про пожежну безпеку»:

- визначає загальні правові, економічні та соціальні основи забезпечення пожежної безпеки на території України;
- регулює відносини державних органів, юридичних і фізичних осіб у цій галузі незалежно від виду їх діяльності та форм власності.

Закон України «Про забезпечення санітарного та епідемічного благополуччя населення»:

- регулює суспільні відносини, які виникають у сфері забезпечення санітарного та епідемічного благополуччя;
- визначає відповідні права і обов'язки державних органів, підприємств, установ, організацій та громадян;

- встановлює порядок організації державної санітарноепідеміологічної служби і здійснення державного санітарно епідеміологічного нагляду в Україні.

Закон України «Про загальнообов'язкове державне соціальне страхування від нещасного випадку на виробництві та професійного захворювання» визначає правову основу, економічний механізм та організаційну структуру загальнообов'язкового державного соціального страхування громадян від нещасного випадку на виробництві та професійного захворювання, які призвели до втрати працездатності або загибелі застрахованих на виробництві.

Основи законодавства України про охорону здоров'я:

- визначають правові, організаційні, економічні та соціальні засади охорони здоров'я в Україні,

- регулюють суспільні відносини у цій галузі з метою забезпечення високої працездатності громадян, усунення факторів, що шкідливо впливають на їх здоров'я, попередження і зниження захворюваності, інвалідності та смертності [8].

3.3 Пожежна безпека

Приміщення, в яких розташовані комп'ютери, повинні бути не нижче II ступеня вогнестійкості. Поруч з приміщенням не повинен бути приміщень пожежо- та вибухонебезпечних. У приміщеннях повинні зберігатися ті носії інформації, які необхідні для роботи, решта – в окремих приміщеннях на негорючих стелажах у залізних коробках.

Підлоги повинні бути знімні і повинні бути виготовлені з негорючих або важко горючих матеріалів. Підпільний простір має бути оснащений системою автоматичної пожежної сигналізацією, автоматичною установкою пожежогасіння. Приміщення повинно бути оснащене сигналізацією з димосповіщеннями і пожежогасіння. У приміщенні повинні знаходитися переносні вуглекислотні вогнегасники 2 шт. на 20 м².

3.4 Техногенна безпека

Ефективність евакуації вимірюється за допомогою часу, необхідного для того, щоб люди могли вийти з окремих приміщень, будівлі або споруди в разі потреби. Безпека евакуації досягається, коли час евакуації не перевищує часу, необхідного для досягнення критичної фази розвитку пожежі. Цей час від початку пожежі до досягнення граничних значень факторів пожежі, таких як критичні температури, концентрації кисню і т.д [9].

Евакуаційні виходи вважаються такими, якщо вони ведуть:

- з приміщень першого поверху безпосередньо на зовнішню територію або через коридор, вестибюль, сходову клітку.
- з приміщень будь-якого поверху, крім першого, в коридори, що ведуть до сходової клітки (включаючи хол). При цьому сходові клітки повинні мати вихід на зовнішню територію безпосередньо або через вестибюль, що відокремлений від прилеглих коридорів дверима.
- з приміщень в сусіднє приміщення на тому ж поверсі, яке має вихід, зазначений вище.

Евакуаційні виходи повинні бути розташовані розсіяно, а їх мінімальна кількість повинна бути не менше двох. Двері на шляхах евакуації повинні відчинятися в напрямку виходу з будівлі або приміщення. За винятком випадків, коли в приміщенні перебуває не більше 15 осіб, двері можуть відкриватися всередину приміщення.

При наявності людей у приміщенні двері евакуаційних виходів можуть бути зачиненими тільки на внутрішні засуви, які легко відмикаються. Мінімальна ширина шляхів евакуації повинна бути не менше 1 м, а дверей – не менше 0,8 м. Відстань від найвіддаленішої точки будівлі або приміщення до евакуаційного виходу визначається згідно зі СНіП 2.09.02-85, залежно від ступеня вогнестійкості будівлі та кількості людей, які евакуюються.

З метою організації евакуації людей у випадку пожежі розроблений спеціальний план евакуації працівників будівлі, рисунок 3.1. Усі двері на

шляху евакуації відкриваються лише у напрямку виходу. Загальна ширина сходів, дверей і проходів на шляху евакуації повинна бути не менше 1 м, що відповідає вимогам СНіП 2.01.02-85.

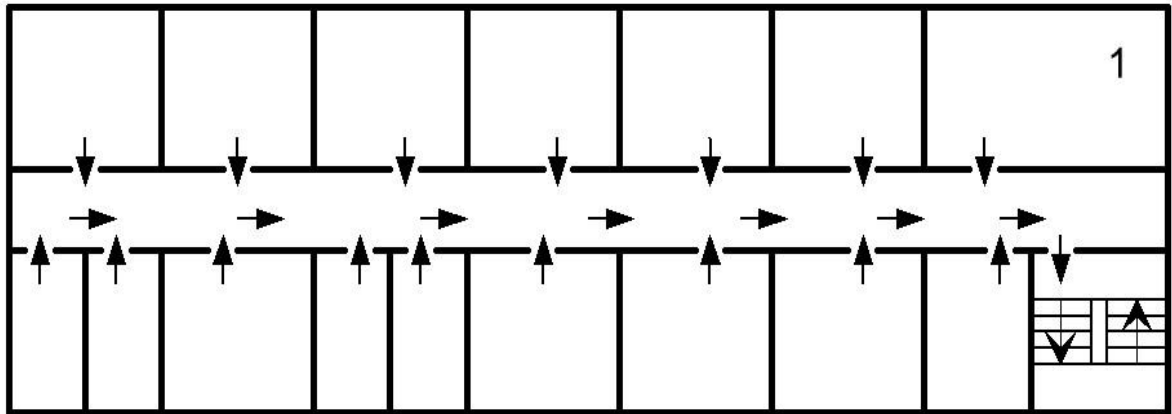


Рисунок 3.1 – План евакуації у випадку виникнення пожежі; 1 – приміщення в якому проводиться аналіз

3.5 Шкідливі фактори у робочих приміщеннях

В приміщеннях для праці з комп'ютерами можуть існувати різні небезпечні та шкідливі фактори. Деякі з них включають випромінювання з відеодисплейних терміналів (ВДТ), освітлення, шум, наявність шкідливих речовин у повітрі робочої зони, іонний склад повітря та електростатичне поле.

Випромінювання від ВДТ може бути рентгенівським (іонізуючим), оптичним та електромагнітним. Рентгенівське випромінювання походить від екрана ВДТ, яке містить люмінофорне покриття. Оптичне випромінювання виникає внаслідок взаємодії електронів з люмінофорним шаром на екрані. Зона оптичного випромінювання включає ультрафіолетове (УФ), світлове та інфрачервоне випромінювання.

Електромагнітні випромінювання та поля виникають у системах горизонтальної та вертикальної розгортки й унаслідок дії електронного променя.

Електростатичний заряд найчастіше зосереджується на екрані ВДТ. Це може привести до притягання пилу та бруду з повітря до екрана, що призводить до швидкого забруднення екрана після очищення.

Один з ключових аспектів, що впливає на забезпечення комфортної роботи користувача на ВДТ – це належне освітлення робочого місця.

Надмірне навантаження на зоровий аналізатор може бути спричинене різними факторами, такими як:

- неправильна орієнтація робочого місця щодо світлових отворів,
- неадекватні світлові характеристики світильників,
- засліплююча дія яскравих предметів,
- дзеркальне відбиття на екрані та неправильний розподіл яскравості в полі зору користувача.

Комп'ютерний принтер — пристрій для друку інформації на твердий носій, звичайно на папір. Процес друку називається виходом на друк, а документ, що вийшов, роздруківка або тверда копія. Принтери мають перетворювач цифрової інформації (текст, фото, графіка), що зберігається в запам'ятовувальних пристроях комп'ютера, фотоапарата й цифрової пам'яті, у спеціальну машинну мову.

Крім того, важливо правильно розташувати комп'ютерний принтер для забезпечення його нормальної роботи. Принтер слід розмістити поруч з процесором, уникнувши натягу з'єднувального шнура. Варто уникати розміщення принтера на процесорі.

Перед початком роботи з принтером важливо переконатися, що він належним чином підключений до комп'ютера і знаходиться в режимі зв'язку. Щоб досягти найкращої якості друку і уникнути пошкоджень пристрою, слід використовувати папір, рекомендований у Інструкції до принтера, зазвичай вагою 60-135 г/м. Важливо, щоб зрізи паперу були різані гострим лезом без задирок, що зменшить ймовірність складання або зтягування паперу.

У зовнішньому природному середовищі, а також у внутрішньому повітрі приміщень завжди присутня певна кількість іонів – заряджених частинок.

Цей іонний склад повітря може змінюватись під впливом різних факторів, включаючи виробничу діяльність.

Наприклад, дослідження показали, що на робочих місцях з відеодисплейними терміналами (ВДТ) іонний склад повітря значно змінюється протягом робочої зміни.

Виявлено, що вже через 5 хвилин роботи з ВДТ концентрація легких негативних іонів знижується від 8 разів, а через 3 години роботи вона майже нульова. Також спостерігається зменшення концентрації середніх і важких негативних іонів, а збільшення концентрації позитивних іонів. Після 3 годин роботи ВДТ у повітрі робочої зони переважають позитивно заряджені частинки різних розмірів. Це негативно впливає на здоров'я користувачів ВДТ.

Дослідження, проведені в Україні та за кордоном, підтверджують, що збільшення кількості позитивних іонів у повітрі негативно впливає на фізичну працездатність, сприяє розвитку втоми і має негативний вплив на різні системи організму, включаючи серцево-судинну, бронхо-легеневу, кровотворення та вегетативну нервову систему. Водночас негативні іони, які знаходяться в повітрі, мають сприятливий вплив на здоров'я людини.

Відзначено значний вплив на систему реєстрації інформації, передусім на її найбільш лабільну ланку — короткотермінову пам'ять. В той же час результати проведених досліджень засвідчують сприятливий вплив негативних іонів, що знаходяться в повітрі, на здоров'я людини.

Несприятливий вплив електростатичного поля проявляється в тому, що воно здатне притягувати пил, бруд та інші частини, присутні в повітрі, навколо ВДТ. Не важко помітити, що після того, як очистити екран ВДТ від пилу він досить швидко покривається ним знову.

Під час досліджень, проведених Шведським національним інститутом радіаційного захисту на робочих місцях з ВДТ вивчався вплив електростатичного поля на інтенсивність осідання ізотопів радону на обличчі інженера з електронної техніки. Встановлено, що за концентрації радону в повітрі 100 мкР/годину радіації за рік зросла приблизно на 50-60%.

Електростатичний заряд зосереджується переважно на ЕПТ ВДТ, зокрема на екрані. Присутність електричного поля, створеного цими зарядами легко можна виявити, якщо піднести до екрана руку; волоски на тильній стороні кисті відразу припіднімаються. Може навіть відбутися незначний електричний "удар", якщо людина достатньо "заряджена". Така "зарядка" користувача здійснюється, як правило, індуктивним та контактним шляхом. Заряди нагромаджуються на користувачі, підвищуючи тим самим його електричний потенціал.

3.6 Електробезпека

З кожним роком зростає виробництво та споживання електроенергії, а відтак і кількість людей, які в процесі своєї життєдіяльності використовують (експлуатують) електричні пристрої та установки. Тому питання електробезпеки набувають особливої ваги.

Електробезпека – це система організаційних та технічних заходів і засобів, що забезпечують захист людей від шкідливого та небезпечного впливу електричного струму, електричної дуги, електромагнітного поля і статичної електрики [10].

Аналіз виробничого травматизму показує, що кількість травм, спричинених дією електричного струму, є незначною і становить близько 1%. Однак із загальної кількості смертельних нещасних випадків частка електротравм становить 20-40% і посідає одне з перших місць.

Щороку в Україні від електричного струму гине приблизно 1500 осіб. Найбільша кількість випадків електротравматизму, в тому числі зі смертельними наслідками, стається при експлуатації електроустановок напругою до 1000 В, що пов'язано з їх поширенням і відносною доступністю практично для кожного, хто працює на виробництві.

Випадки електротравматизму під час експлуатації електроустановок напругою понад 1000 В нечасті, що зумовлено незначним поширенням таких електроустановок і обслуговуванням їх висококваліфікованим персоналом.

Основними причинами електротравматизму на виробництві є:

- випадкове доторкання до неізольованих струмопровідних частин електроустаткування;
- використання несправних ручних електроінструментів;
- застосування нестандартних або несправних переносних світильників напругою 220 чи 127 В;
- робота без надійних захисних засобів та запобіжних пристосувань;
- доторкання до незаземлених корпусів електроустановок, що опинилися під напругою внаслідок пошкодження чи пробією ізоляції;
- недотримання правил будови, улаштування, безпечної експлуатації електроустановок та правил експлуатації електрозахисних засобів тощо.

ЕОМ з ВДТ і ПП, інше устаткування (апарати управління, контрольно-вимірювальні прилади, світильники), електропроводи та кабелі за виконанням і ступенем захисту мають відповідати класу зони за НПАОП 40.1-1.01-97, мати апаратуру захисту від струму короткого замикання та інших аварійних режимів.

Під час монтажу та експлуатації ліній електромережі необхідно повністю унеможливити виникнення електричного джерела загоряння внаслідок короткого замикання та перевантаження проводів, обмежувати застосування проводів з легкозаймистою ізоляцією і, за можливості, застосовувати негорючу ізоляцію.

Під час ремонту ліній електромережі шляхом зварювання, паяння та з використанням відкритого вогню необхідно дотримуватися НАПБ А.01.001-2004. Лінія електромережі для живлення ЕОМ з ВДТ і ПП виконується як

окрема групова трипровідна мережа шляхом прокладання фазового, нульового робочого та нульового захисного провідників.

Нульовий захисний провідник використовується для заземлення (занулення) електроприймачів. Не допускається використовувати нульовий робочий провідник як нульовий захисний провідник. Нульовий захисний провідник прокладається від стійки групового розподільного щита, розподільного пункту до розеток електроживлення.

Не допускається підключати на щиті до одного контактного затискача нульовий робочий та нульовий захисний провідники. Площа перерізу нульового робочого та нульового захисного провідника в груповій трипровідній мережі має бути не менше площі перерізу фазового провідника.

Усі провідники мають відповідати номінальним параметрам мережі та навантаження, умовам навколишнього середовища, умовам розподілу провідників, температурному режиму та типам апаратури захисту, вимогам НПА-ОП 40.1-1.01-97.).

ЕОМ з ВДТ і ПП повинні підключатися до електромережі тільки за допомогою справних штепсельних з'єднань і електророзеток заводського виготовлення. У штепсельних з'єднаннях та електророзетках, крім контактів фазового та нульового робочого провідників, мають бути спеціальні контакти для підключення нульового захисного провідника. Їхня конструкція має бути такою, щоб приєднання нульового захисного провідника відбувалося раніше, ніж приєднання фазового та нульового робочого провідників.

Порядок роз'єднання при відключенні має бути зворотним. Не допускається підключати ЕОМ з ВДТ і ПП до звичайної двопровідної електромережі, в тому числі – з використанням перехідних пристроїв.

Електромережі штепсельних з'єднань та електророзеток для живлення ЕОМ з ВДТ і ПП потрібно виконувати за магістральною схемою, по 3-6 з'єднань або електророзеток в одному колі. Штепсельні з'єднання та електро-розетки для напруги 12 В та 42 В за своєю конструкцією мають відрізнятися від штепсельних з'єднань для напруги 127 В та 220 В.

Штепсельні з'єднання та електророзетки, розраховані на напругу 12 В та 42 В, мають візуально (за кольором) відрізнятися від кольору штепсельних з'єднань, розрахованих на напругу 127 В та 220 В.

Індивідуальні та групові штепсельні з'єднання та електророзетки необхідно монтувати на негорючих або важкогорючих пластинах з урахуванням вимог НПАОП 40.1-1.01-97 та НАПБ А.01.001-2004. Електромережу штепсельних розеток для живлення ЕОМ з ВДТ і ПП при розташуванні їх уздовж стін приміщення прокладають по підлозі поруч зі стінами приміщення, як правило, в металевих трубах і гнучких металевих рукавах, а також у пластикових коробах і пластмасових рукавах з відводами відповідно до затвердженого плану розміщення обладнання та технічних характеристик обладнання.

При розміщенні в приміщенні до п'яти ЕОМ з ВДТ і ПП допускається прокладання трипровідникового захищеного проводу або кабелю в оболонці з негорючого чи важкогорючого матеріалу по периметру приміщення без металевих труб та гнучких металевих рукавів. Не допускається в одній трубі прокладати ланцюги до 42 В та вище 42В.

При організації робочих місць операторів електромережу штепсельних розеток для живлення ЕОМ з ВДТ і ПП у центрі приміщення прокладають у каналах або під знімною підлогою в металевих трубах або гнучких металевих рукавах. При цьому не допускається застосовувати провід і кабель в ізоляції з вулканізованої гуми та інші матеріали, які містять сірку.

ВИСНОВКИ ТА РЕКОМЕНДАЦІЇ

1. Компаратори широко використовуються в обчислювальній, вимірювальній техніці, радіо- та провідного зв'язку, побутових приладах. Визначення схемотехнічних, технологічних та топологічних особливостей для проектування інтегральних цифрових компараторів підвищеної швидкодії є актуальним питанням

2. Застосування цифрових компараторів можуть включати порівняння адрес в пам'яті, даних, сигналів в системах комунікації, вимірюваних значень в приладах вимірювання, визначення стану вхідних сигналів в системах керування та інше. В медичних приладах цифрові компаратори можуть використовуватись для контролю рівня сигналів, таких як серцевий ритм, кров'яний тиск або рівень кисню. Вони дозволяють виявляти відхилення від нормальних значень та сповіщати про потребу в медичному втручанні

3. Синтез схеми компаратора для дворозрядного кода в базисі I-НІ проведено в середовищі Electronics Workbench. Мале енергоспоживання, споживану потужність і велику продуктивність може забезпечувати біполярна технологія з відкритим колектором

4. Слова більшої довжини можна порівнювати, з'єднуючи компаратори каскадом та реалізуючи схему за допомогою лише дворівневої затримки для 8-розрядного кода

5. Перетворювач двійкового коду в двійково-десятковий побудований на основі запам'ятовуючої матриці з ємністю 256 біт. Кожна комірка матриці з'єднана залежно від програми перетворення. Ця схема дозволяє ефективно перетворювати двійковий код на його відповідний десятковий варіант. Вона може бути використана в різних областях, де потрібно виконувати такі перетворення, наприклад, у телекомунікаціях, радіозв'язку або медичних системах системах обробки даних.

ПЕРЕЛІК ВИКОРИСТАННОЇ ЛІТЕРАТУРИ

1. Одеська національна академія зв'язку ім. О.С. Попова/ Навчальний посібник/ ЦИФРОВІ ПРИСТРОЇ/ О.М. Воробйова, М.П. Савицька, Ю.В. Флейта/ Одеса – 2016 (дата звернення: 26.01.2023)
2. Схемотехніка: Пристрої цифрової електроніки ТОМ 1/ Рябенський В.М. Жуйков В.Я. Ямненко Ю.С. Заграничний А.В./ Київ 2016 (дата звернення: 06.02.2023)
3. Magnitude Comparator in Digital Logic / URL: <https://www.geeksforgeeks.org/magnitude-comparator-in-digital-logic/> (дата звернення: 06.02.2023)
4. Верьовкін Л.Л., Світанько М.В., Кісельов Є.М., Хрипко С.Л. Цифрова схемотехніка: Підручник. Запоріжжя : ЗДІА, 2016. 214 с. 77 (дата звернення: 18.02.2023)
5. Підручник МОДЕЛЮВАННЯ ТА АНАЛІЗ ЦИФРОВИХ СХЕМ/Є.З. Маланчук, В.В. Макаренко, В.М. Співак, Г.Г. Власюк, А.В. Рудик/ Рівне 2018 (дата звернення: 15.03.2023)
6. ОСОБЛИВОСТІ ТА МЕТОДИ УДОСКОНАЛЕННЯ ЦИФРОВИХ КОМПАРАТОРІВ / Східно-Європейський журнал передових технологій С.П. Новосядлий / м. Івано-Франківськ, Україна (дата звернення: 20.03.2023)
7. ЗАСОБИ ТЕХНІЧНИХ ВИМІРЮВАНЬ ТА ЇХ МЕТРОЛОГІЧНІ ХАРАКТЕРИСТИКИ/ URL: <http://um.co.ua/12/12-7/12-72677.html> (дата звернення: 20.05.2023)
8. Правові та організаційні питання охорони праці / URL: https://pidru4niki.com/1783102438245/bzhd/pravovi_organizatsiyni_pitannya_ohoroni_pratsi (дата звернення: 28.05.2023)
9. ОХОРОНА ПРАЦІ ТА ТЕХНОГЕННА БЕЗПЕКА / URL: https://eco.kiev.ua/poslugy/tehnogenna_bezpeka/ (дата звернення: 28.05.2023)

10. Дисципліна: Основи охорони праці / URL: <https://rb.gy/h1ct8> (дата звернення: 31.05.2023)

ДОДАТОК А

Познач.	Найменування		Кільк.	Примітки			
	<i>Компаратори</i>						
DD1, DD2	74LS85		2				
	<i>Перетворювачі</i>						
DD3- DD5	74185		3				
	<i>Дешифратори</i>						
DD6- DD8	7445		3				
	<i>Індикатори</i>						
H1-H3	7-Segment-Anzeige		3				
ЕІСПЗ 6.1539							
Перелік елементів до схеми електричної принципової					<i>Літ</i>	<i>Маса</i>	<i>Масштаб</i>
					<i>Лист</i>	<i>Листів</i>	
<i>Зм</i>	<i>Лист</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>	ІННІ ЗНУ		
<i>Розроб.</i>		Батюк К.В.					
<i>Керівник.</i>		Ніконова А.О.					
<i>Консульт.</i>		Ніконова А.О.					
<i>Н. контр.</i>		Верьобкин Л.Л.					
<i>Затвердив</i>		Критська Т.В.					

СХЕМИ РЕАЛІЗАЦІЇ ЦИФРОВИХ КОМПАРАТОРІВ БАГАТОРОЗРЯДНИХ КОДІВ

Ніконова Аліна Олександрівна
к.т.н., доцент

Батюк Катерина Василівна
студент

Інженерний навчально-науковий інститут
ім Ю. М. Потебні
м. Запоріжжя, Україна

Вступ. Цифрові компаратори являють собою цифрові пристрої комбінаційного типу, що призначені для порівняння двох чисел, які представлені у двійковому або двійково-десятьковому кодах [1].

На практиці часто виникає задача порівняння багаторозрядних двійкових кодів. Таку схему можна синтезувати записавши таблицю істинності та виконавши мінімізацію функції алгебри логіки і представивши її в заданому логічному базисі із збереженням вимог по обмеженням. Проте при збільшенні числа вхідних змінних реалізувати це внаслідок величезної громісткості отриманої таблиці істинності є складним завданням. В даному випадку зручно користуватись методами, які називають блочним конструюванням, або декомпозицією задачі. Сутність такого підходу полягає в розбитті складної задачі на ряд більш простих рішень що можуть бути виконані більш доступними засобами.

Мета роботи. На основі проаналізованих методів реалізації схем порівняння багаторозрядних чисел необхідно представити схемотехнічні рішення цифрових компараторів високої швидкодії.

Матеріали та методи.

Компаратори поділяють на дві групи:

- пристрої, які виявляють лише факт рівності або нерівності двох n -розрядних двійкових чисел і формують на своїх виходах однобітовий сигнал рівності 1 або нерівності 0 цих чисел;

MODERN RESEARCH IN WORLD SCIENCE

Proceedings of XI International Scientific and Practical Conference
Lviv, Ukraine
29-31 January 2023

Lviv, Ukraine
2023

СЕКЦІЯ «ЕЛЕКТРОНІКА, ІНФОРМАЦІЙНІ СИСТЕМИ ТА ПРОГРАМНЕ ЗАБЕЗПЕЧЕННЯ СИСТЕМ»

ПІДСЕКЦІЯ 1 «ЕЛЕКТРОНІКА ТА ІНФОРМАЦІЙНІ СИСТЕМИ»

Батюк Катерина
студентка 4 курсу ІННІ ім. Ю.М. Потебні ЗНУ
Наук. кер.: канд. тех. наук, доц. Ніконова А.О.

КОМБІНАЦІЙНІ ПРИСТРОЇ ПОРІВНЯННЯ ДВІЙКОВИХ ЧИСЕЛ

Комбінаційні пристрої – це автомати без пам'яті, в яких кожний символ на виході (логічний «0» або логічна «1») визначається станом входів тільки на даний момент і не залежить від того, який рівень діяв раніше. Комбінаційні пристрої не зберігають відомості про минулу роботу пристрою [1, 2].

Цифровий компаратор – це комбінаційний пристрій, який призначений для порівняння чисел, представлених у вигляді двійкових кодів де число входів компаратора визначається розрядністю порівнюваних кодів.

На виході компаратора зазвичай формується три сигнали: F_+ – рівність кодів; $F_>$ – числовий еквівалент першого коду більше другого; $F_<$ – числовий еквівалент першого коду менше другого.

При будь-якій комбінації входних сигналів на виході компаратора може бути сформований тільки один активний логічний сигнал. Тому при будь-якій розрядності входних кодів достатньо, використовуючи входні сигнали, сформувати тільки будь-які два з вихідних сигналів. Третій сигнал завжди може бути отриманий за двома відомими.

Найпростіший компаратор рівності реалізується за допомогою логічних схем «Виключне АБО» та багатовхідного кон'юнктора.

На виході (виняткове АБО з інверсією виходу) рівень логічної «1» з'являється тоді, коли $a_1 = b_1$ та $a_2 = b_2$, незалежно від порівняння логічних «1» або логічних «0». Тому на виході у компаратора логічна «1» присутня лише у випадку, коли набули рівності обидва розряди двійкових чисел А і В.

Функціонування схеми пояснюється таблицею станів.

У другому випадку компаратори можуть відрізнити не тільки рівність чисел А і В, але й нерівність, коли $A > B$ або $A < B$. Такі компаратори будуються за більш складною схемою. Вони визначають стани нерівностей і описуються системою нерівностей

$$\begin{aligned} Y_1 &= \begin{cases} 1, & \text{коли } A > B, \\ 0, & \text{коли } A \leq B, \end{cases} \\ Y_2 &= \begin{cases} 1, & \text{коли } A < B, \\ 0, & \text{коли } A \geq B. \end{cases} \end{aligned} \quad (1)$$

Нерівнісні компаратори мають два виходи: Y_1 та Y_2 . Рівень логічної «1» з'являється на виході Y_1 при $A < B$, а на виході Y_2 – при $A > B$. Порівняння



Науково-дослідна частина
Наукове товариство студентів, аспірантів і докторантів
Рада молодих вчених



ЗБІРНИК
наукових праць студентів,
аспірантів, докторантів і молодих вчених

«МОЛОДА НАУКА-2023»

Том V

«Секції Інженерного навчально-наукового інституту ім. Ю.М. Потебні
Запорізького національного університету»

Запоріжжя
2023

виконується порозрядно за формулою (2), яка записана для випадку $n = 2$.

$$y_1(A < B) = \overline{a_1} \overline{a_2} \overline{b_1} b_2 \cup \overline{a_1} \overline{a_2} b_1 \overline{b_2} \cup \overline{a_1} a_2 \overline{b_1} b_2 \cup \overline{a_1} a_2 b_1 \overline{b_2} \cup \overline{a_1} a_2 b_1 b_2 \cup a_1 \overline{a_2} \overline{b_1} b_2;$$

$$y_2(A > B) = \overline{a_1} a_2 \overline{b_1} \overline{b_2} \cup a_1 \overline{a_2} \overline{b_1} \overline{b_2} \cup a_1 a_2 \overline{b_1} \overline{b_2} \cup \overline{a_1} a_2 b_1 \overline{b_2} \cup a_1 a_2 \overline{b_1} b_2 \cup a_1 a_2 b_1 \overline{b_2};$$
(2)

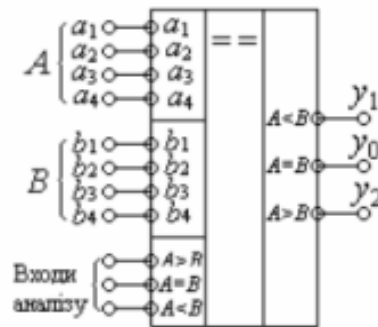


Рисунок 1 – Умовне позначення повного компаратора

Основне призначення компараторів – оцифрування аналогових сигналів. За допомогою компараторів здійснюється зв'язок між безперервними сигналами, наприклад, напруги та логічними змінними цифровими пристроями. На компараторах можна збирати різні пристрої, такі як терморегулятори, стабілізатори, різні пристрої автоматики - використовуючи зміни вхідного сигналу різні датчики, такі як, терморезистори, фоторезистори, індикатори вологості і т.д.

Література

1. Основи схемотехніки електронних систем: Підручник [Текст]/ [Бойко В.І., Гуржій А.М., Жуйков В.Я. та ін.].- К.:Вища шк., 2004-527 с.
2. Цифрова схемотехніка: Підручник [Текст]/ Верьовкін Л.Л., Світанько М.В., Кісельов Є.М., Хрипко С.Л. - Запоріжжя. Видавництво ЗДІА., 2016-214 с.

Білий Олександр

магістрант 1 курсу ІННІ ім. Ю.М. Потебні ЗНУ
Наук. кер.: викл. Туришев К.О.

КОНЦЕПЦІЯ ПОБУДОВИ БОРТОВОГО ОЗОНАТОРА

Бортовий озонатор (БО) призначений для роботи у складі комплексу обладнання для підготовки питної води в зонах екологічних лих у польових умовах. Бортовий озонатор є конструктивно закінченим пристроєм, який може бути використаний для дезінфекції та/або дезодорації обладнання, приміщень або резервуарів (ємностей, тари). Основною функцією БО є електросинтез озону з кисню повітря в умовах відсутності централізованої системи