

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

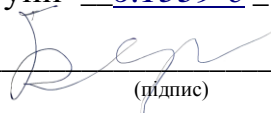
Інженерний навчально-науковий інститут ім. Ю. М. Потєбні
Кафедра мікроелектронних та електронних інформаційних систем

Пояснювальна записка

до кваліфікаційної роботи

рівень вищої освіти перший (бакалаврський) рівень
(перший (бакалаврський) рівень)

на тему Розробка блоку кодування інформації для компараторів
арифметичних логічних пристроїв

Виконав: студент (ка) IV курсу, групи 6.1539-с
Беримець Д. С.
(прізвище та ініціали)  (підпис)

Напряму підготовки _____
(шифр)

Спеціальності 153
Мікро- та наносистемна техніка
(назва)

Керівник доцент, к.т.н., доцент
Верьовкін Леонід Леонідович
(посада, вчене звання, науковий ступінь, прізвище та ініціали)

Рецензент професор, д.т.н., Коваленко В.Л.
(посада, вчене звання, науковий ступінь, прізвище та ініціали)

м. Запоріжжя - 2022 рік

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут ім. Ю. М. Потебні

Кафедра Мікроелектронних та електронних інформаційних систем
Рівень вищої освіти перший (бакалаврський) рівень
(перший (бакалаврський) рівень, другий (магістерський) рівень)
Напрямок підготовки _____
(шифр)
Спеціальність 153 Мікро- та наносистемна техніка
(назва)

ЗАТВЕРДЖУЮ

Завідувач кафедри МЕЕІС

 Крутська Т. В.

“ 28 ” травня 2022 року

ЗАВДАННЯ
НА КВАЛІФІКАЦІЙНУ РОБОТУ СТУДЕНТУ

Беримець Данило Сергійович

(прізвище, ім'я, по батькові)

1. Тема проекту (роботи) Розробка блоку кодування інформації для компараторів арифметичних логічних пристроїв

керівник проекту (роботи) Верьовкін Леонід Леонідович, доцент, к.т.н.

(прізвище, ім'я, по батькові, науковий ступінь, вчене звання)

затверджені наказом вищого навчального закладу від “ 17 ” січня 2022 року №90-с




2. Строк подання студентом проекту (роботи) 28 травня 2022 р.

3. Вихідні дані до проекту (роботи) Кодуючий пристрій на основі сканованої матриці перемикачів, блок формування констант, схема контролю парності, схема порівняння чотирьохрозрядних кодів, схема відображення інформації

4. Зміст розрахунково-пояснювальної записки (перелік питань, які потрібно розробити) Дослідження схем кодування інформації для компараторів арифметичних логічних пристроїв. Розробка схеми кодування інформації для компаратора арифметичного логічного пристрою. Охорона праці та техногенна безпека при розробці кодуючого пристрою

5. Перелік графічного матеріалу (з точним зазначенням обов'язкових креслень) Функціональна схема кодування інформації для компаратора арифметичного логічного пристрою. Аналіз функціонування пристрою на основі сканованої матриці перемикачів. Загальна схема кодування інформації для компаратора арифметичного логічного пристрою

6. Консультанти розділів проекту (роботи)


Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата
		завдання прийняв
<i>I</i>	<i>Верьовкін Л.Л., доцент</i>	 20.05.2022
<i>II</i>	<i>Верьовкін Л.Л., доцент</i>	 24.05.2022
<i>III</i>	<i>Верьовкін Л.Л., доцент</i>	 26.05.2022

7. Дата видачі завдання 14 лютого 2022 року

КАЛЕНДАРНИЙ ПЛАН

№ з/п	Назва етапів дипломного проекту (роботи)	Строк виконання етапів проекту (роботи)	Примітка
<i>1</i>	<i>Схемні рішення сканування клавіатури</i>	<i>27.02.2022</i>	
<i>2</i>	<i>Особливості кодуючих пристроїв</i>	<i>06.03.2022</i>	
<i>3</i>	<i>Схеми компараторів АЛП</i>	<i>13.03.2022</i>	
<i>4</i>	<i>Розрахунок кодуючого пристрою на основі матриці</i>	<i>27.03.2022</i>	
<i>5</i>	<i>Буферний регістр</i>	<i>03.04.2022</i>	
<i>6</i>	<i>Арифметичні логічні пристрої</i>	<i>17.04.2022</i>	
<i>7</i>	<i>Блок формування констант</i>	<i>08.05.2022</i>	
<i>8</i>	<i>Охорона праці та техногенна безпека</i>	<i>15.05.2022</i>	
<i>9</i>	<i>Оформлення пояснювальної записки</i>	<i>22.05.2022</i>	
<i>10</i>	<i>Підготовка графічного матеріалу</i>	<i>27.05.2022</i>	
<i>11</i>	<i>Оприлюднений захист дипломної роботи</i>	<i>21.06.2022</i>	

Студент


(підпис)

Беримець Д. С.
(прізвище та ініціали)

Керівник проекту (роботи)


(підпис)

Верьовкін Л. Л.
(прізвище та ініціали)

Нормоконтроль пройдено


(підпис)

Верьовкін Л. Л.
(прізвище та ініціали)

Реферат

Дипломна робота містить 57 сторінок, 39 рисунків, 11 таблиць, 13 джерел літератури, 2 додатка.

Об'єкт дослідження – керування схемами кодування інформації для компараторів арифметичних логічних пристроїв.

Мета роботи – розробка схеми кодування інформації для компаратора багаторозрядних чисел арифметичного логічного пристрою.

Задачі роботи – розробити пристрій кодування інформації на основі сканованої матриці перемикачів, схему порівняння багаторозрядних кодів, схему відображення інформації про рівність кодів.

Методика досліджень – моделювання пристрою за допомогою програмних забезпечень Electronics Workbench 5.12, SPlan 5.0.

Короткий виклад результатів досліджень – пристрій кодується за допомогою діодної матриці і при рівності кодів натиснутої клавіші і блоку кодування, відповідне число відображається на індикаторах. При нерівності кодів виробляється сигнал, який може бути використаний як сигнальний, або іншого призначення.

Результати впровадженнь – електронна модель приладу пройшла випробування на кафедрі МЕЕІС.

Прогнозні пропозиції – рекомендується для впровадження в системах кодування інформації.

ДЕШИФРАТОР, МУЛЬТИПЛЕКСОР, БЛОК КОДУВАННЯ, МАТРИЦЯ ПЕРЕМИКАЧІВ, БУФЕРНИЙ РЕГІСТР, ІНДИКАТОР, МІКРОСХЕМА

Дипломну роботу виконано на кафедрі мікроелектронних та електронних інформаційних систем з 14.02.2022 р. по 28.05.2022 р.

Зміст

	Стор.
Вступ	6
1 Дослідження схем кодування інформації для компараторів арифметичних логічних пристроїв	8
1.1 Сканування клавіатури	8
1.2 Особливості кодуючих пристроїв	10
1.3 Схема контролю парності (непарності)	12
1.4 Схема компаратора арифметичного логічного пристрою	15
1.5 Буквено-цифрові індикатори	20
2 Розробка схеми кодування інформації для компаратора арифметичного логічного пристрою	22
2.1 Розрахунок кодуючого пристрою на основі сканованої матриці перемикачів	23
2.1.1 Пристрій введення інформації на основі сканованої матриці	23
2.1.2 Формування сигналу результату сканування матриці перемикачів	25
2.1.3 Буферний регістр	27
2.1.4 Аналіз функціонування схеми кодуючого пристрою на основі сканованої матриці перемикачів	29
2.2 Блок формування констант	30
2.2.1 Схема контролю парності	32
2.3 Схема порівняння чотирьохрозрядних кодів	35
2.4 Схема відображення інформації	38
3 Охорона праці та техногенна безпека при розробці кодуючого пристрою	42
3.1 Характеристика потенційних небезпечних та шкідливих виробничих факторів	42
3.2 Заходи зі зменшення впливу небезпечних та шкідливих виробни-	

чих факторів	43
3.2 Виробнича санітарія	44
3.3 Електробезпека	46
3.3.4 Пожежна безпека. Техногенна безпека	47
3.5 Розрахунок місцевого освітлення робочого місця при монтажі елементів на плату	50
Висновки та рекомендації	52
Перелік джерел	53
Додаток А	55
Додаток В	56

Вступ

Клавішні або кнопкові пристрої введення інформації в даний час є найпоширенішими пристроями в комп'ютерних і мікроконтролерних приладах. Клавіатури комп'ютерів, PDA і мобільних телефонів, кнопкові поля телефонів, калькуляторів, пультів ДУ, панелі управління у вимірювальних і побутових приладах – далеко неповний перелік прикладів використання клавіатурних інтерфейсів.

Розрізняють два типи клавіатур: кодуючі і некодуючі. У клавіатурах першого типу при натисненні на клавішу схемою контролера клавіатури формується відповідний цій клавіші код. До даного типу належать комп'ютерні клавіатури, зокрема клавіатура IBM PC AT. У керівних мікроконтролерних системах використовуються прості і дешеві некодуючі клавіатури, які являються сканованою матрицею кнопок. Вироджений варіант матриці – один рядок або стовпець утворює позиційний код, де кожній кнопці відповідає свій розряд.

Актуальним являється розробка сканованих матриць кодування для компараторів арифметичних логічних пристроїв (АЛП).

Арифметично логічний пристрій є комбінаційною схемою на основі суматора, який сигналами з виходів пристрою управління налагоджується на виконання певної арифметичної або логічної операції: додавання, віднімання, логічне І, логічне АБО, логічне НІ, «Виключаюче АБО», зрушення, порівняння багаторозрядних чисел, десяткової корекції. Таким чином, АЛП виконує арифметичні або логічні операції над операндами, які пересилаються з пам'яті і регістрів мікроконтролера. Операнд – це об'єкт у вигляді значення даних, вмісту регістрів або вмісту елементу пам'яті, з яким оперує команда, наприклад, в команді додавання операндами є доданки. Операнд може задаватися в команді у вигляді числа або знаходитися в регістрі або елементі па-

м'яті. Отриманий після виконання команди в АЛП результат пересилається в регістр, або в елемент пам'яті, або відображається на індикаторах.

Регістри призначені для зберігання n -розрядного двійкового числа. Вони образовані тригерами. Вони створюють внутрішню пам'ять цифрової системи і використовуються для зберігання проміжних результатів обчислень. Акумулятор – це регістр, в якому зберігається кодуюча інформація для організації функціонування пристрою на основі сканованої матриці перемикачів для схеми порівняння багаторозрядних чисел.

1 Дослідження схем кодування інформації для компараторів арифметичних логічних пристроїв

Цифрові системи містять схеми логічної обробки і перетворення інформації та засоби введення і виведення інформації. Пристрої введення управляючих і кодових сигналів використовують клавішні перемикачі і контактні клавіатури. Як пристрої виведення широко застосовують точкові, цифрові, знакові індикатори і індикаторні табло на їх основі [1].

1.1 Сканування клавіатури

Розглянемо організацію некодууючої клавіатури розмірністю 5×3 . Горизонтальні лінії $X0 \dots X4$ (ряди або строки) являються вихідними, а вертикальні $Y0 \dots Y2$ (колонки) являються вхідними (рис. 1.1).

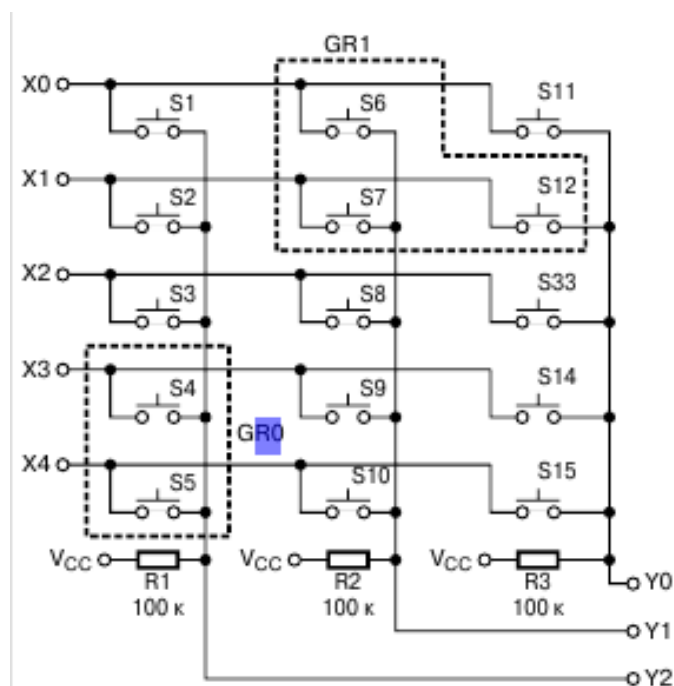


Рисунок 1.1 – Структура матричної клавіатури

У неактивному перебуванні на виходах $X_0 \dots X_4$ присутній рівень логічної 1, а входи $Y_0 \dots Y_2$ зазвичай підтягнуті до живлення резисторами [1]. Для цієї мети, як правило, використовуються вбудовані резистори pullup, які є в деяких портів мікроконтролерів. При скануванні на горизонтальних лініях матриці формується сигнал логічного нуля. На останніх виходах зберігається рівень логічної 1. Для кожної фази нуля виробляється прочитування і аналіз коду $Y_0 \dots Y_2$. При замиканні якої-небудь з клавіш матриці, програмно встановлюється код даної клавіші.

Окрім розпізнавання положення натиснутої клавіші, слід програмно захиститися від “брязкоту” контактів, тобто від впливу перехідних процесів, а також ситуацій, пов'язаних з одночасним натисненням декількох клавіш.

Для того, щоб запобігти протіканню небезпечних струмів при одночасному замиканні декількох клавіш в одній колонці, в колах $X_0 \dots X_4$ зазвичай послідовно встановлюють розв'язуючі резистори або діоди. З цією ж метою можна використовувати і інший метод сканування, при якому всі неактивні горизонтальні шини, окрім шини нуля, програмно призначаються входами. Вплив перехідних процесів можна виключити, якщо ввести інтеграцію за допомогою повторного прочитування стану входів матриці сканування через певну часову затримку [1].

Зазвичай в невеликих клавіатурних матрицях комбінації декількох клавіш, які натискаються, не використовуються. Але якщо це все-таки буде потрібно, то для сканування краще використовувати метод з призначенням входами неактивних рядків. В цьому випадку можна упевнено визначати дві клавіші, які одночасно натискаються, як в одному ряду, так і в одній строчці і навіть визначати позиції трьох клавіш, які одночасно натискаються. Але це справедливо лише якщо топологія трьох кнопок, які натискаються, не утворює прямого кута, як показано на рисунку 1.2.

В цьому випадку, окрім позицій трьох кнопок, що дійсно натискаються, буде лічена як кнопка, яка натискається і “фантомна”, лежача в кутку прямокутника.

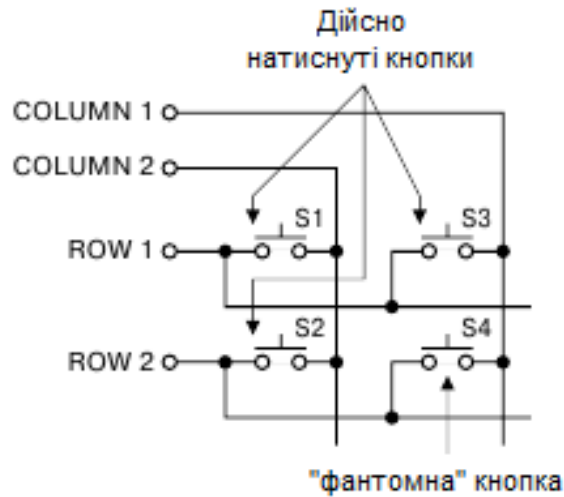


Рисунок 1.2 – Помилкова кнопка при скануванні

У топологіях клавіатур з великими розмірами виконується рознесення клавіш, що створюють одночасні подвійні і потрійні натиснення на різні горизонтальні і вертикальні шини. Таким чином, вдається уникнути появи “фантомної” клавіші для популярних клавішних комбінацій. Останні комбінації, що наводять до появи “фантомних” клавіш, програмно блокуються [2].

1.2 Особливості кодуючих пристроїв

Формування кодових сигналів виконується в кодуючих пристроях. Додатковими функціями кодуючого пристрою являється: формування сигналу «Готов.» (готовність) для управління перезаписом сформованого коду, блокування роботи при одночасному натисненні декількох клавіш і захист від “брязкоту” [3].

Кодуючий пристрій, функціональна схема якого показана на рисунку 1.3, містить: пристрій введення інформації; кодуючий блок: інтерфейс вводу інформації, пристрій формування сигналу готовності, проміжну індикацію [3].

Найбільшого поширення набули комбінаційні кодуючі пристрої і пристрої із сканованою клавіатурою.

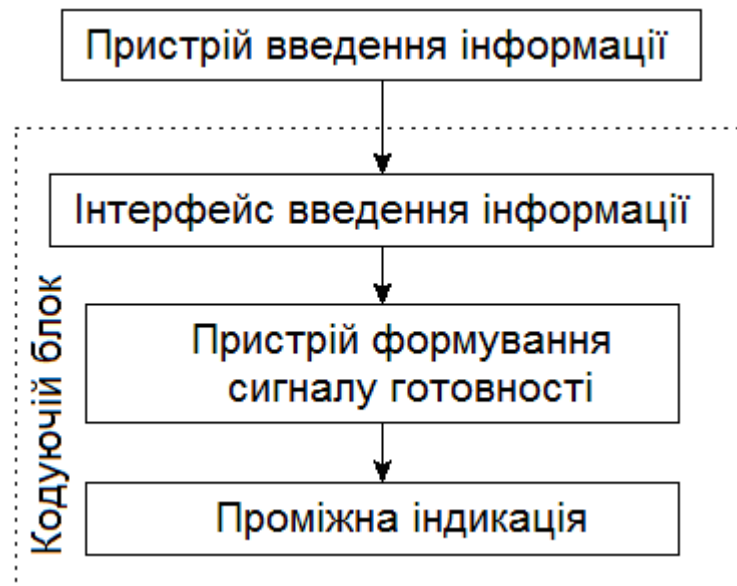


Рисунок 1.3 – Кодуючий пристрій

Кодуючий пристрій на основі сканованої матриці формує до 256 восьмирозрядних двійкових кодів від клавіатури введення, яка має відповідне число перемикачів.

Блок сканування утворюють дешифратор і мультиплексор. Їх адресні входи підключені до відповідних розрядних виходів лічильника. Сканування забезпечується послідовним опитуванням рядків матриці вихідними сигналами з дешифратора і пошуком мультиплексором натиснутої клавіші у всіх місцях для кожного з цих рядків [3].

Після того, як шляхом сканування визначена натиснута клавіша, виробляється сигнал «Готовий» (рис. 1.4). При цьому лічильник обнуляється і знову відбувається сканування до натиснутої клавіші.

Отримана інформація про натиснуту клавішу (код) заноситься в буферний регістр і запам'ятовується.

Типовий приклад тригерного буферного регістру – паралельний регістр (рис. 1.5) [4]. При чотирьох бітах інформації, що зберігається, всі його компоненти уміщаються в одному 14 вивідному корпусі, що забезпечує доступ до всіх входів і виходів чотирьох елементів пам'яті.

Попереднє очищення регістра виконується за допомогою асинхронних входів R установки тригерів в нульовий стан.

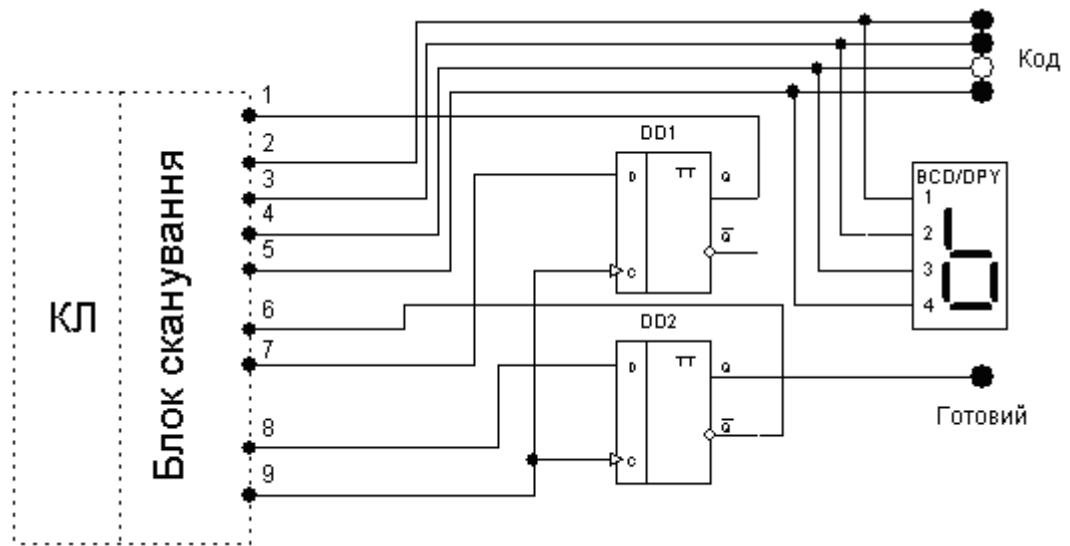


Рисунок 1.4 - Блок формування сигналу «Готовий» і виводу інформації

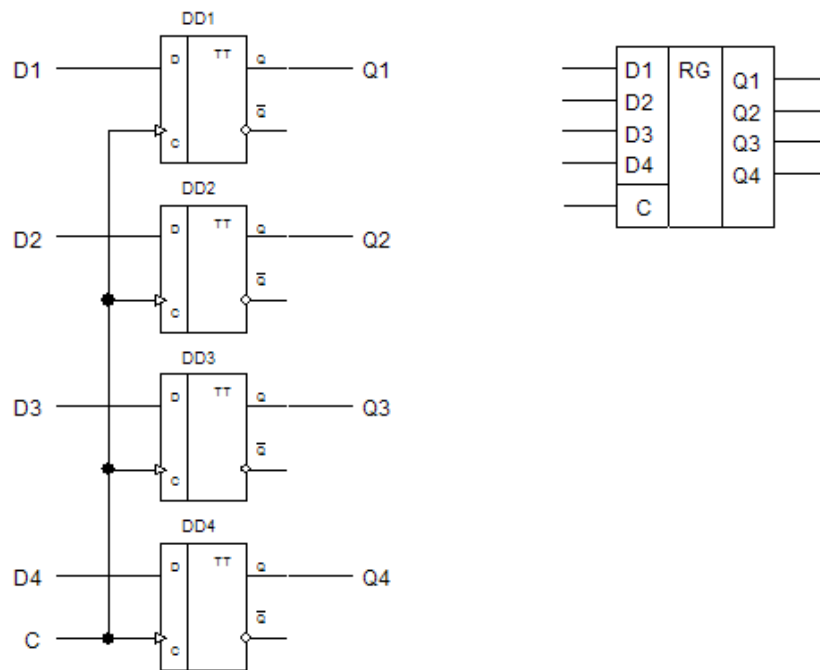


Рисунок 1.5 – Паралельний регістр на тактованих D-тригерах

1.3 Схема контролю парності (непарності)

Схема застосовується для виявлення одиничних помилок, викликаних перешкодами в лінії зв'язку або в блоках пам'яті. Метод заснований на підрахунку числа одиниць в порції інформації, що передається в лінію або направляється в пам'ять на зберігання [4].

Причому, якщо число одиниць парне - функція парності P (Parity) дорівнює нулю (табл. 1.1).

Таблиця 1.1 - Таблиця станів схеми контролю парності для чотирьох-розрядного двійкового числа

Входи				Вихід P
Число X		Число Y		
A	B	C	D	
0	0	0	0	X
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Карта Карно згідно з таблицею станів:

		AB			
		00	01	11	10
CD	00		1		1
	01	1		1	
C	11		1		1
	10	1		1	
		A			
		B			
		D			

Рівняння функціонування схеми контролю парності [4]:

$$\begin{aligned}
 P &= \overline{A}\overline{B}\overline{C}D + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}BCD + A\overline{B}\overline{C}\overline{D} + A\overline{B}C\overline{D} + AB\overline{C}\overline{D} + ABC\overline{D} = \\
 &= \overline{A}\overline{B}(\overline{C}D + C\overline{D}) + \overline{A}B(\overline{C}\overline{D} + CD) + A\overline{B}(\overline{C}\overline{D} + CD) + AB(\overline{C}D + C\overline{D}) = \\
 &= \overline{A}\overline{B}(C \oplus D) + \overline{A}B(\overline{C \oplus D}) + A\overline{B}(\overline{C \oplus D}) + AB(C \oplus D) = \\
 &= (C \oplus D)(\overline{A \oplus B}) + (\overline{C \oplus D})(A \oplus B) = (C \oplus D) \oplus (A \oplus B)
 \end{aligned}$$

Схемна реалізація і умовне позначення приведені на рисунку 1.6.

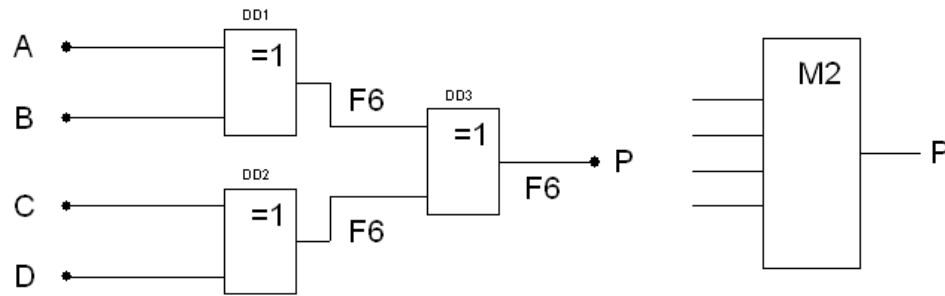


Рисунок 1.6 – Схема контролю парності

Символом M2 позначена операція - "сума по модулю два".

Алгоритм функціонування схеми контролю парності [4] полягає в передачі по n-провідній лінії зв'язку (рис. 1.7) паралельного двійкового коду $x_{(n-1)}, x_{(n-2)}, \dots, x_1, x_0$. Споживачем приймається код $x'_{(n-1)}, x'_{(n-2)}, \dots, x'_1, x'_0$. Тоді величина $P1 = x_0 \oplus x_1 \oplus \dots \oplus x_{(n-1)}$. На приймальному кінці лінії зв'язку $P2 = x'_0 \oplus x'_1 \oplus \dots \oplus x'_{(n-1)} \oplus P1$. Підставляючи в останню формулу вираз для P1 і групуючи змінні в однойменні пари, отримуємо: $P2 = (x_0 \oplus x'_0) \oplus (x_1 \oplus x'_1) \oplus (x_2 \oplus x'_2) \oplus \dots$. З останнього виразу виходить, що якщо передача пройшла без спотворень, то $x_i = x'_i$ та $x_i \oplus x'_i = 0$, а $P2 = 0$.

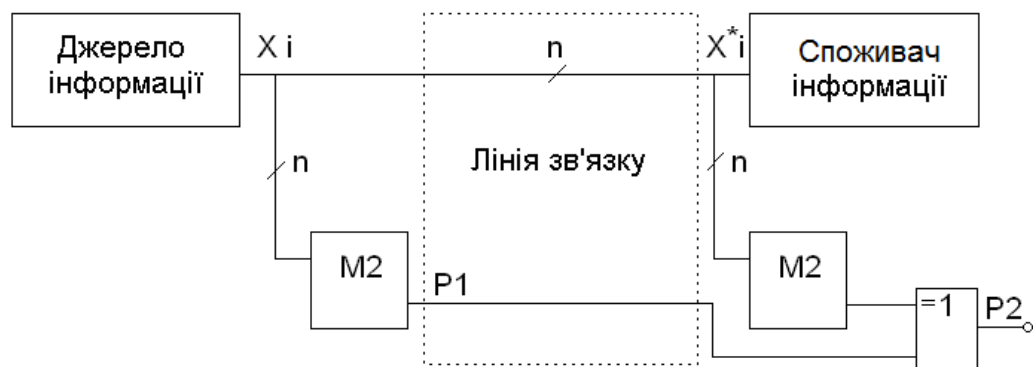


Рисунок 1.7 – Контроль парності в n-провідній лінії зв'язку

При спотворенні одного і в загальному випадку непарного числа біт функція $P2 = 1$. Аналогічно протікає процес контролю і при послідовній передачі по одній лінії зв'язку n-біт інформаційних сигналів і одного біта парності.

1.4 Схема компаратора арифметичного логічного пристрою

Порівняння багаторозрядних кодів ґрунтується на перевірці рівності цифр чисел. Нехай дано два числа $A_3A_2A_1A_0$ і $B_3B_2B_1B_0$. Порівнюються B_3 і A_3 , B_2 і A_2 , B_1 і A_1 , B_0 і A_0 , за результатами порівняння робиться висновок: якщо збіглися і треті цифри, і другі, і перші, і нульові, то числа однакові [2].

Таблиця істинності порозрядного порівняння представлена на рисунку 1.8.

A_i	B_i	F_i
0	0	1
0	1	0
1	0	0
1	1	1

Рисунок 1.8 - Таблиця істинності порозрядного порівняння

За допомогою законів алгебри логіки можливо представити вираження вихідного сигналу:

$$F_i = \overline{A_i B_i} + A_i B_i = \overline{\overline{\overline{A_i B_i}}} = \overline{\overline{\overline{A_i B_i}}} = \overline{\overline{A_i B_i}} = \overline{A_i + B_i} \cdot \overline{A_i + B_i} = \\ = \overline{A_i A_i} + \overline{A_i B_i} + \overline{A_i B_i} + \overline{B_i B_i} = 0 + \overline{A_i B_i} + \overline{A_i B_i} + 0 = \overline{A_i B_i} + \overline{A_i B_i} = A_i \oplus B_i$$

Функцію F_i дозволяють реалізувати логічні двохвходові елементи "Виключає АБО" - НІ. На рисунку 1.9 показаний один з варіантів реалізації схеми порівняння [2].

Можлива побудова складнішої схеми порівняння, яка визначає рівність чисел, а також, яке з чисел більше. Вона може визначати рівність двох двійкових чисел A і B з однаковою кількістю розрядів або вигляд нерівності $A > B$ або $A < B$. Цифрові компаратори мають три виходи. Схема однорозрядного компаратора є структурою логічного елементу «Виключаюче АБО-НІ» (рис. 1.10) [2].

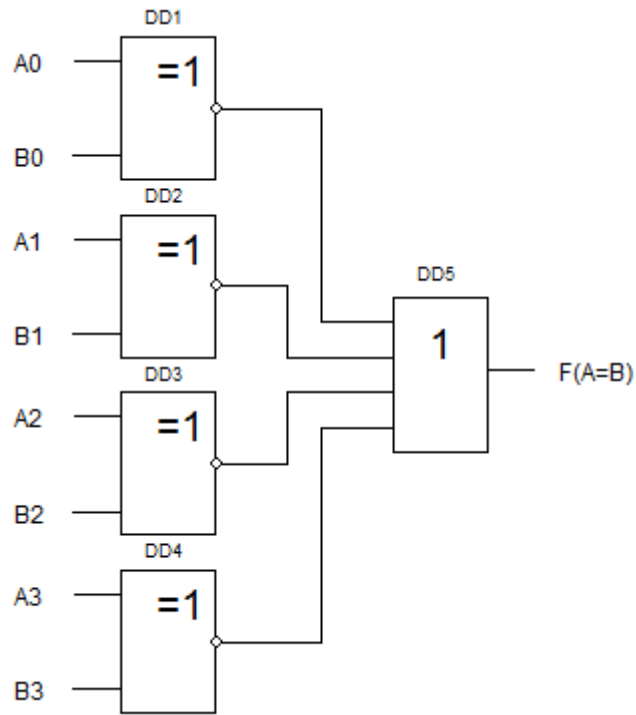


Рисунок 1.9 – Реалізація схеми порівняння на логічних елементах

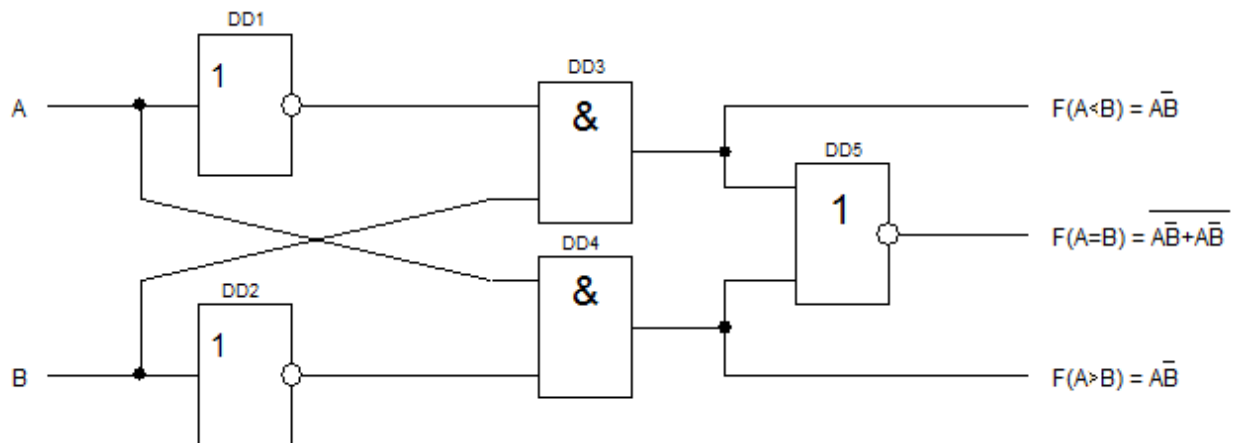


Рисунок 1.10 – Цифровий компаратор с трьома виходами

Схема порівняння двох двохбітових чисел $X = (A B)$ і $Y = (C D)$ (табл.

1.2). Карта Карно для цих чисел [3]:

		AB		A		
		00	01	11	10	
C	00	1				
	01		1			
	11			1		
	10				1	
				D		
						B

Таблиця 1.2 – Таблиця функціонування схеми порівняння кодів

Входи				Вихід
Число X		Число Y		F (X = Y)
A	B	C	D	
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

Рівняння функціонування пристрою порівняння кодів:

$$F(X = Y) = \overline{A}B\overline{C}D + \overline{A}B\overline{C}D + \overline{A}B\overline{C}D + \overline{A}B\overline{C}D = \overline{B}D(\overline{A}C + AC) + BD(\overline{A}C + AC) = (\overline{A}C + AC) \cdot (\overline{B}D + BD) = \overline{(A \oplus C)} \cdot \overline{(B \oplus D)} = \overline{(A \oplus C) + (B \oplus D)}$$

Перетворення в останніх двох рівняннях зроблені з урахуванням того, що $\overline{F6(x,y)} = F9(x,y)$, і навпаки (табл. 1.5). Одна з можливих схем реалізацій приведена на рисунку 1.11 [4].

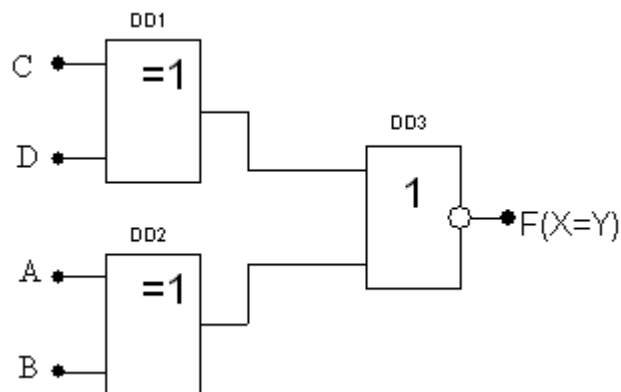


Рисунок 1.11 – Схема порівняння кодів

Практичні схеми доповнюються функціями "більше/менше" (табл. 1.3).

Таблиця 1.3 – Таблиця функціонування повного пристрою порівняння кодів

Входи				Виходи		
Число X		Число Y		F (X = Y)	F (X > Y)	F (X < Y)
A	B	C	D			
0	0	0	0	1	0	0
0	0	0	1	0	0	1
0	0	1	0	0	0	1
0	0	1	1	0	0	1
0	1	0	0	0	1	0
0	1	0	1	1	0	0
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	0	1	0
1	0	0	1	0	1	0
1	0	1	0	1	0	0
1	0	1	1	0	0	1
1	1	0	0	0	1	0
1	1	0	1	0	1	0
1	1	1	0	0	1	0
1	1	1	1	1	0	0

Рівняння функціонування:

$$F(X > Y) = \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}B\overline{C}D + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}B\overline{C}\overline{D} = \overline{A}\overline{C} + \overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}\overline{D}$$

$$F(X < Y) = \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}B\overline{C}D + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}B\overline{C}\overline{D} = \overline{A}\overline{C} + \overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}\overline{D}$$

Спрощення за допомогою карт Карно:

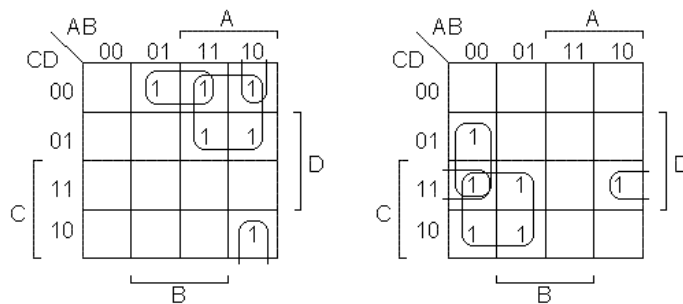


Схема пристрою порівняння кодів представлена на рисунку 1.12.

На рисунку 1.13 показано з'єднання мікросхем 555СП1 (схема порівняння двох чотирьохрозрядних чисел), для збільшення розрядності порівнюваних чисел до восьми [3-5].

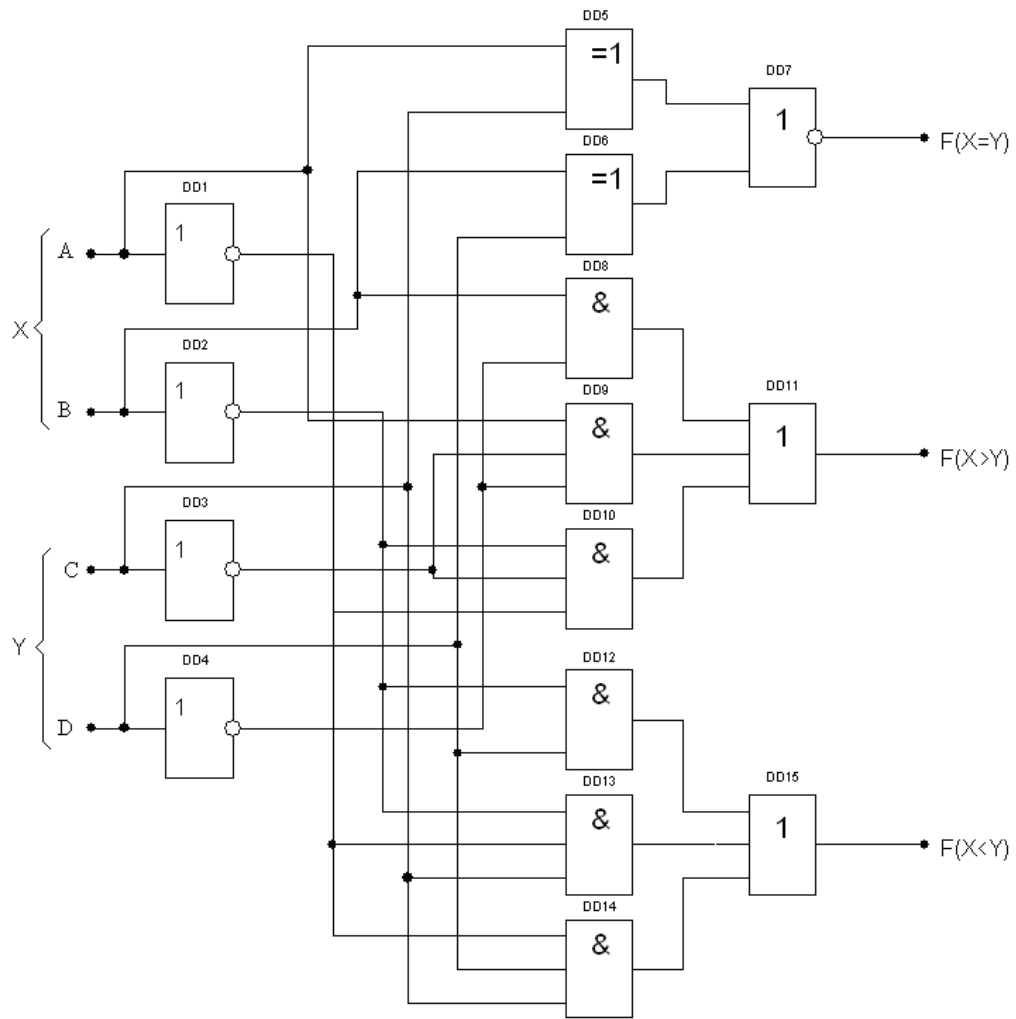


Рисунок 1.12 – Схема повного пристрою порівняння кодів

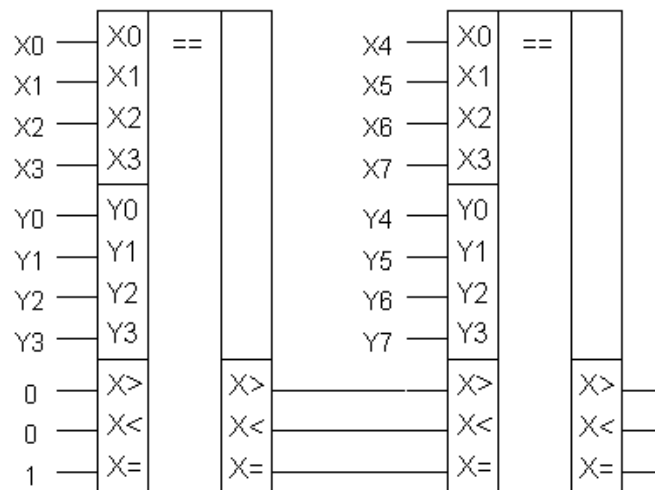


Рисунок 1.13 – Схема порівняння багаторозрядних чисел

Для правильного результату порівняння чисел $X=(X_7, X_6, \dots, X_0)$ і $Y=(Y_7, Y_6, \dots, Y_0)$ на вхід «X ==» необхідно подати 1. Схема порівняння кодів входить до складу АЛП мікропроцесора [3].

1.5 Буквено-цифрові індикатори

Оптичні індикатори для відображення цифрової інформації реалізуються в різних варіантах: на лампах розжарювання, лампах тліючого розряду, світлодіодах, рідинних кристалах. Найбільшого поширення набули світлодіодні і рідиннокристалічні індикатори завдяки низькій напрузі і слабким струмам в робочому режимі. Вживання подібних індикаторних елементів полегшується завдяки наявності безлічі інтегральних драйверів.

Буквено-цифрові індикатори призначені для відображення інформації у вигляді цифр, букв і різних символів. Розрізняють наступні види буквено-цифрових індикаторів:

- накалині;
- газорозрядні;
- світлодіодні;
- вакуумні електролюмінісцентні;
- рідкокристалічні.

Накальні і газорозрядні індикатори в даний час практично не застосовуються. Світлодіодні індикатори бувають двох видів: семисегментні і матричні. Семисегментні світлодіодні індикатори призначені для відображення інформації у вигляді цифр і включають в свій склад вісім світлодіодів, сім з яких мають форму сегментів, а один, восьмий, - крапка (рис. 1.14).

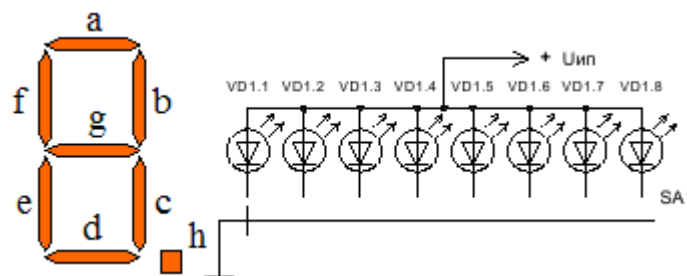


Рисунок 1.14 - Семисегментний світлодіодний індикатор

Семисегментні індикатори випускаються двох видів – з об'єднаним анодом або з об'єднаним катодом.

Світлодіодні матричні індикатори мають в своєму складі велику кількість світлодіодів (рис. 1.15).

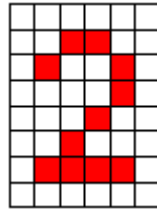


Рисунок 1.15 – Матричний індикатор

Шляхом підключення тих або інших світлодіодів в матрицю можна сформувати будь-яку цифру, букву, знак або символ. Достоїнства світлодіодних індикаторів:

- мала напруга живлення;
- порівняно малий споживаний струм;
- чітка конфігурація цифр.

Недолік – недостатня яскравість свічення.

Метою роботи являється розробка схеми кодування інформації для компаратора багаторозрядних чисел арифметичного логічного пристрою.

Для досягнення поставленої мети необхідно виконати наступні завдання:

- розробити пристрій кодування інформації на основі сканованої матриці перемикачів;
- розробити схему порівняння багаторозрядних кодів, яка входить до складу АЛП;
- розробити схему відображення інформації про рівність кодів.

2 Розробка схеми кодування інформації для компаратора арифметичного логічного пристрою

Згідно з поставленими завданнями розробляемий пристрій повинен містити скановану матрицю перемикачів, блок кодування інформації з записом її в буферний регістр для подальшого використання, блок формування констант, схему порівняння багаторозрядних кодів, схему відображення інформації (рис. 2.1).

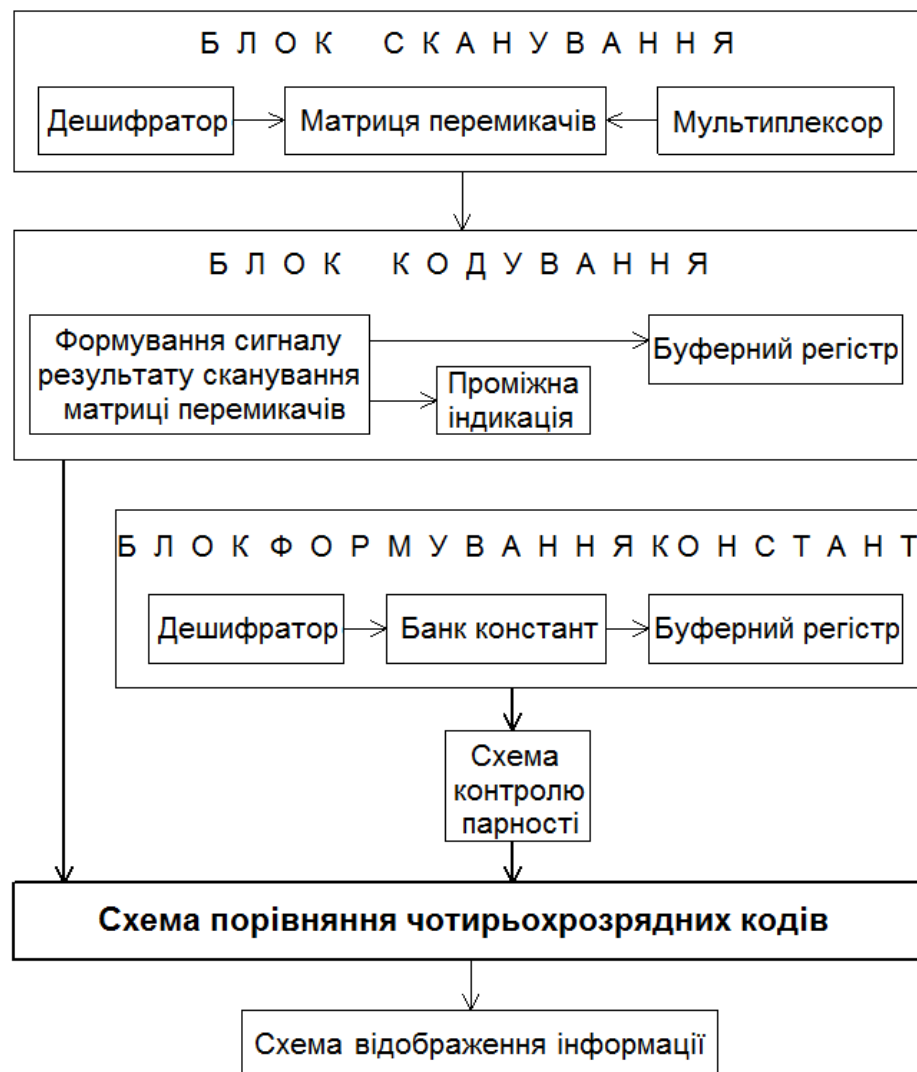


Рисунок 2.1 – Функціональна схема кодування інформації для компаратора арифметичного логічного пристрою

2.1 Розрахунок кодуєчого пристрою на основі сканованої матриці перемикачів

2.1.1 Пристрій введення інформації на основі сканованої матриці

Кодуючий пристрій на основі сканованої матриці формує до 256 восьмирозрядних двійкових кодів від клавіатури введення, що має відповідне число перемикачів [6].

Відмітна особливість пристрою – матричне, наприклад в 4 рядки на 4 стовпця, включення перемикачів в блоці клавіатури і відповідна організація блоку сканування цієї матриці.

Для організації сканування матриці перемикачів необхідно розрахувати дешифратор рядків і мультиплексор стовпців.

Розрахуємо дешифратор що працює по алгоритму представленому в таблиці 2.1.

Таблиця 2.1 – Таблиця станів дешифратора

Входи		Строки матриці			
A	B	F0	F1	F2	F3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Рівняння функціонування дешифратора:

$$F0 = \overline{A}\overline{B}; F1 = \overline{A}B; F2 = A\overline{B}; F3 = AB.$$

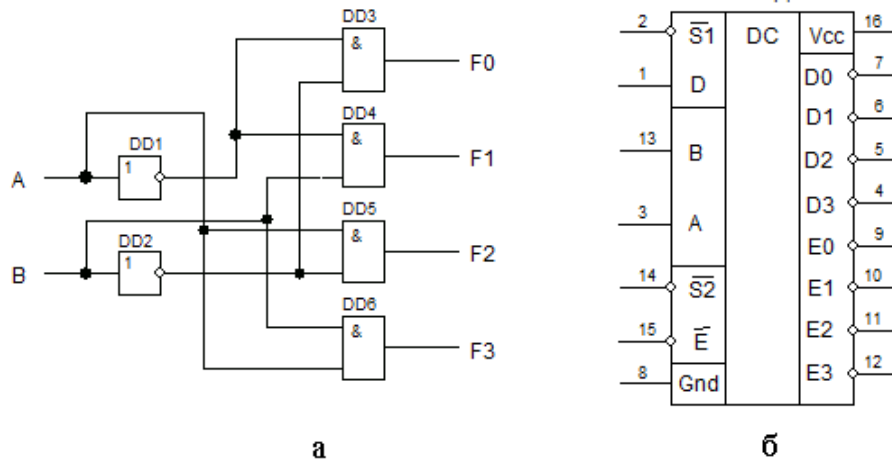
Функціональна схема дешифратора представлена на рисунку 2.2.

Розрахуємо мультиплексор що працює по алгоритму представленому в таблиці 2.2.

Рівняння функціонування мультиплексора:

$$Q = X0\overline{C}\overline{D} + X1\overline{C}D + X2C\overline{D} + X3CD$$

Функціональна схема мультиплексора представлена на рисунку 2.3.



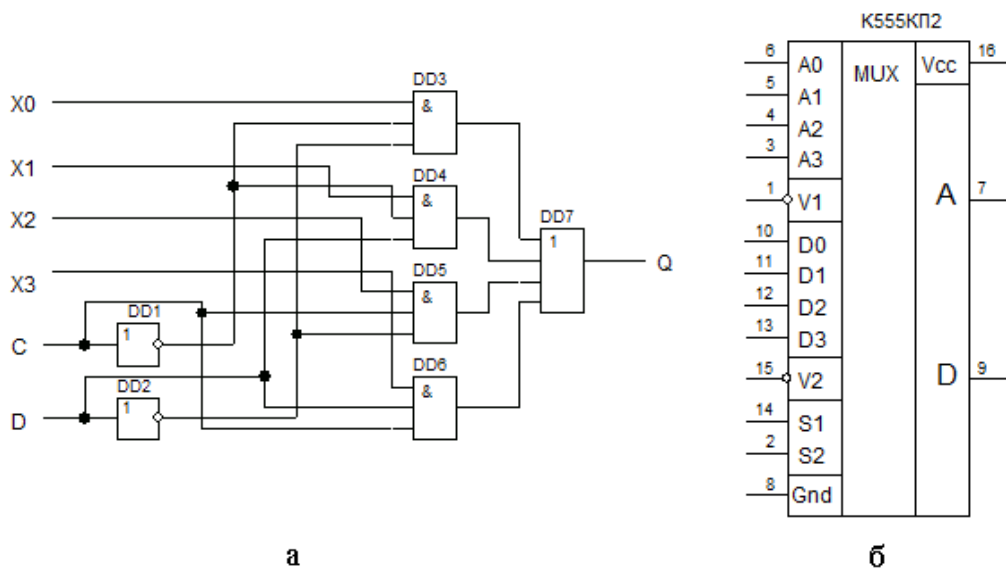
а – функціональна схема;

б – мікросхема К555ИД4 [7]

Рисунок 2.2 – Дешифратор рядків

Таблиця 2.2 – Таблиця станів мультиплексора

Дес. №	Входи		Вихід				
	Адреса		Стовпці матриці				Q
	C	D	X0	X1	X2	X3	
0	0	0	1	0	0	0	X0
1	0	1	0	1	0	0	X1
2	1	0	0	0	1	0	X2
3	1	1	0	0	0	1	X3



а – функціональна схема;

б – мікросхема К555КП2 [7]

Рисунок 2.3 – Мультиплексор стовпців

2.1.2 Формування сигналу результату сканування матриці перемикачів

Пристрій формування сигналу готовності складається з генератора імпульсів, комбінаційної схеми на логічних елементах І та І-НІ и тригера (рис. 2.4).

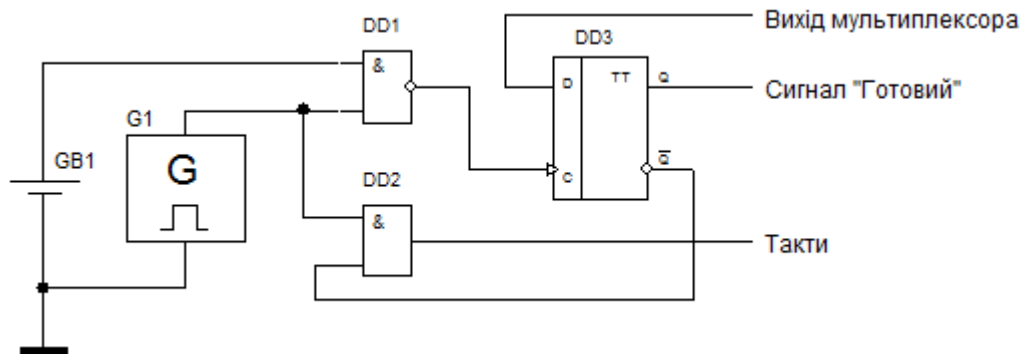
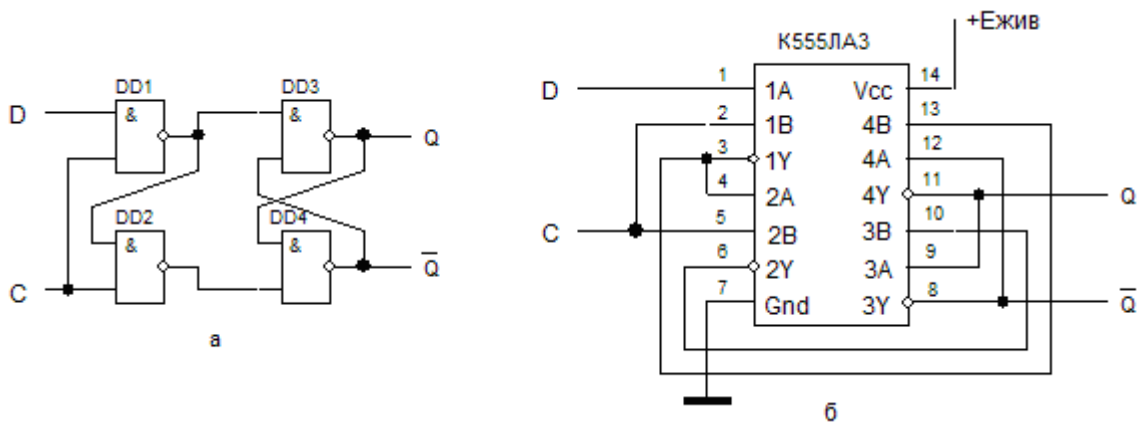


Рисунок 2.4 - Пристрій формування сигналу результату сканування матриці перемикачів

Вихідний код перебирається лічильником до тих пір, поки не буде натиснута необхідна клавіша, при цьому на виході мультиплектора логічна 1, яка записується в тригер DD3, і формує сигнал «Готовий», який відображається індикатором. Відповідно на інверсному виході тригера DD3 – логічний 0. Він поступає на один з входів елемента І (DD2), до іншого входу якого підключений генератор прямокутних імпульсів. Такий стан блокує лічильник, та буферні регістри. Лічильник зупиняє рахунок і на виході схеми фіксується код натиснутої клавіші. При відпусканні клавіші цикл сканування відновлюється за допомогою елемента І-НІ (DD1). D-тригер, з метою економії елементних ресурсів, можна виконати по схемі представлений на рисунку 2.5.

Аналіз функціонування в програмних засобах показує, що в якості лічильника можна використати мікросхему К555ИЕ5, в якій JK-тригери включені по схемі Т тригерів і з'єднані послідовно (рис. 2.6) [8-9]. Тригери спрацьовують по зрізу вхідного імпульсу (переходу з 1 в 0). Якщо з'єднати послідовно усі 4 тригери, як показано на рисунку, вийде лічильник по модулю $2^n = 16$.



а – функціональна схема;

б – схема D- тригера на мікросхемі K555ЛА3 [7]

Рисунок 2.5 – D-тригер

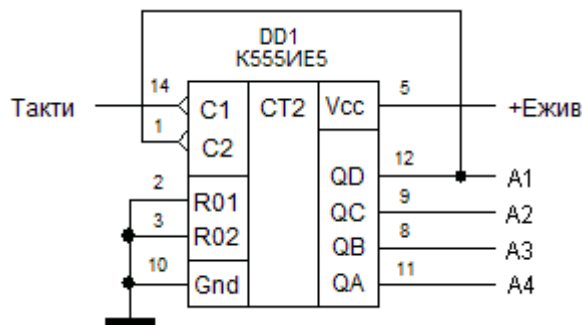


Рисунок 2.6 – Цифровий лічильник на мікросхемі K555IE5 [7]

Максимальне число, що зберігається в лічильнику при повному заповненні його одиницями, дорівнює: $N = 2^n - 1 = 15$ (A_{10}) = 1111 (A_2).

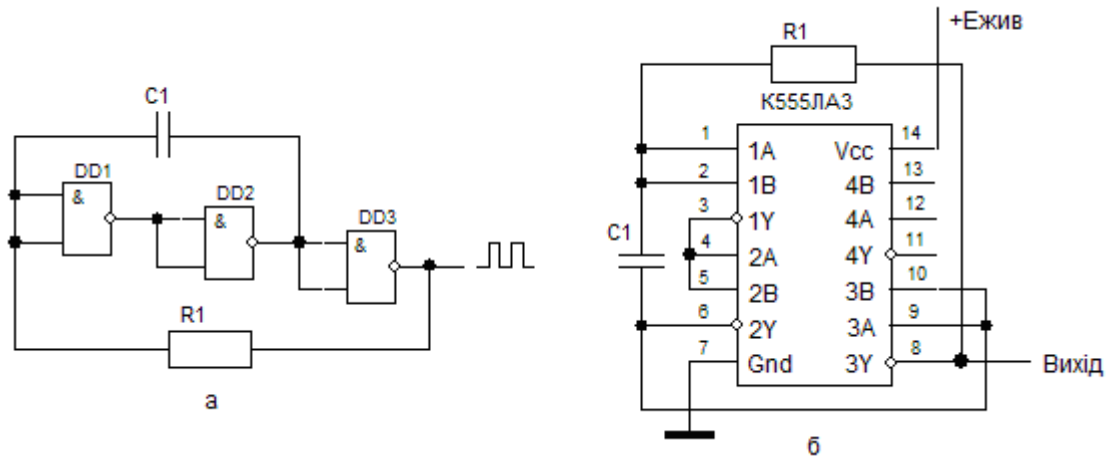
Такий лічильник працює з коефіцієнтом рахунку $K_{\text{рах.}}$, кратним цілому ступеню числа 2 і в ньому здійснюється циклічний перебір $K_{\text{рах.}} = 2^n$ стійких станів. Лічильник має виводи примусової установки в 0.

Генератор імпульсів призначений для узгодження роботи всіх вузлів кодууючого пристрою введення інформації працює з частотою 1 Гц (рис. 2.7).

Тривалість імпульсів регулюється резистором R1. Частоту дотримання можна визначити по формулі [3]:

$$f = \frac{1}{2} R1C1,$$

де f – частота, Гц (1 Гц); R1 – опір, Ом (20 к); C1 – ємність, Ф (200 мк).



а – функціональна схема;

б – схема генератора на мікросхемі К555ЛА3 [7]

Рисунок 2.7 – Схема генератора імпульсів для кодуєчого пристрою введення інформації

Схема формування сигналу результату сканування матриці перемикачів представлена на рисунку 2.8.

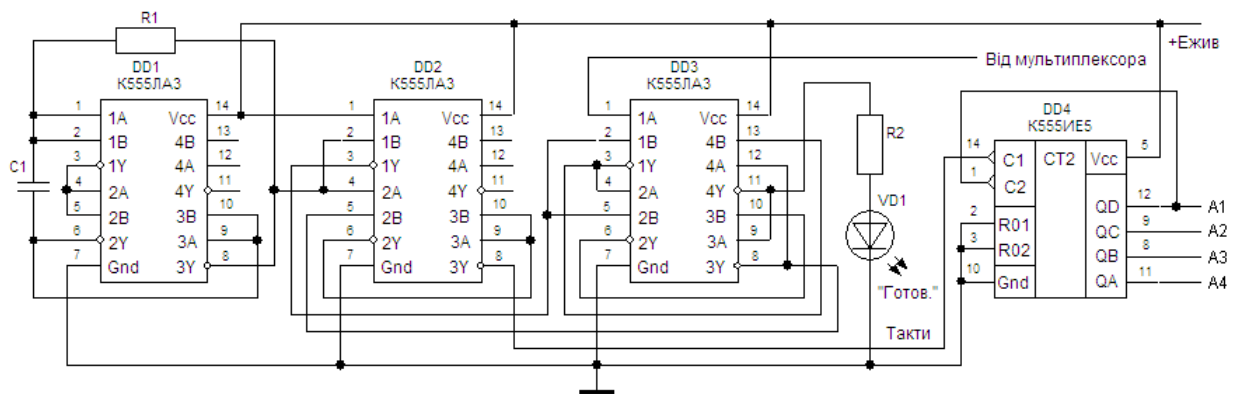


Рисунок 2.8 - Схема формування сигналу результату сканування матриці перемикачів

2.1.3 Буферний регістр

Буферний регістр призначений для зберігання проміжній інформації і може бути реалізований за схемою регістра з паралельним введенням і пара-

лельним виведенням інформації (рис. 2.9). Для зберігання кожного двійкового розряду в регістрі використовується одне тригерне вічко. Для запам'ятовування багаторозрядних слів необхідне число тригерів об'єднують разом і розглядають як єдиний функціональний вузол – регістр [4].

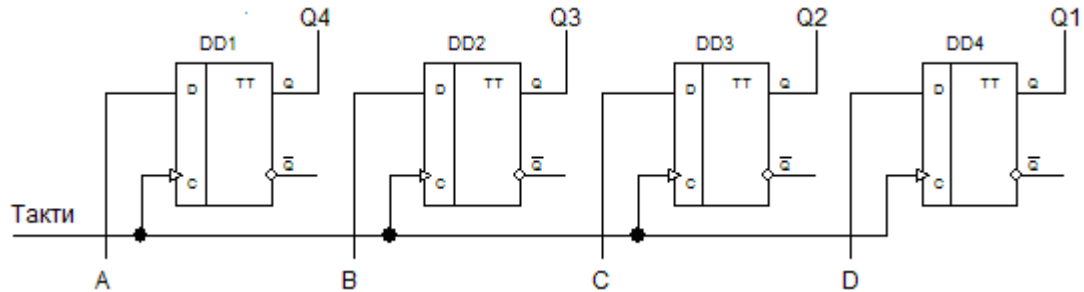


Рисунок 2.9 - Регістр з паралельним введенням і паралельним виведенням інформації

Запис коду в паралельні регістри здійснюється паралельним кодом, тобто у всі розряди регістра одночасно. Їх функція зводиться лише до прийому, зберігання і передачі інформації. У зв'язку з цим паралельні регістри називають регістрами пам'яті. Як розряди регістра пам'яті використовуються D-тригери, що синхронізуються, якщо інформація поступає у вигляді однофазних сигналів. Схема електрична принципова буферного регістру зібрана на мікросхемі K155TM8. (рис. 2.10).

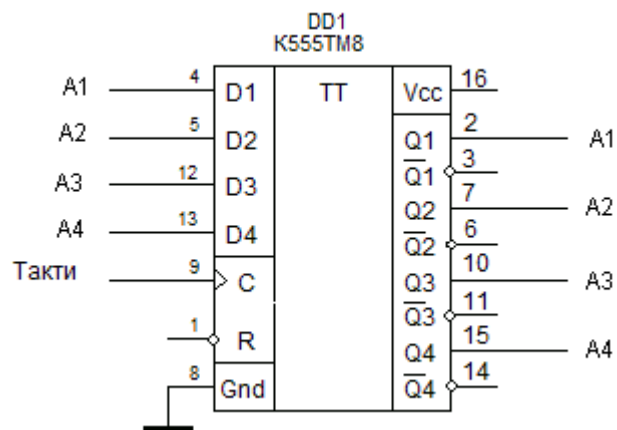


Рисунок 2.10 – Буферний регістр на мікросхемі K555TM8

2.1.4 Аналіз функціонування схеми кодуючого пристрою на основі сканованої матриці перемикачів

Проведемо аналіз функціонування схеми кодуючого пристрою на основі сканованої матриці перемикачів в програмному забезпеченні Electronics Workbench (рис. 2.11). Схема побудована на елементах елементарної логіки. В контрольних точках поставлені індикатори. Лічильник формує вихідний код. Старші розряди АВ управляють дешифратором, який обирає відповідальний ряд перемикачів. Молодші розряди CD управляють адресами мультиплектора. При цьому виконується сканування перемикачів обраного дешифратора рядка. При знаходженні натиснутого перемикача (6 на схемі) на виході мультиплектора формується логічна 1, яка поступає на вхід D-тригера схеми формування сигналу результату сканування матриці перемикачів [4].

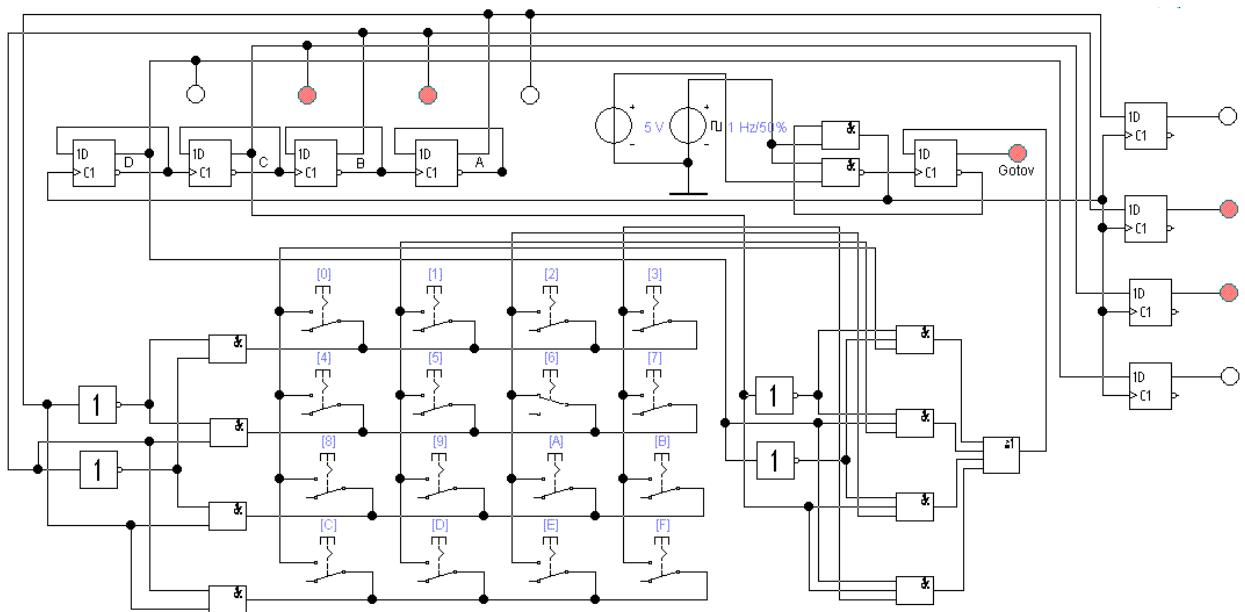


Рисунок 2.11 – Аналіз функціонування пристрою на основі сканованої матриці перемикачів

Логічна 1 записується в D-тригер і на індикаторі формується сигнал «Готов». На інверсному виході D-тригера логічний 0, який блокує роботу елемента І, а відповідно і тактові імпульси, які поступають на лічильник і буферний регістр. Лічильник зупиняє рахунок, а на виходах буферного регіс-

тру фіксується код натиснутого перемикача ($0110_2 = 6_{10}$). При виключенні перемикача процес сканування матриці перемикачів продовжується.

Схема кодуючого пристрою на основі сканованої матриці перемикачів побудовано на елементах К555ЛА3, К555ІЕ5, К555ЛН1, К555ТМ8, К555ІД4, К555КП2 (рис. 2.12) [7-9].

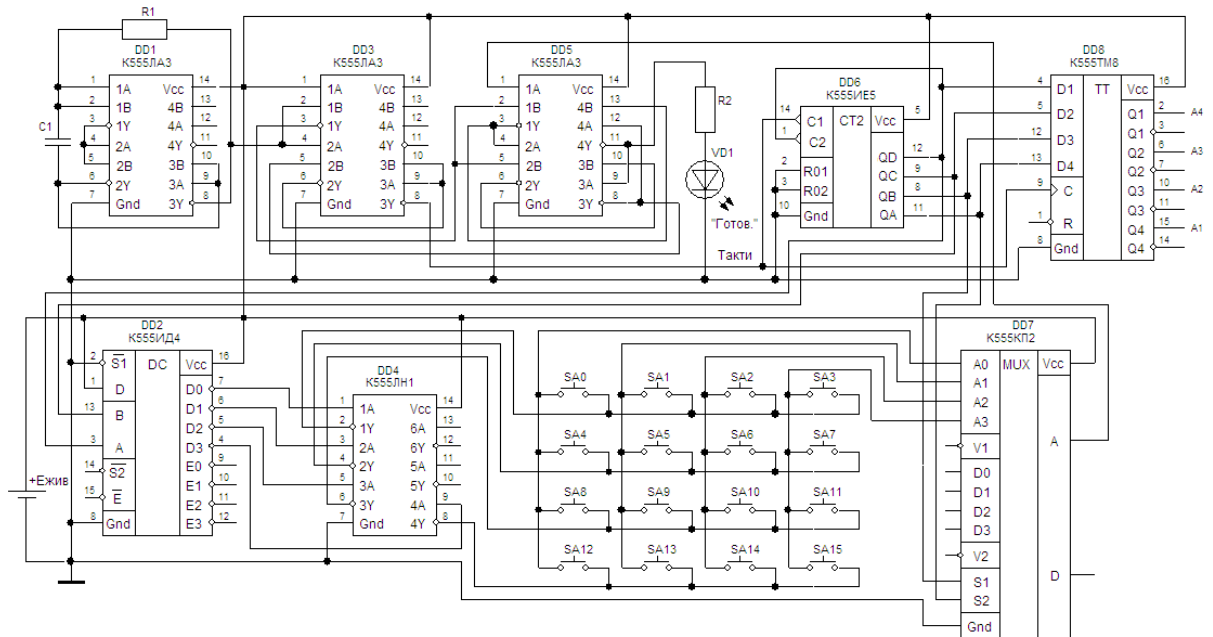


Рисунок 2.12 - Схема кодуючого пристрою на основі сканованої матриці перемикачів

2.2 Блок формування констант

Блок формування констант представляє собою 4-розрядний регістр, в якому зберігаються константи, які вибираються з банку констант - пристрою постійного запам'ятовування 4×4 . Таким чином він може бути схемою, яка зібрана на регістровій пам'яті [4].

У паралельному регістрі на тактованих D-тригерах код константи, що запам'ятовується, подається на інформаційні входи всіх тригерів і записується в регістр з приходом тактового сигналу (рис. 2.12).

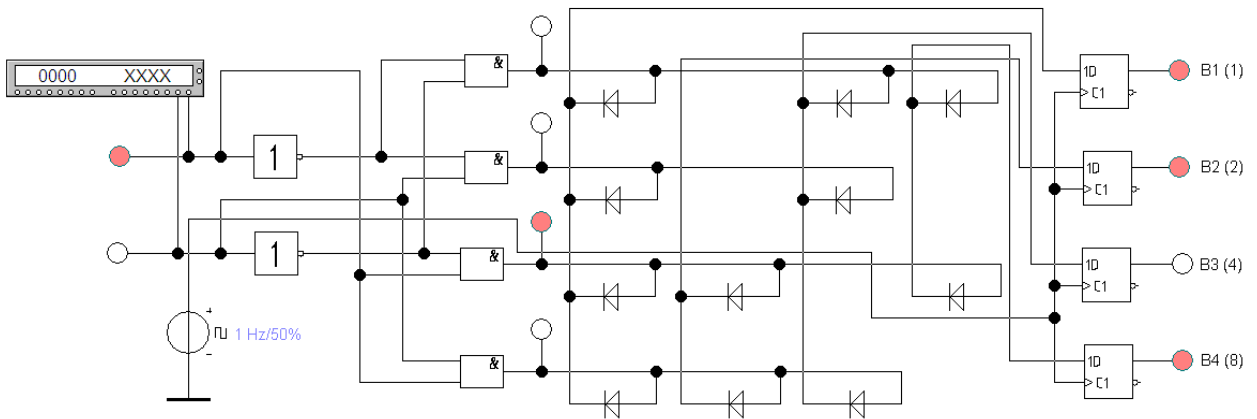


Рисунок 2.12 – Аналіз функціонування блоку формування констант в програмному забезпеченні Electronics Workbench

Алгоритм функціонування дешифратора вибору констант такий же як у дешифратора пристрою введення інформації.

Вихідна інформація змінюється з подачею константи і приходом наступного тактового сигналу. Число тригерів дорівнює максимальній розрядності слів, що зберігаються [10]. Схема електрична принципова блока формування констант представлена на рисунку 2.13.

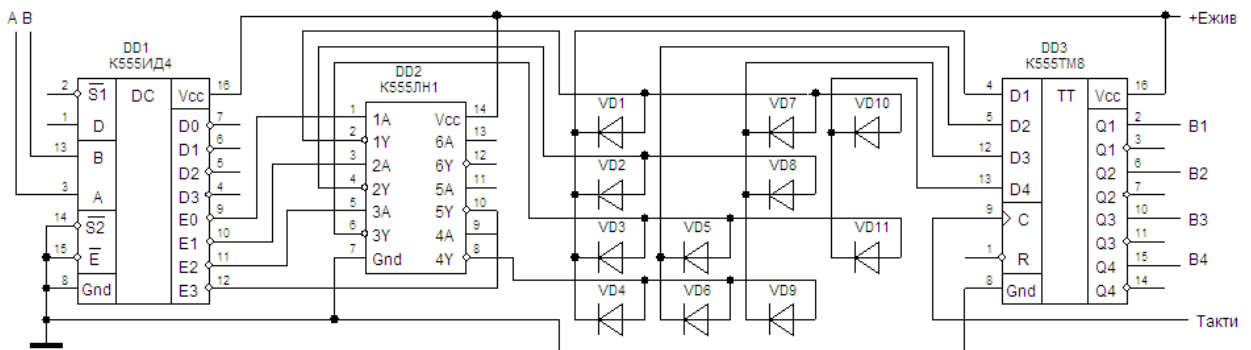


Рисунок 2.13 – Схема блока формування констант

Обрана автоматично константа разом з інформацією з кодуєчого пристрою введення інформації, через схему контролю парності, поступає на схему порівняння багато розрядних чисел.

Схема контролю парності застосовується для виявлення одиночних помилок, викликаних перешкодами в лінії зв'язку або в блоках пам'яті.

2.2.1 Схема контролю парності

Метод розрахунку схеми контролю парності заснований на підрахунку числа одиниць в переданих в лінію або переданих в пам'ять на зберігання порції інформації, причому, якщо число одиниць парне - функція парності P (Parity) дорівнює нулю [4].

Для чотирьохрозрядного двійкового числа таблиця станів схеми контролю парності представлена в таблиці. 2.1.

Карта Карно:

	Y4				
		1		1	
	1		1		
		1		1	
	1		1		
Y2					Y1
	Y3				

Рівняння функціонування:

$$\begin{aligned}
 P &= \overline{Y_4} \overline{Y_3} \overline{Y_2} Y_1 + \overline{Y_4} \overline{Y_3} Y_2 \overline{Y_1} + \overline{Y_4} Y_3 \overline{Y_2} \overline{Y_1} + \overline{Y_4} Y_3 Y_2 Y_1 + \\
 &Y_4 \overline{Y_3} \overline{Y_2} \overline{Y_1} + Y_4 \overline{Y_3} Y_2 Y_1 + Y_4 Y_3 \overline{Y_2} \overline{Y_1} + Y_4 Y_3 Y_2 \overline{Y_1} = \\
 &\overline{Y_4} \overline{Y_3} (\overline{Y_2} Y_1 + Y_2 \overline{Y_1}) + \overline{Y_4} Y_3 (\overline{Y_2} \overline{Y_1} + Y_2 Y_1) + \\
 &+ Y_4 \overline{Y_3} (\overline{Y_2} \overline{Y_1} + Y_2 Y_1) + Y_4 Y_3 (\overline{Y_2} Y_1 + Y_2 \overline{Y_1}) = \\
 &= \overline{Y_4} \overline{Y_3} (Y_2 \oplus Y_1) + \overline{Y_4} Y_3 (\overline{Y_2} \oplus \overline{Y_1}) + \\
 &+ Y_4 \overline{Y_3} (\overline{Y_2} \oplus \overline{Y_1}) + Y_4 Y_3 (Y_2 \oplus Y_1) = \\
 &= (Y_2 \oplus Y_1) (\overline{Y_4} \oplus \overline{Y_3}) + (\overline{Y_2} \oplus \overline{Y_1}) (Y_4 \oplus Y_3) = \\
 &= (Y_2 \oplus Y_1) \oplus (Y_4 \oplus Y_3)
 \end{aligned}$$

Функціональна схема контролю парності приведена на рисунку 2.14.

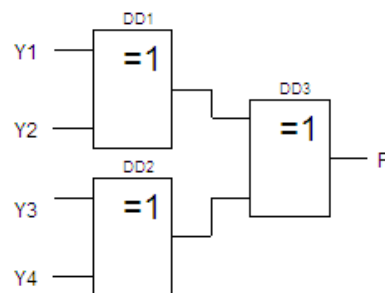


Рисунок 2.14 - Функціональна схема контролю парності

Таблиця 2.3 – Таблиця станів схеми контролю парності

Входи				Вихід
Y4	Y3	Y2	Y1	P
0	0	0	0	x
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
0	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

По 4-дротяній лінії зв'язку передається паралельний двійковий код $B_4B_3B_2B_1$, а приймається код $B_4'B_3'B_2'B_1'$ (рис. 2.15).

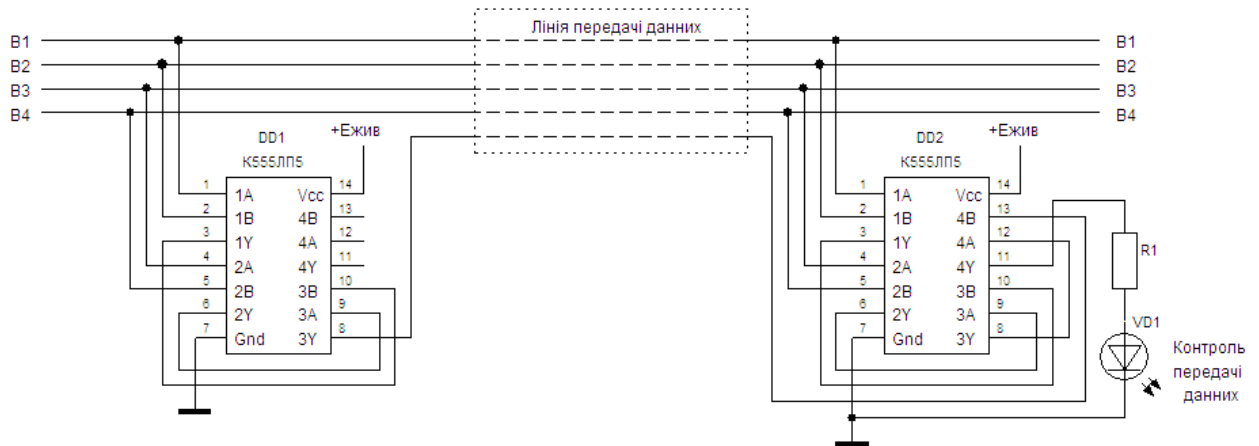


Рисунок 2.15 – Схема контролю парності

Величина $P_1 = (B_4 \oplus B_3) \oplus (B_2 \oplus B_1)$. На приймальному кінці лінії передачі даних $P_2 = (B_4' \oplus B_3') \oplus (B_2' \oplus B_1')$. Підставляючи в останню формулу вираження для P_1 і групуючи змінні в однойменні пари, отримуємо: $P_2 = (B_4 \oplus B_4') \oplus (B_3 \oplus B_3') \oplus (B_2 \oplus B_2') \oplus (B_1 \oplus B_1')$. З останнього вираження виходить, що якщо передача пройшла без спотворень то $B_i = B_i'$ и $B_i \oplus B_i' =$

0, а $P2 = 0$. При спотворенні одного і в загальному випадку непарного числа біт функція $P2 = 1$. Порушення передачі даних відображається відповідним світлодіодом.

Аналіз функціонування схеми формування кодів А і В які отримуються з блока сканування клавіатури і блока формування констант представлена на рисунку 2.16.

Натиснута клавіша 9. При цьому сформований код А (1001), отримано сигнал «Готов». В схемі формування констант підключена для зчитування строки з адресою АВ (10) і на буферному регістрі отримано відповідний код В (1101). Обидва коди далі поступають в арифметично-логічний пристрій, який являє собою схему порівняння чотирьохрозрядних кодів.

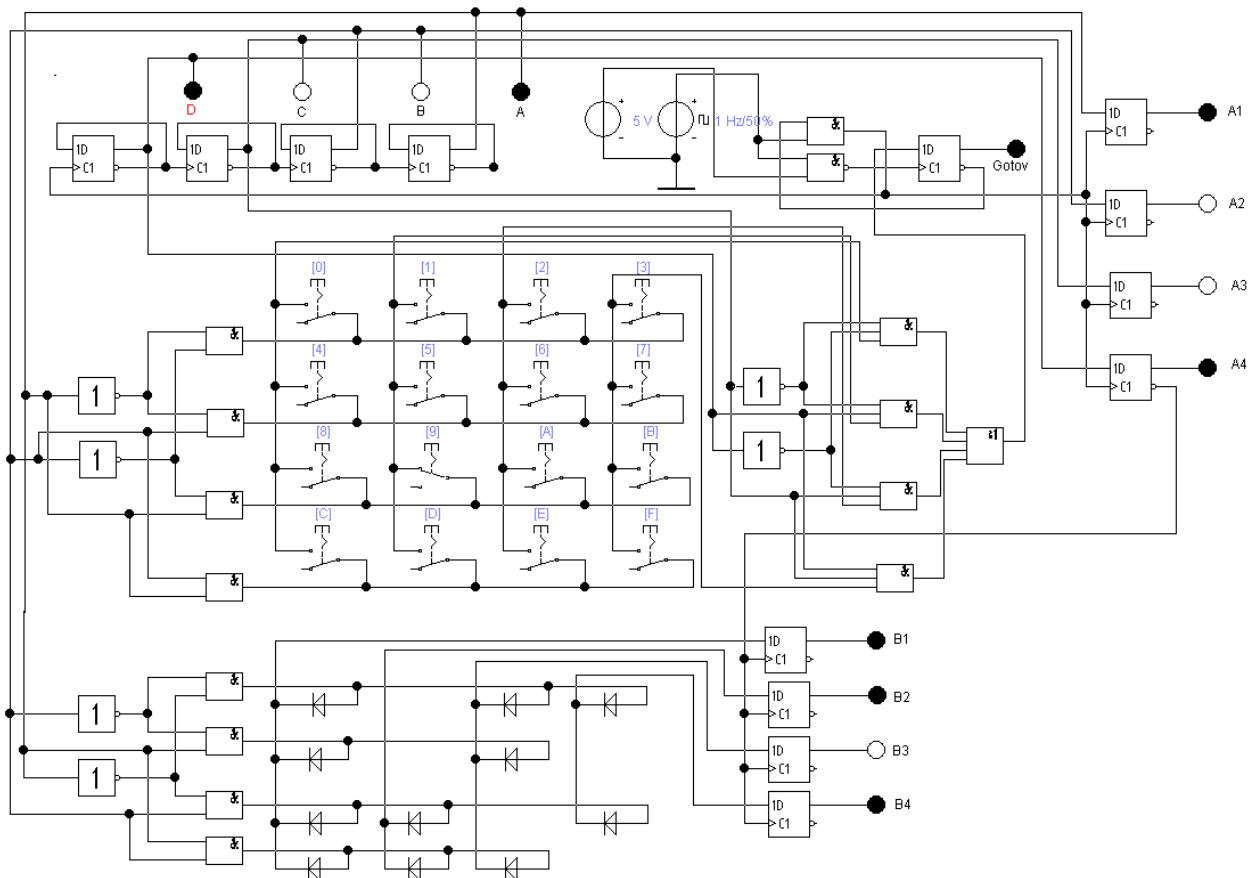


Рисунок 2.16 – Аналіз функціонування схеми формування кодів А і В які отримуються з блока сканування клавіатури і блока формування констант

Схема формування констант реалізується як панель контакторів в які вставляються діоди, для можливості зміни констант – перепрограмування.

2.3 Схема порівняння чотирьохрозрядних кодів

При порівнянні двох чотирьохрозрядних чисел таблиця функціонування пристрою представлятиме $m = 2^{(4+4)} = 128$ рядків [11]. При порівнянні багаторозрядних чисел використовують метод суперпозиції, тобто розбивають основне завдання на підзавдання. Алгоритм такий – спочатку порівнюють значення старших розрядів; якщо вони різні, то ці розряди і визначають результат порівняння. Якщо ж вони рівні, то необхідно порівнювати наступні за ним більш молодші розряди і так далі [5].

Два кода A і B вважаються рівними, якщо попарно рівні їх однойменні розряди. Функція $F_{(A=B)}$ дорівнює 1, якщо $A_i = B_i$ для всіх i , інакше її значення дорівнює нулю. Компаратор повинен виробляти сигнали у випадках коли коди відрізняються між собою $A > B$ і $A < B$. Порівняння проводиться із старших розрядів. Компаратор функціонує згідно таблиці 2.4 [5].

Таблиця 2.4 - Функціональна таблиця цифрового компаратора

A4, B4	A3, B3	A2, B2	A1, B1	A<B	A>B	A=B
A4>B4	×	×	×	0	1	0
A4<B4	×	×	×	1	0	0
A4=B4	A3>B3	×	×	0	1	0
A4=B4	A3<B3	×	×	1	0	0
A4=B4	A3=B3	A2>B2	×	0	1	0
A4=B4	A3=B3	A2<B2	×	1	0	0
A4=B4	A3=B3	A2=B2	A1>B1	0	1	0
A4=B4	A3=B3	A2=B2	A1<B1	1	0	0
A4=B4	A3=B3	A2=B2	A1=B1	0	0	1

Розглянемо випадок порівняння одного i -розряду (табл. 2.5).

Таблиця 2.5 – Порівняння i -розряду

$A_i B_i$	$A_i > B_i$	$A_i < B_i$	$A_i = B_i$
00	0	0	1
01	0	1	0
10	1	0	0
11	0	0	1

Згідно таблиці 2.5 рівняння функціонування схеми порівняння і-розряда:

$$F_{A>B} = A\bar{B};$$

$$F_{A<B} = \bar{A}B;$$

$$F_{A=B} = AB + \bar{A}\bar{B} = A \oplus B.$$

Згідно рівнянням і таблиці 2.5 складемо рівняння функціонування чотирьохрозрядного цифрового компаратора.

$$\begin{aligned} F_{A>B} &= A_4\bar{B}_4 + (\overline{A_4 \oplus B_4})A_3\bar{B}_3 + (\overline{A_4 \oplus B_3})(\overline{A_3 \oplus B_3})A_2\bar{B}_2 + \\ &+ (\overline{A_4 \oplus B_4})(\overline{A_3 \oplus B_3})(\overline{A_2 \oplus B_2})A_1\bar{B}_1 = A_4\bar{B}_4 + (\overline{A_4 \oplus B_4}) \cdot [\overline{A_3 \oplus B_3} + (\overline{A_3 \oplus B_3})A_2\bar{B}_2 + \\ &+ (\overline{A_3 \oplus B_3})(\overline{A_1 \oplus B_1})A_1\bar{B}_1] = A_4\bar{B}_4 + (\overline{A_4 \oplus B_4}) \cdot [\overline{A_3 \oplus B_3} + (\overline{A_3 \oplus B_3}) \cdot [A_2\bar{B}_2 + \\ &+ (\overline{A_2 \oplus B_2})A_1\bar{B}_1]] = A_4\bar{B}_4 + (\overline{A_4 \oplus B_4} + A_4B_4) \cdot [\overline{A_3 \oplus B_3} + (\overline{A_3 \oplus B_3} + A_3B_3) \cdot [A_2\bar{B}_2 + \\ &+ (\overline{A_2 \oplus B_2} + A_2B_2)A_1\bar{B}_1]] = [A_4\bar{B}_4 + (\overline{A_4 \oplus B_4} + A_4B_4)] \cdot [\overline{A_4 \oplus B_4} + [\overline{A_3 \oplus B_3} + (\overline{A_3 \oplus B_3} + A_3B_3)] \cdot \\ &\cdot [\overline{A_3 \oplus B_3} + [A_2\bar{B}_2 + (\overline{A_2 \oplus B_2} + A_2B_2)]] \cdot [A_2\bar{B}_2 + A_1\bar{B}_1]] = \\ &= (A_4 + \bar{B}_4) \cdot [A_4\bar{B}_4 + (A_3 + \bar{B}_3) \cdot [A_3\bar{B}_3 + (A_2 + \bar{B}_2) \cdot (A_2\bar{B}_2 + A_1\bar{B}_1)]] = \\ &= (A_4 + \bar{B}_4) \cdot [A_4\bar{B}_4 + (A_3 + \bar{B}_3) \cdot [A_3\bar{B}_3 + A_2\bar{B}_2 + (A_2 + \bar{B}_2)A_1\bar{B}_1]]. \end{aligned}$$

$$\begin{aligned} F_{A<B} &= \bar{A}_4B_4 + (\overline{A_4 \oplus B_4})\bar{A}_3B_3 + (\overline{A_4 \oplus B_4})(\overline{A_3 \oplus B_3})\bar{A}_2B_2 + \\ &+ (\overline{A_4 \oplus B_4})(\overline{A_3 \oplus B_3})(\overline{A_2 \oplus B_2})\bar{A}_1B_1 = \bar{A}_4B_4 + (\overline{A_4 \oplus B_4}) \cdot [\bar{A}_3B_3 + (\overline{A_3 \oplus B_3})\bar{A}_2B_2 + \\ &+ (\overline{A_3 \oplus B_3})(\overline{A_2 \oplus B_2})\bar{A}_1B_1] = \bar{A}_4B_4 + (\overline{A_4 \oplus B_4}) \cdot [\bar{A}_3B_3 + (\overline{A_3 \oplus B_3}) \cdot [\bar{A}_2B_2 + \\ &+ (\overline{A_2 \oplus B_2})\bar{A}_1B_1]] = \bar{A}_4B_4 + (\overline{A_4 \oplus B_4} + A_4B_4) \cdot [\bar{A}_3B_3 + (\overline{A_3 \oplus B_3} + A_3B_3) \cdot [\bar{A}_2B_2 + \\ &+ (\overline{A_2 \oplus B_2} + A_2B_2)\bar{A}_1B_1]] = [\bar{A}_4B_4 + (\overline{A_4 \oplus B_4} + A_4B_4)] \cdot [\bar{A}_4B_4 + [\bar{A}_3B_3 + (\overline{A_3 \oplus B_3} + A_3B_3)] \cdot \\ &\cdot [\bar{A}_3B_3 + [\bar{A}_2B_2 + (\overline{A_2 \oplus B_2} + A_2B_2)]] \cdot [\bar{A}_2B_2 + \bar{A}_1B_1]] = \\ &= (\bar{A}_4 + B_4) \cdot [\bar{A}_4B_4 + (\bar{A}_3 + B_3) \cdot [\bar{A}_3B_3 + (\bar{A}_2 + B_2) \cdot (\bar{A}_2B_2 + \bar{A}_1B_1)]] = \\ &= (\bar{A}_4 + B_4) \cdot [\bar{A}_4B_4 + (\bar{A}_3 + B_3) \cdot [\bar{A}_3B_3 + \bar{A}_2B_2 + (\bar{A}_2 + B_2)\bar{A}_1B_1]]. \end{aligned}$$

$$F_{A=B} = (\overline{A_4 \oplus B_4}) \cdot (\overline{A_3 \oplus B_3}) \cdot (\overline{A_2 \oplus B_2}) \cdot (\overline{A_1 \oplus B_1}).$$

Розрахована структурна схема цифрового компаратора представлена на рисунку 2.17. Їй повністю відповідає мікросхема К555СП1 (рис. 2.18).

Мікросхема призначена для порівняння чотирьохрозрядних двійкових чисел, представлених в прямому коді. Мікросхема має засоби для нарощування розрядності порівнюваних чисел. На вхід $Y=X$ при порівнянні самих молодших розрядів має бути поданий високий рівень напруги.

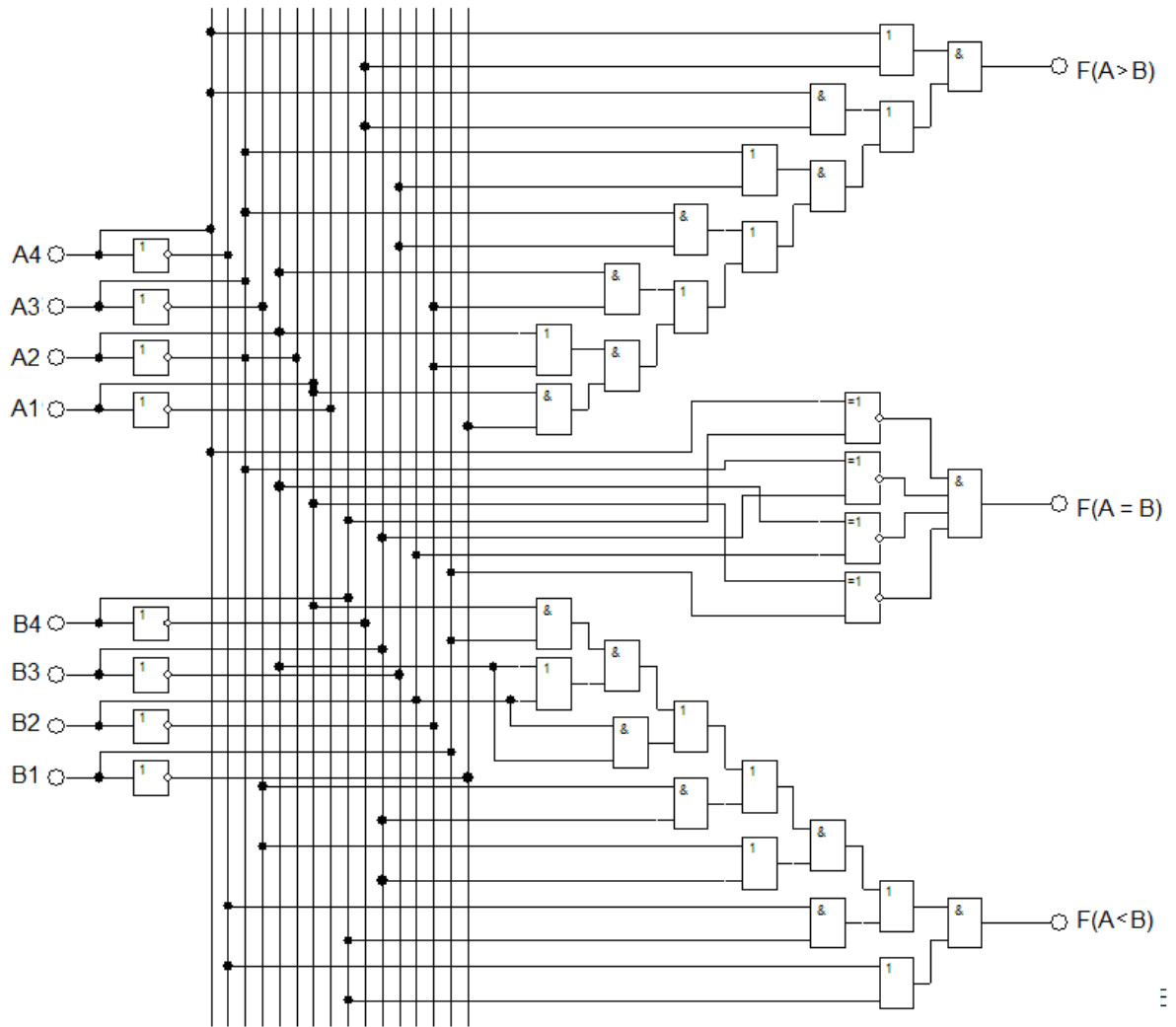


Рисунок 2.17 - Структурна схема чотирьохрозрядного цифрового компаратора

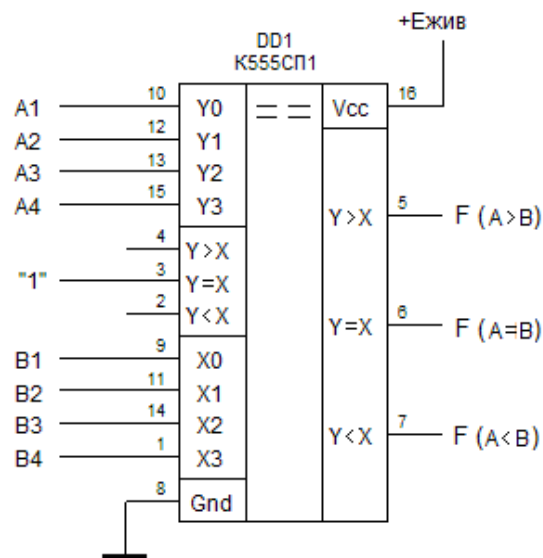
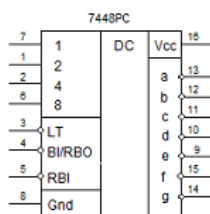


Рисунок 2.18 - Чотирьохрозрядний цифровий компаратор на мікросхемі K555CP1

2.4 Схема відображення інформації

Згідно з завданням необхідно отримати візуальну інформацію про рівність кодів. На семисегментному індикаторі представлено число яке відповідає коду А і коду В.

Мікросхема 7448РС являє собою перетворювач логічних сигналів з двійкового коду 8-4-2-1 в семисегментний (рис. 2.19) [7]. Мікросхема має виходи з відкритим колектором і підвищеною навантаженою здатністю. Схема знаходиться в працездатному стані, коли на виводі управління BI/RBO присутній високий рівень.



а

№ вивода	Призначення
1	Вхід з вісовим значенням розряду (2)
2	Вхід з вісовим значенням розряду (4)
3	Вхід контролю індикатора (LT)
4	Вихід сигналу схеми послідовного погашення (BI/RBO)
5	Вхід сигналу схеми послідовного погашення (RBI)
6	Вхід з вісовим значенням розряду (8)
7	Вхід з вісовим значенням розряду (1)
8	Загальний (Gnd)
9	Вихід сегменту (e)
10	Вихід сегменту (d)
11	Вихід сегменту (c)
12	Вихід сегменту (b)
13	Вихід сегменту (a)
14	Вихід сегменту (g)
15	Вихід сегменту (f)
16	Напруга живлення (+Vcc)

б

а – умовне графічне позначення;

б – призначення виводів

Рисунок 2.19 – Мікросхема 7448РС

Для того, щоб відображувати інформацію про рівність кодів необхідно включити в схему два світлодіодних індикатора. Отже, розрахуємо схему перетворювача двійкового коду в двійково-десятковий код. У якості двійкового коду може бути представлений будь який код А або В, так як вони рівні. Отже оберемо робочій код А4А3А2А1.

Складемо таблицю функціонування перетворювача (табл. 2.6).

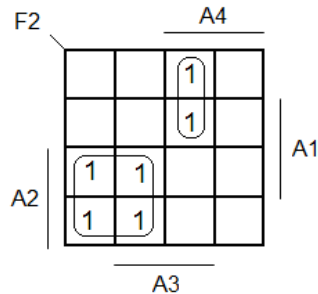
Таблиця 2.6 – Алгоритм функціонування перетворювача двійкового коду в двійково-десятковий код

Dec	A4	A3	A2	A1	F8	F7	F6	F5	F4	F3	F2	F1
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	0	0	0	0	1
2	0	0	1	0	0	0	0	0	0	0	1	0
3	0	0	1	1	0	0	0	0	0	0	1	1
4	0	1	0	0	0	0	0	0	0	1	0	0
5	0	1	0	1	0	0	0	0	0	1	0	1
6	0	1	1	0	0	0	0	0	0	1	1	0
7	0	1	1	1	0	0	0	0	0	1	1	1
8	1	0	0	0	0	0	0	0	1	0	0	0
9	1	0	0	1	0	0	0	0	1	0	0	1
10	1	0	1	0	0	0	0	1	0	0	0	0
11	1	0	1	1	0	0	0	1	0	0	0	1
12	1	1	0	0	0	0	0	1	0	0	1	0
13	1	1	0	1	0	0	0	1	0	0	1	1
14	1	1	1	0	0	0	0	1	0	1	0	0
15	1	1	1	1	0	0	0	1	0	1	0	1

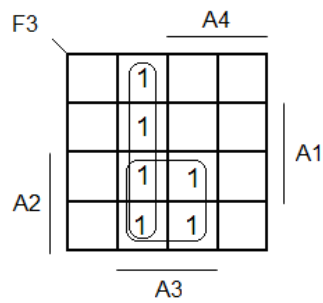
Отримаємо рівняння функціонування перетворювача двійкового коду в двійково-десятковий код, спростимо їх за допомогою карт Карно, перейдемо до єдиного елементного базису.

$$F1 = A1;$$

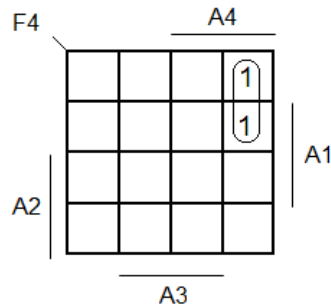
$$F2 = \overline{A4}\overline{A3}\overline{A2}A1 + \overline{A4}\overline{A3}A2\overline{A1} + \overline{A4}A3\overline{A2}\overline{A1} + \overline{A4}A3A2A1 + A4\overline{A3}\overline{A2}\overline{A1} + A4\overline{A3}\overline{A2}A1 + A4\overline{A3}A2\overline{A1} + A4A3\overline{A2}\overline{A1} + A4A3A2A1 = A4A3\overline{A2} + \overline{A4}A2 = A4A3\overline{A2} + \overline{A4}A2 = A4A3\overline{A2} \cdot \overline{A4}A2;$$



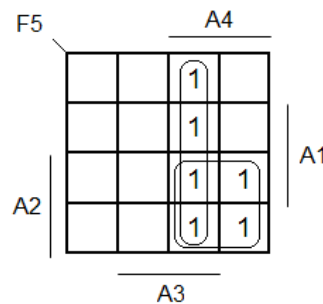
$$F3 = \overline{A4}\overline{A3}\overline{A2}A1 + \overline{A4}\overline{A3}A2\overline{A1} + \overline{A4}A2A3A4 + \overline{A4}A2A3A4 + A4\overline{A3}\overline{A2}\overline{A1} + A4\overline{A3}\overline{A2}A1 = \overline{A4}A3 + A3A2 = \overline{A4}A3 + A3A2 = \overline{A4}A3 \cdot A3A2;$$



$$F4 = \overline{A4A3A2A1} + \overline{A4A3A2A1} = \overline{A4A3A2} = \overline{\overline{\overline{A4A3A2}}}$$



$$F5 = \overline{A4A3A2A1} + \overline{A4A3A2A1} + \overline{A4A3A2A1} + \overline{A4A3A2A1} + \overline{A4A3A2A1} + \overline{A4A3A2A1} + \overline{A4A3A2A1} = \overline{A4A3} + \overline{A4A2} = \overline{\overline{\overline{A4A3}} + \overline{\overline{\overline{A4A2}}}} = \overline{\overline{A4A3} \cdot \overline{A4A2}}$$



$$F6 = F7 = F8 = 0.$$

Код $A4A3A2A1$ поступає на входи регістра DD1. При рівності з кодом $B4B3B2B1$ цифровий компаратор формує сигнал $F(A=B)$, який записує код $A4A3A2A1$ в регістр DD1. При цьому номери натиснутих клавіш повинні відповідати кодам, що формує блок констант: $13_{10} = 1101_2$, $5_{10} = 0101_2$, $11_{10} = 1011_2$, $7_{10} = 0111_2$. Далі перетворювач двійкового коду в двійково-десятковий (DD2 – DD11) виробляє дві групи сигналів, які відповідають десяткам і одиницям (рис. 2.20). Коди десятків та одиниць поступають на відповідні дешифратори DD12, DD13, що засвічують символи на індикаторах. Схема перетворювача приведена до єдиного елементного базису і може бути реалізована тільки на елементах І-НІ (мікросхеми К555ЛА3 і К555ЛА4) (рис. 2.21).

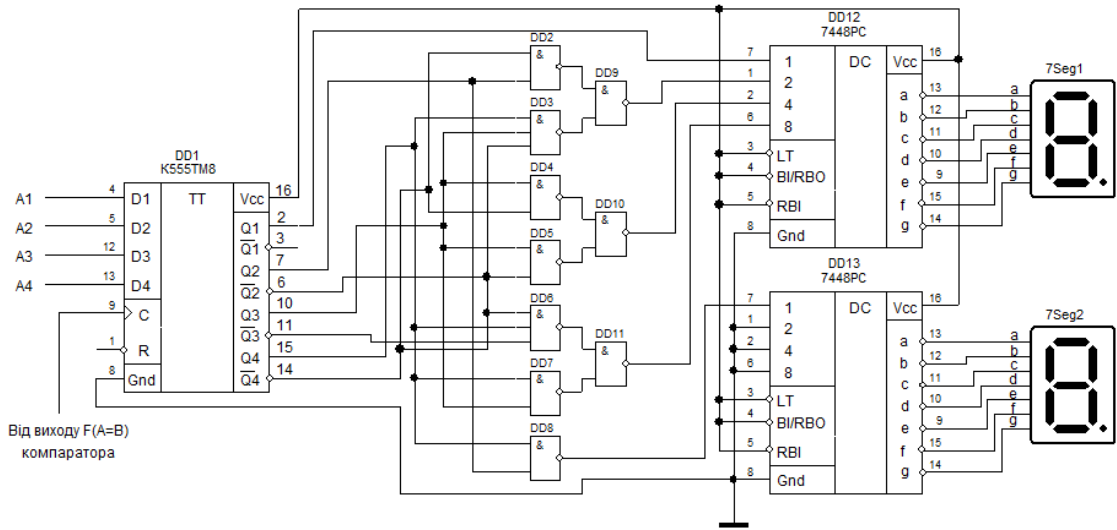


Рисунок 2.20 – Функціональна схема відображення інформації

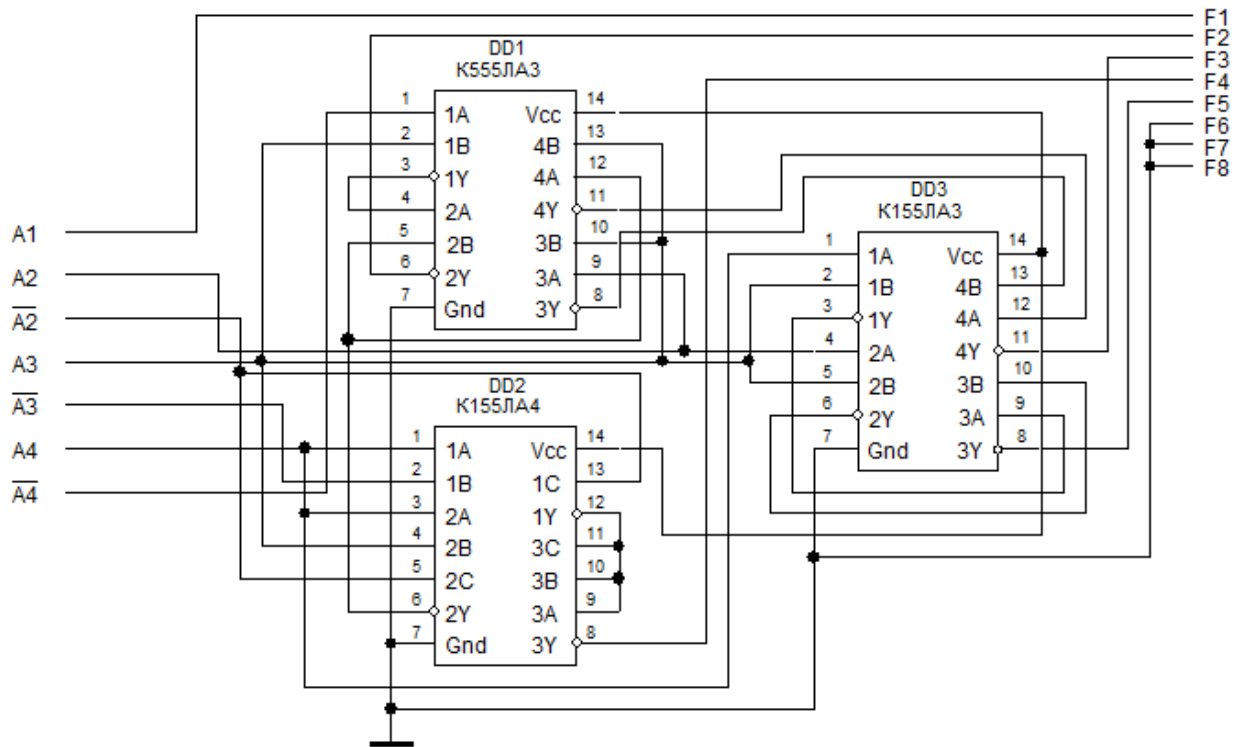


Рисунок 2.21 – Схема перетворювача двійкового коду в двійково-десятковій

Загальна схема кодування інформації для компаратора арифметичного логічного пристрою представлена в Додатку А.

Розроблена схема функціонує згідно з поставленими умовами, має єдиний серійний базис і може бути модернізована під різні вимоги функціонування.

3 Охорона праці та техногенна безпека при розробці кодуєчого пристрою

3.1 Характеристика потенційних небезпечних та шкідливих виробничих факторів

Роботи, що проводяться в дослідницькій лабораторії, не представляють великої безпеки, оскільки приміщення інженерної академії належать до приміщень без підвищеної безпеки. Проте вживання електроустаткування може нести в собі ряд шкідливих і небезпечних для життя і здоров'я людей чинників, що працюють з ним. Основну небезпеку дослідницької лабораторії представляють використання електроприладів, які працюють при напрузі небезпечній для життя.

Дія електричного струму на живу тканину носить своєрідний характер. Проходячи через організм, електричний струм виробляє термічну, електролітичну і біологічну дію [12].

Міра небезпечної і шкідливої дії на людину електричного струму і електричної дуги залежить від роду і величини напруги струму, частоти струму, шляху струму через тіло організму, тривалість дії електричного струму, умов зовнішнього середовища.

У дослідницькій лабораторії існує можливість виникнення небезпеки при роботі з шкідливими речовинами в процесі моделювання плати пристрою. При монтажі електронних плат застосовують ацетон, спирт для знежирення і очищення від пилу мікросхеми, а також олово і каніфоль для припаювання ніжок напівпровідникового приладу до плати.

Спирт, ацетон викликає сухість шкіри. При систематичному вдиханні можливі захворювання сітківки ока. Також можливі нирково-психічні захворювання.

Каніфоль дратівливо діє на слизисті оболонки дихальних шляхів і на шкіру, що наводить до дерматитів.

При недостатній освітленості на робочому місці може виникнути зорова втома.

3.1 Заходи зі зменшення впливу небезпечних та шкідливих виробничих факторів

Тривала робота перед екраном монітора наводить до різних функціональних розладів організму, не говорячи вже про неймовірне навантаження на очі. Захворювання, викликані травмою навантажень, що повторюються, не виявляються відразу, це нездужання, що поступово накопичуються. У цьому їх небезпека. В основному страждають кисті, зап'ястя, плечі, шийна область [12].

У виникненні хвороб такого роду найчастіше винні: погана ергономіка робочих місць, дуже високо розташована клавіатура, непідходяще крісло, незнання основних правил роботи за комп'ютером. Правила, що стосуються освітлення в приміщенні і на робочому місці, мікроклімату, розташування клавіатури прості:

- повна тривалість робочого часу, проведеного за екраном монітора із захисним екраном, для дорослого користувача не повинна перевищувати 4 години за 8-годинний робочий день;

- не рекомендується працювати на клавіатурі безперервно більше 30 хвилин, кожну годину необхідно робити п'ятихвилинну перерву, а кожні дві години - 15-хвилинний, причому краще покинути робоче місце, влаштувати розминку для пальців, зробити просту гімнастику для очей;

- для устаткування робочого місця краще використовувати спеціальні столи і стільці, що дають можливість регулювати положення всіх вузлів, - висоти столу, полички для клавіатури, крісла користувача;

- висоту клавіатури слід відрегулювати так, щоб кисть розташовувалася прямо;

- спина має бути пряма, кут між стегнами і хребтом теж прямий, для чого слід підібрати таке крісло, спинка якого здатна підтримувати спину користувача.

- монітор слід розташувати так, щоб нижній рівень екрану знаходився на 20-25 см нижче за рівень очей, а рівень верхньої кромки розташовувався на висоті лоба, від екрану монітора до очей має бути не менше 75-120 см.

- відстань між столами з комп'ютерами - не менше 1,5 метрів, між моніторами - не менше 2,2 метрів.

- екран комп'ютера краще розташувати під прямим кутом по відношенню до вікон, які необхідно завісити або закрити жалюзі.

3.2 Виробнича санітарія

У виробничих приміщеннях, в яких робота на відеотерміналах і персональних комп'ютерах є основною (диспетчерські, операторські, розрахункові, кабінети і пости управління, зали обчислювальної техніки і ін.) повинні забезпечуватися оптимальні параметри мікроклімату відповідно до таблиці 3.1 [13].

Таблиця 3.1 - Оптимальні норми мікроклімату для приміщень з відеотерміналами і персональними комп'ютерами

Період року	Категорія робіт	Температура повітря, °С (не більше)	Відносна вологість повітря, %	Швидкість руху повітря, м/с
Холодний	Легка – 1а	22-24	40-60	0.1
	Легка – 1б	21-23	40-60	0.1
Теплий	Легка – 1а	23-25	40-60	0.1
	Легка – 1б	22-24	40-60	0.2

До категорії 1а відносяться роботи, вироблювані сидячи і що не вимагають фізичної напруги, при яких витрата енергії складає до 120 ккал/ч. До категорії 1б відносяться роботи, вироблювані сидячи, стоячи або пов'язані з ходьбою і такі, що супроводяться деякою фізичною напругою, при яких витрата енергії складає від 120 до 150 ккал/ч

При монтажі компонентів на плату і формуванні топологічного рисунка струмопровідного шару виникає потенційна небезпека небажаної дії на організм речовин, що обертаються в технологічному процесі, і матеріалів. Всі речовини, що забруднюють повітря, надають шкідливу дію, якщо вони потрапляють в організм в кількостях, що перевищують деяку порогову величину (ГДК). У виробництві плат застосовують певні речовини, які шкідливі для організму. Клас небезпеки шкідливих речовин встановлюється залежно від гранично допустимої концентрації речовин в повітрі робочої зони. Це та концентрація яка переноситься без відхилень від нормального полягання в перебігу робочого дня при щоденному диханні. Згідно СН 245-71 встановлюють чотири класи шкідливих речовин: 1-й клас – речовини надзвичайно небезпечні; 2-й клас – речовини високо небезпечні; 3-й клас – речовини помірно небезпечні; 4-й клас – речовини мало небезпечні. Дія токсичних речовин виявляється в гострих і хронічних отруєннях.

При монтажі електронних плат застосовують ацетон, спирт для знежирення і очищення від пилу, а також олово і каніфоль для припаювання ніжок напівпровідникового приладу до плати.

У таблиці 3.2 [13] приведені гранично допустимі концентрації небезпечних речовин, вживаних при монтажі елементів, згідно СН 245-71.

Таблиця 3.2 - Гранично допустимі концентрації шкідливих речовин в повітрі робочої зони

Речовини	ГДК, мг/м ³
Ацетон	30
Каніфоль	150
Олово	90
Спирт	1000

Основні засоби техніки безпеки – герметизація апаратури і устаткування, наявність припливний витяжній вентиляції в приміщенні проведення робіт і витяжна шафа для виготовлення печатних плат і монтажу компонентів паянням (рис. 3.1).

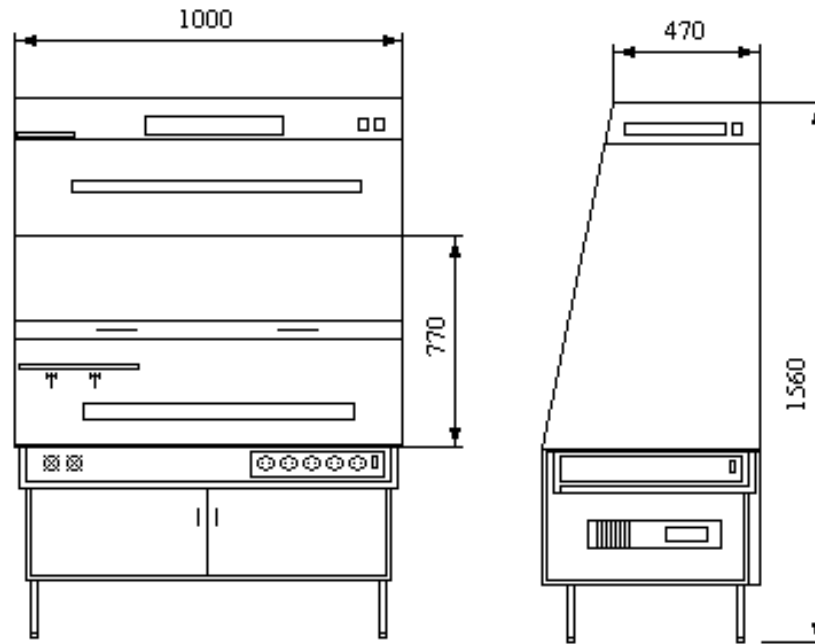


Рисунок 3.1 – Витяжна шафа для виготовлення печатних плат

3.3 Електробезпека

Дія електричного струму на організм людини може бути теплова, хімічна і біологічна. При дії електричного струму на організм людини можуть бути два види поразки: електричні удари і електричні травми. Часто ці види супроводять один одному [13].

Захистом від дотику до струмопровідних частин електроустановок є ізоляція дротів, обгороджування, блокування і захисні засоби. Захистом від напруги, що з'явилася на корпусах електроустановок в результаті порушення ізоляції, є захисне заземлення, занулення і захисне відключення.

Захисне заземлення влаштовується в мережах з ізолюваною нейтраллю. Воно є навмисним з'єднанням із землею неструмопровідних металевих частин електроустановок.

Захисне заземлення необхідне для зниження напруги відносно землі до безпечної величини на металевих корпусах електроустановок, що нормально не знаходяться під напругою, але що виявилися під таким в результаті пошкодження ізоляції.

При зниженні напруги на корпусах відносно землі струм, що проходить через людину, що стосується корпусу, знижується до безпечної величини (10 мА).

На ділянці проведення експерименту в лабораторії застосовується електроустаткування до 220 В. Електроживлення здійснюється від розподільних щитів за допомогою комутуючих автоматів, що виробляють захист того або іншого об'єкту.

Приміщення відноситься до приміщень без підвищеної безпеки.

Відповідно до ПЗП приміщення лабораторії відносять до класу по пожежобезпеці П-11 а. Міра захисту електроустаткування 1 Р44.

Прокладка сполучних дротів здійснюється в трубах, що забезпечує надійний захист від механічних пошкоджень дротів [13].

3.4 Пожежна безпека. Техногенна безпека

Приміщення, де виробляється травлення печатних плат, відноситься до вибухонебезпечного, оскільки водень, що виділяється при травленні, з атмосферним киснем утворює вибухонебезпечну суміш. Проте це може статися лише при відключенні вентиляції, тобто при аваріях. Отже, приміщення відноситься до класу В-Іа. По мірі пожежної безпеки дане виробництво згідно СНіП 11-90-81 може бути віднесене до категорії Д, оскільки характеризується

ся наявністю речовин, що лише не згорають, і матеріалів в холодному стані [13].

Характерними причинами виникнення пожеж в лабораторії є необережне поводження з вогнем, порушення технологічних процесів, неправильні електропроводки і устаткування, неправильне користування електричними приладами і ін.

Основні будівельні конструкції будівлі, в якій знаходиться лабораторія, виконані з тих, що не згорають і важко згорають матеріалів, що цегельних і виштукатурюють. Отже, вогнестійкість будівлі має 2 рівень. Для евакуації людей на випадок пожежі, згідно СНіП 11-90-81, в лабораторії є два евакуаційні виходи, розташованих в протилежних кінцях приміщення ділянки. Ширина дверей і сходів рівна 1,6 м, що відповідає нормі.

Відстань від найбільш видаленого робочого місця до найближчого виходу – 15 м. Швидкість просування людей при евакуації – 16 м/хв [12].

Згідно ПУЕ, будівля, в якій знаходиться лабораторія по захисту від блискавки, відноситься до категорії С і захищається від прямих ударів блискавок, і від замету високих потенціалів через землю, тобто підземні металеві комунікації, їх приєднують при введенні в захищаний об'єкт до заземлення електроустаткування. Отже, грозозахист засновано на стержневих громовідводах.

Для попередження пожеж в лабораторії необхідно створити строгий протипожежний режим. Створюється загально об'єктова і лабораторна інструкція по ПБ, проводиться первинний протипожежний інструктаж при на робочому місці; створюється план протипожежних заходів і евакуації людей на випадок пожежі.

Як вогнегасні речовини можна застосовувати воду, вуглекислоту, хімічну і повітряно-механічну піну. Для гасіння вогнищ усередині будівлі на майданчиках сходових кліток, в коридорах і отворі встановлюють пожежні крани, які розміщені в шафках, де знаходиться і рукав з протипожежним стволом. Для гасіння пожежі горючих матеріалів, що починається, а також

горючих рідин використовується ручний пінний вогнегасник ОХП-10. Для гасіння пожеж електроустановок використовується вуглекислий вогнегасник ОУ-2, ОУ-5, ОУ-8, в кількості двох вогнегасників на кожену установку. Існують пожежна електрична сигналізація, яка забезпечує прямий зв'язок пожежної охорони з охоронним об'єктом. У даній будівлі застосовують звукову систему сигналізації.

Забезпечення техногенної безпеки є складовою частиною виробничої та іншої діяльності суб'єктів господарювання. Забезпечення техногенної безпеки покладається на відповідних посадових осіб, керівників і уповноважених ними осіб, якщо інше не передбачено відповідними нормативно-правовими або цивільно-правовими актами. Заходи щодо забезпечення техногенної безпеки враховуються органами архітектури, замовниками, забудовниками, проектними та будівельними організаціями при проектуванні та забудові населених пунктів, будівництві, розширенні, реконструкції та технічному переоснащенні потенційно небезпечних об'єктів, установ та організацій.

У даній будівлі застосовують звукову систему сигналізації. При появі сигналу сповіщення про пожежу співробітники лабораторії № 216 організовано без паніки покидають лабораторію і, залежно від місця спалаху, слідує або вліво через лабораторний корпус для виходу на вулицю Добролюбова, або управо для виходу на вулицю Незалежної України (рис. 3.2).

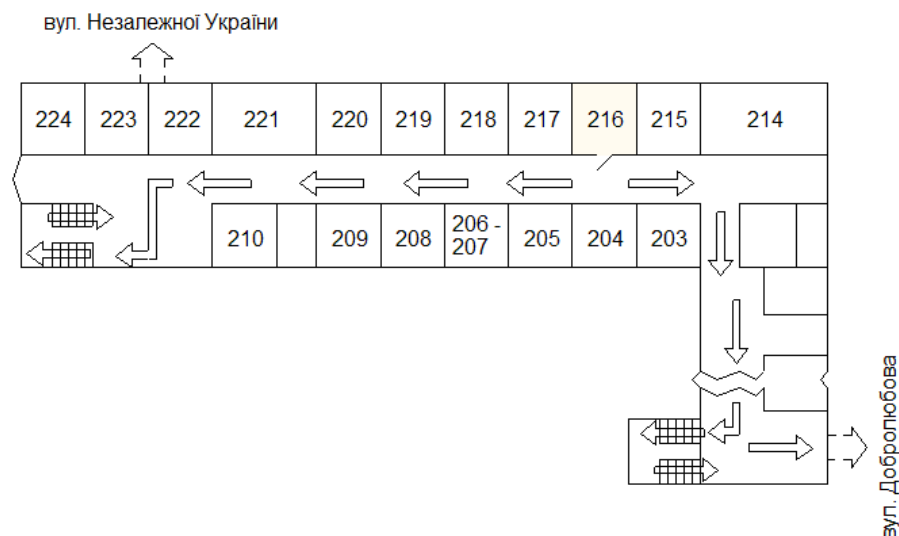


Рисунок 3.2 – План евакуації при пожежі із аудиторії № 216

3.5 Розрахунок місцевого освітлення робочого місця при монтажі елементів на плату

Згідно СНіП 23-05-95 для місцевого освітлення (у складі комбінованого освітлення) слід використовувати світильники з непрозорими відбивачами. Світильники місцевого освітлення слід розташовувати так, щоб їх елементи, що світять, не потрапляли прямо у поле зору працівників як даного так і інших робочих місць [13].

Вираження для освітленості даної точки “а” поверхні спостережуваного об'єкту визначається вираженням:

$$E_a = \frac{J_{ce}}{l_{ca}^2} \cos \gamma_{ca}.$$

Тут J_{ce} – сила світла, що випромінюється світильником, кд/м²; l_{ca} – довжина шляху світлового променя від елемента, що світить, до точки “а” спостережуваного об'єкту, м; γ_{ca} – кут, що утворюється світловим променем в напрямі від елемента, що світить, до точки “а” і нормаллю до спостережуваної поверхні в точці “а”, рад. Розташування світильника на робочому місці показане на рисунку 3.3.

У точці “а” світильник місцевого освітлення повинен створювати освітленість, рівну нормативному значенню для місцевого освітлення (в даному випадку 180 лк), з відхиленням в межах –10% - +20%.

Визначимо силу світла, потрібну від світильника місцевого освітлення:

$$x_{ce} = 20 \text{ см}; y_{ce} = 10 \text{ см}; z_{ce} = 20 \text{ см}; x_a = 20 \text{ см}; y_a = 30 \text{ см}$$

$$l_{ca}^* = \sqrt{\overbrace{x_{ce} + x_a}^2 + \overbrace{y_{ce} + y_a}^2} = 56,6 \text{ см}$$

$$l_{ca} = \sqrt{l_{ca}^{*2} + z_{ce}^2} = 60 \text{ см}$$

$$\gamma_{ca} = \frac{\pi}{2} - \arcsin\left(\frac{z_{ce}}{l_{ca}}\right) = 1.231 \text{ рад}$$

У світильнику використовується лампа розжарювання, тому лампи світильника місцевого освітлення обираються по величині створюваного світлового потоку.

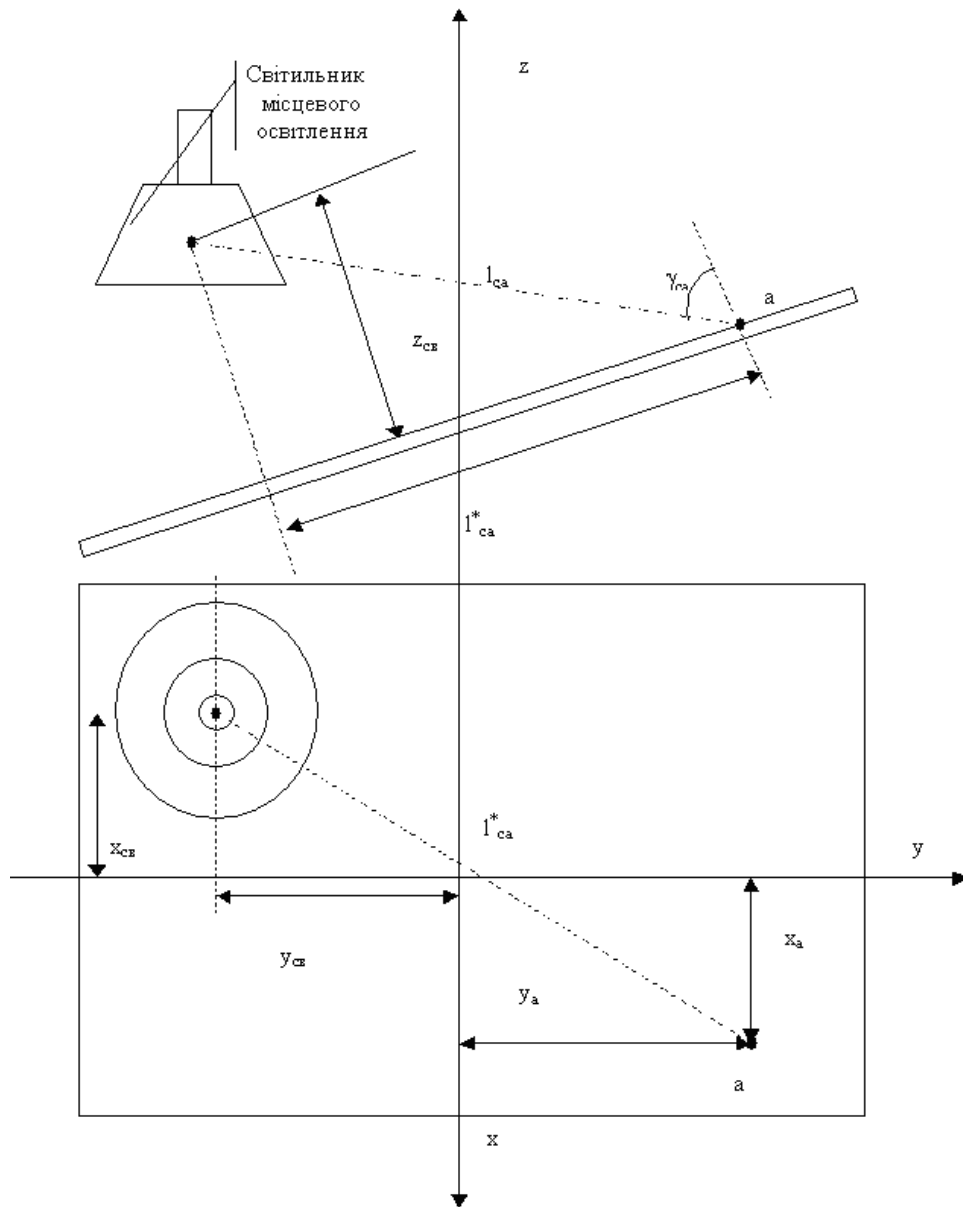


Рисунок 3.3 – Розташування світильника місцевого освітлення

$$\Omega_{св} = 2\pi \left\{ 1 - \cos \left[\arctg \left(\frac{d_{св}}{2h_l} \right) \right] \right\} = 4,14$$

$$\Phi_{л} = E_{норм.м} \cdot l_{св.а.}^2 \cdot \frac{4\pi}{\cos \gamma_{ca}} \left[1 + \chi_{св} \rho_{св} \left(\frac{4\pi}{\Omega_{св}} - 1 \right) \right]^{-1} = 796$$

З таблиці [13] вибираємо лампу розжарювання типа БК-215-225-60 потужністю 60 Вт.

Висновки та рекомендації

1. Проведений аналіз проблем, які виникають при рішенні задач кодування інформації, дозволив отримати методику кодування об'єктів однією клавішею клавіатури.

2. Пристрій кодується за допомогою діодної матриці і при рівності кодів натиснутої клавіші і блоку кодування, відповідне число відображається на індикаторах. При нерівності кодів виробляється сигнал, який може бути використаний як сигнальний, або іншого призначення.

3. Двійковий код перетворюється в двійково-десятковий, що дозволяє отримати більш якісну візуальну інформацію.

Розроблений пристрій рекомендується для впровадження в системах кодування інформації арифметичних логічних пристроїв.

Перелік посилань

1. Бойко В.І., Гуржій А.М., Жуйков В. Я. Основы схемотехніки електронних систем: Підручник . К. : Вища шк., 2004. 527 с.
2. Чижма С.Н. Основы схемотехники: Учебное пособие. Омск : Издательство «Апельсин», 2008. 424 с.
3. Мальцева Л.А., Фромберг Э.Н., Ямпольский В.С. Основы цифровой техники. М. : Радио и связь, 1987. 128 с.
4. Верьовкін Л.Л., Світанько М.В., Кісельов Є.М., Хрипко С.Л. Цифрова схемотехніка: Підручник. Запоріжжя : ЗДІА, 2016. 214 с.
5. Постников А. И. Основы теории цифровых автоматов: Учеб. пособие для вузов по спец. Вычислительные машины, комплексы, системы и сети. Красноярск : КГТУ, 2000. 296 с.
6. Гнатюк Ю.Р. Справочник по цифроаналоговым и аналогоцифровым преобразователям. М. : Радио и связь, 1982. 418 с.
7. Шило В.Л. Популярныe цифровые микросхемы: Справочник. Челябинск : Металлургия, 1989. 352 с.
8. Воробьев Е.П. Интегральные микросхемы производства СССР и их зарубежные аналоги [Справочник]. М. : Радио и связь, 1990. 352 с.
9. Лавриненко В.Ю. Справочник по полупроводниковым приборам. К. : Техніка, 1984. 424с.
10. Гусев В.В., Зеличенко Л.Г., Конев К.В. Основы импульсной и цифровой техники. Учебное пособие. М. : Советское радио, 1975. 376 с.
11. Оптовая база электронных компонентов и приборов [Электронный ресурс]: база данных содержит технические данные и сведения о ценах на электронные компоненты имеющиеся в продаже.- Электрон. дан. – 2021 – Режим доступа: <http://www.chipdip.ru/chipdip/index.shtml>, свободный. – Загл. с экрана. – Яз. рус.

12. Ткачук К.Н. Охрана труда и окружающей среды в радиоэлектронной промышленности. К. : Выща шк., 1988. 240 с.

13. Горобец А.И., Степаненко А.И. Охрана труда в радиоэлектронной промышленности. К. : Техника, 1987. 135 с.

ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
МІНІСТЕРСТВА ОСВІТИ І НАУКИ УКРАЇНИ

Науково-дослідна частина ЗНУ
Наукове товариство студентів, аспірантів і докторантів ЗНУ
Рада молодих вчених ЗНУ

18-22 квітня 2022 року

*XV університетська науково-практична конференція
студентів, аспірантів, докторантів і молодих вчених*

«МОЛОДА НАУКА-2022»



Запоріжжя, 2022

Беримець Данило
Студент 4 курсу ІННІ ім. Ю. М. Потебні
Наук. кер.: к.т.н., доц. Верьовкін Л. Л.

СХЕМА ВІДОБРАЖЕННЯ ІНФОРМАЦІЇ ЦИФРОВОГО КОМПАРАТОРА

Два кода A і B вважаються рівними, якщо попарно рівні їх однойменні розряди. Мікросхема К555СП1 призначена для порівняння чотирьохрозрядних двійкових чисел, представлених в прямому коді. При рівності кодів на виході $F(A=B)$ формується сигнал логічної «1».

Згідно з завданням необхідно отримати візуальну інформацію про рівність кодів на семисегментних індикаторах. Повинно бути представлено число, яке одночасно відповідає коду A і коду B .

Мікросхема 7448РС являє собою перетворювач логічних сигналів з двійкового коду 8-4-2-1 в семисегментний. Для відображення інформації про рівність кодів необхідно включити в схему два світлодіодних індикатора.

Робочій код А4А3А2А1 поступає на входи регістра DD1 (рисунок 1).

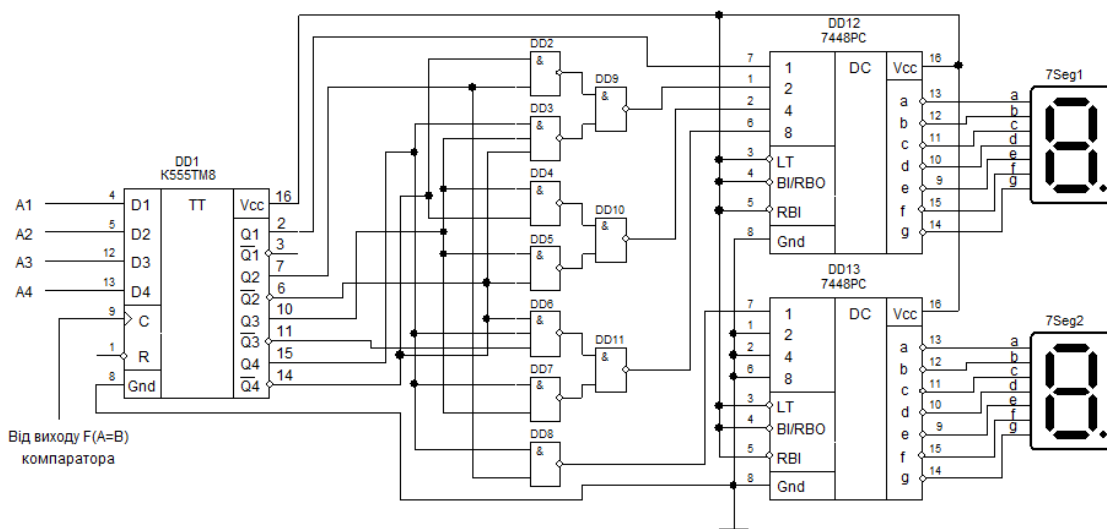


Рисунок 1 – Функціональна схема відображення інформації

При рівності з кодом $B4B3B2B1$ цифровий компаратор формує сигнал $F(A=B)$, який записує код $A4A3A2A1$ в регістр DD1. Далі перетворювач двійкового коду в двійково-десятковій (DD2 – DD11) виробляє дві групи сигналів, які відповідають десяткам і одиницям.

Коди десятків та одиниць поступають на відповідні дешифратори DD12, DD13, які засвічують символи на індикаторах.

Література

1. Верьовкін Л.Л., Світанько М.В., Кісельов Є.М., Хрипко С.Л. Цифрова схемотехніка: підручник. Запоріжжя : ЗДІА, 2016. 214 с.