

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

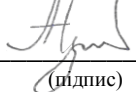
Інженерний навчально-науковий інститут ім. Ю. М. Потебні
Кафедра мікроелектронних та електронних інформаційних систем

Пояснювальна записка

до кваліфікаційної роботи

рівень вищої освіти перший (бакалаврський) рівень
(перший (бакалаврський) рівень)

на тему Розробка блоку кодування інформації для суматорів арифметичних логічних пристроїв

Виконав: студент (ка) IV курсу, групи 6.1539-с
Сушко А. А. 
(прізвище та ініціали) (підпис)

Напряму підготовки _____
(шифр)

Спеціальності 153
Мікро- та наносистемна техніка
(назва)

Керівник доцент, к.т.н., доцент
Верьовкін Леонід Леонідович
(посада, вчене звання, науковий ступінь, прізвище та ініціали)

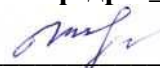
Рецензент професор, д.т.н., Коваленко В.Л.
(посада, вчене звання, науковий ступінь, прізвище та ініціали)

м. Запоріжжя - 2022 рік

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
Інженерний навчально-науковий інститут ім. Ю. М. Потебні

Кафедра Мікроелектронних та електронних інформаційних систем
Рівень вищої освіти перший (бакалаврський) рівень
(перший (бакалаврський) рівень, другий (магістерський) рівень)
Напрямок підготовки _____
(шифр)
Спеціальність 153 Мікро- та наносистемна техніка
(назва)




ЗАТВЕРДЖУЮ

Завідувач кафедри МЕЕІС
 Критська Т. В.
“ 28 ” травня 2022 року

З А В Д А Н Н Я
НА КВАЛІФІКАЦІЙНУ РОБОТУ СТУДЕНТУ

- Сушко Антон Андрійович
(прізвище, ім'я, по батькові)
1. Тема проекту (роботи) Розробка блоку кодування інформації для суматорів арифметичних логічних пристроїв
- керівник проекту (роботи) Верьовкін Леонід Леонідович, доцент, к.т.н.
(прізвище, ім'я, по батькові, науковий ступінь, вчене звання)
- затверджені наказом вищого навчального закладу від “ 17 ” січня 2022 року №90-с
2. Строк подання студентом проекту (роботи) 28 травня 2022 р.
3. Вихідні дані до проекту (роботи) Сканована клавіатура на 16 клавіш, мультиплексор, двійковий підсумовуючий лічильник з порядком рахунку $K_{рах.} = 16$, схема контролю парності, акумулятор, схема відображення інформації
4. Зміст розрахунково-пояснювальної записки (перелік питань, які потрібно розробити) Дослідження клавіатурних пристроїв кодування інформації в мікроконтролерних системах та засобів її обробки. Розробка кодуєчого пристрою з сканованою клавіатурою для суматорів арифметичних логічних пристроїв. Охорона праці та техногенна безпека
5. Перелік графічного матеріалу (з точним зазначенням обов'язкових креслень) Функціональна схема кодуєчого пристрою з сканованою клавіатурою для суматорів арифметичних логічних пристроїв. Пристрій кодування інформації на 16-клавішній сканованій клавіатурі з буферним регістром. Моделювання схеми акумулятора. Загальна схема кодуєчого пристрою

6. Консультанти розділів проекту (роботи)

Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата
		завдання прийняв
<i>I</i>	<i>Верьовкін Л.Л., доцент</i>	 20.05.2022
<i>II</i>	<i>Верьовкін Л.Л., доцент</i>	 24.05.2022
<i>III</i>	<i>Верьовкін Л.Л., доцент</i>	 26.05.2022

7. Дата видачі завдання 14 лютого 2022 року

КАЛЕНДАРНИЙ ПЛАН

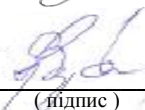
№ з/п	Назва етапів дипломного проекту (роботи)	Строк виконання етапів проекту (роботи)	Примітка
<i>1</i>	<i>Клавіатури для кодування цифрової інформації</i>	<i>27.02.2022</i>	
<i>2</i>	<i>Арифметично – логічні пристрої з функціями суматора з накопиченням інформації</i>	<i>13.03.2022</i>	
<i>3</i>	<i>Розрахунок пристрою введення інформації</i>	<i>27.03.2022</i>	
<i>4</i>	<i>Вибір схеми генератора імпульсів</i>	<i>03.04.2022</i>	
<i>5</i>	<i>Арифметичні логічні пристрої</i>	<i>17.04.2022</i>	
<i>6</i>	<i>Пристрої відображення інформації</i>	<i>08.05.2022</i>	
<i>7</i>	<i>Охорона праці та техногенна безпека</i>	<i>15.05.2022</i>	
<i>8</i>	<i>Оформлення пояснювальної записки</i>	<i>22.05.2022</i>	
<i>9</i>	<i>Підготовеа графічного матеріалу</i>	<i>27.05.2022</i>	
<i>10</i>	<i>Оприлюднений захист дипломної роботи</i>	<i>14.06.2022</i>	

Студент


(підпис)

Сушко А. А.
(прізвище та ініціали)

Керівник проекту (роботи)


(підпис)

Верьовкін Л. Л.
(прізвище та ініціали)

Нормоконтроль пройдено


(підпис)

Верьовкін Л. Л.
(прізвище та ініціали)

Реферат

Дипломна робота містить 66 сторінок, 40 рисунків, 12 таблиць, 8 джерел літератури, 1 додаток.

Об'єкт дослідження – пристрої кодування інформації в мікроелектронних інформаційних системах.

Мета роботи – розробка та розрахунок вузлів кодувального пристрою з сканованою клавіатурою для суматорів арифметичних логічних пристроїв.

Задачі роботи – розробити схему електричну принципову та проаналізувати функціонування розробленого пристрою.

Методика досліджень – моделювання пристрою за допомогою програмних забезпечень Electronics Workbench 5.12, SPlan 5.0.

Короткий виклад результатів досліджень – проведений аналіз проблем, що виникають при рішенні задачі кодування інформації в мікроелектронних інформаційних системах.

Результати впровадження – електронна модель приладу пройшла випробування за допомогою програмних забезпечень кафедри МЕЕІС.

Прогнозні пропозиції: результати роботи рекомендуються для кодування інформації в електронних пристроях сигналізації, систем доступу до охоронних об'єктів та систем захисту від несанкціонованого доступу.

КЛАВІАТУРА, БЛОК СКАНУВАННЯ, ІНВЕРТОР, СУМАТОР, АКУМУЛЯТОР, ЛІЧИЛЬНИК, ГЕНЕРАТОР, ДЕШИФРАТОР, МУЛЬТИПЛЕКСОР

Дипломну роботу виконано на кафедрі мікроелектронних та електронних інформаційних систем, з 14.02.2022 р. по 28.05.2022 р.

Зміст

	Стор.
Вступ	6
1 Дослідження клавіатурних пристроїв кодування інформації в мікроконтролерних системах та засобів її обробки	8
1.1 Клавіатури для кодування цифрової інформації	8
1.1.1 Підключення клавіатури з використанням резистора дільника	12
1.1.2 Використання універсальних зрушуючих регістрів	16
1.1.3 Використання двійкового лічильника і мультиплексора	18
1.2 Арифметично – логічний пристрій з функціями суматора з накопиченням інформації	20
2 Розробка кодуєчого пристрою з сканованою клавіатурою для суматорів арифметичних логічних пристроїв	25
2.1 Розрахунок пристрою введення інформації	25
2.1.1 Кодуючий пристрій на основі сканованої клавіатури	25
2.1.2 Буферний регістр	29
2.2 Схема контролю парності	31
2.3 Вибір схеми генератора імпульсів	35
2.4 Акумулятор	36
2.5 Арифметичний логічний пристрій	37
2.6 Пристрій відображення інформації	40
3. Охорона праці та техногенна безпека	51
3.1 Характеристика потенційних небезпечних та шкідливих виробничих факторів	51
3.2 Заходи з поліпшення умов праці. Виробнича санітарія	52
3.3 Електробезпека	57
3.4 Пожежна безпека. Техногенна безпека	58
3.5 Розрахунок захисного заземлення	60

Висновки та рекомендації	63
Перелік джерел	64
Додаток А	65

Вступ

При проектуванні пристроїв на мікроконтролерах (МК) виникає необхідність забезпечення кодування інформації за допомогою клавіатури. Клавіатура – це набір комутаційних елементів – клавіш, при дії на яких формуються електричні сигнали. Клавішні, кнопкові або валкодерні пристрої введення інформації в даний час є найпоширенішими пристроями в мікроконтролерних приладах. Клавіатури комп'ютерів кнопкові поля телефонів, пультів дистанційного керування, панелі управління у вимірювальних і побутових приладах – далеко неповний перелік прикладів використання клавіатурних інтерфейсів.

По вигляду дії можна виділити клавіші натиснення (тактильні) і дотику (сенсорні). Розрізняють також контактні і безконтактні клавішні пристрої.

У контактних елементах механічна дія на клавішу наводить до перемикання електромеханічного контакту. Такі пристрої відрізняються низькою вартістю, простотою конструкції, можливістю комутації досить великої потужності, величезним числом допустимих перемикачів.

Покращеним варіантом електромеханічних контактів є геркони – герметизовані контакти, що розташовуються в герметичному скляному балоні. Спрацьовування відбувається при дії на контакти магнітного поля від маленького магніту або електромагнітної котушки.

У безконтактних клавішах використовуються перемикачі, керовані магнітним полем, світловим випромінюванням, або дією від індукційних датчиків. До безконтактних відносяться і сенсорні перемикачі.

При малому числі клавіш пару дротів від кожної клавіші можна завести прямо на пристрій управління. При збільшенні числа клавіш до десяти і більш, значно зростає число дротів. Тому клавіші підключають за матричною схемою.

Дуже часто цифрову і командну інформацію необхідно вводити через невелику клавіатуру. Проте введення інформації з клавіатури не основна функція цих пристроїв, тому число ліній для зв'язку з клавіатурою має бути мінімальне.

У періодичній літературі і Інтернеті з даної тематики зустрічаються розрізнені описи різних варіантів підключення клавіатури, що мінімізують кількість використаних ліній зв'язку.

У керівних мікроконтролерних системах дуже часто використовуються прості і дешеві некодуєчі клавіатури які є сканованою матрицею кнопок. Без вживання додаткових інтерфейсних мікросхем кількість ліній зв'язку такої клавіатури з мікроконтролером дорівнює $N/2$, де N – кількість кнопок.

Серед методів, які дозволяють мінімізувати кількість ліній зв'язку можна виділити наступні: використання дільників резисторів, регістрів зсуву, двійкових лічильників. При практичній реалізації даних методів доводиться вирішувати наступні проблеми: адекватність розпізнавання номера клавіші і відповідність часу відгуку швидкодії опитуваного пристрою.

Актуальністю роботи являється розрахування та розробка описаних в літературі схемотехнічних рішень, для реалізації інтерфейсів кодування інформації з клавіатурами і приведення практичних рекомендацій по їх вживанню.

1 Дослідження клавіатурних пристроїв кодування інформації в мікроконтролерних системах та засобів її обробки

Будь-яка цифрова система, разом з центральною частиною, що виконує логічну обробку і перетворення інформації, додатково містить засоби введення і виведення інформації. Як пристрої введення, для формування сигналів, які управляють і кодових послідовностей, можуть використовуватися клавішні перемикачі і контактні клавіатури. Як пристрої виведення широко застосовують точкові, цифрові, знакові індикатори і індикаторні табло на їх основі.

1.1 Клавіатури для кодування цифрової інформації

Розрізняють два типи клавіатур: що кодують і що не кодують. У клавіатурах першого типу при натисненні на клавішу, схемою контролера клавіатури, формується відповідний цій клавіші код. До даного типу належать комп'ютерні клавіатури, зокрема клавіатура IBM PC AT. У керівних мікроконтролерних системах використовуються прості і дешеві некуючі клавіатури, які являють скановану матрицю кнопок. Вироджений варіант матриці – один рядок або стовпець утворює позиційний код, де кожній кнопці відповідає свій розряд [1].

Сигнал за допомогою кнопкових перемикачів формується шляхом замикання – розмикання ними електричного кола (рис. 1.1, а).

Іншим методом отримання сигналу є використання так званого «контактного щупа» (рис. 1.1, б). Тут з виходу контактної майданчика у вихідному стані знімають потенційний сигнал $U_{ж}$, а у момент доторкання майданчика щупом рівень сигналу стає рівним нулю. Сигнали, що формуються контактною парою, супроводяться брязкотом (рис. 1.1, в), тривалість якого складає \sim

8...12 мс. Брязкіт контактів пояснюється тим, що механічні контакти при включенні замикаються не відразу. За короткий час контактний опір змінюється стрибкоподібно кілька разів. Контакти як би ударяються і відскакують один від одного, як м'ячики. Антибрязкіт спрацьовує при повторному прочитуванні коду клавіші через невеликий час, порядку 20×10^{-3} секунди. За цей час брязкіт закінчується, і пристрій фіксує натиснення клавіші. Для усунення брязкоту в отримуваному сигналі на виході контакту встановлюють спеціальні формувачі [1].

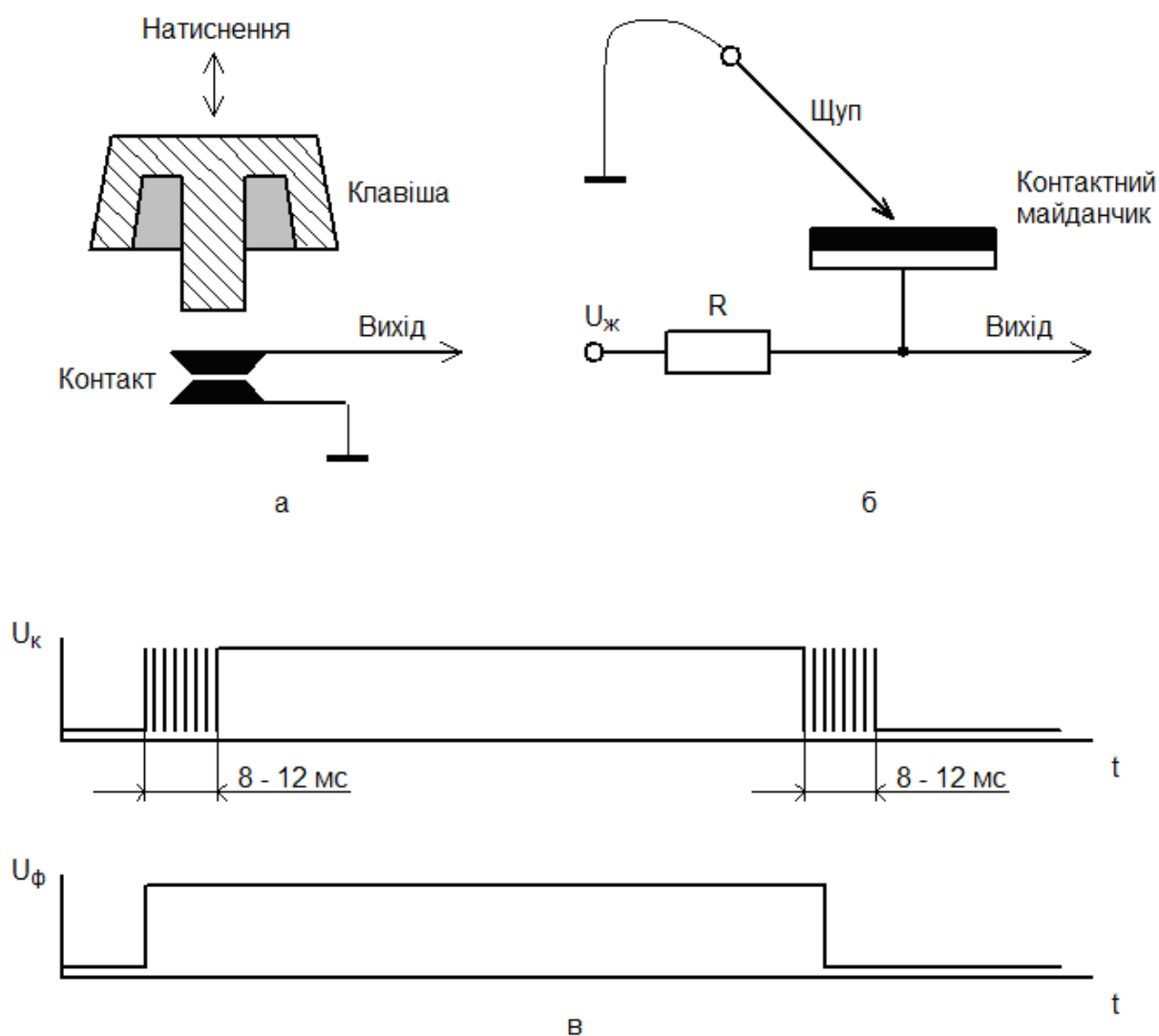


Рисунок 1.1 - Методи здобуття електричного контакту у формувачах сигналів (а, б) і сигнал формувача (в)

На рисунку 1.2 приведені схеми найбільш поширених формувачів. У формувачі на рисунку 1.2 а використовується принцип безпосередньої установки RS-тригера відповідно до стану перемикача SB1.

Форма сигналу з виходу формувача приведена на рисунку 1.2 в. Формувач на рисунку 1.2 б представляє собою однорозрядний тактований регістр з періодом входних тактів $T1 \geq 10 \dots 20$ мс. Його роботу ілюструють діаграми на рисунку 1.2 в. Перший формувач простий, але для його підключення до перемикача SB1 потрібно два резистори (R1, R2) і двопровідну лінію. Для другого формувача потрібний один резистор R3 і однопровідна лінія, але додатково потрібна подача тактових імпульсів.

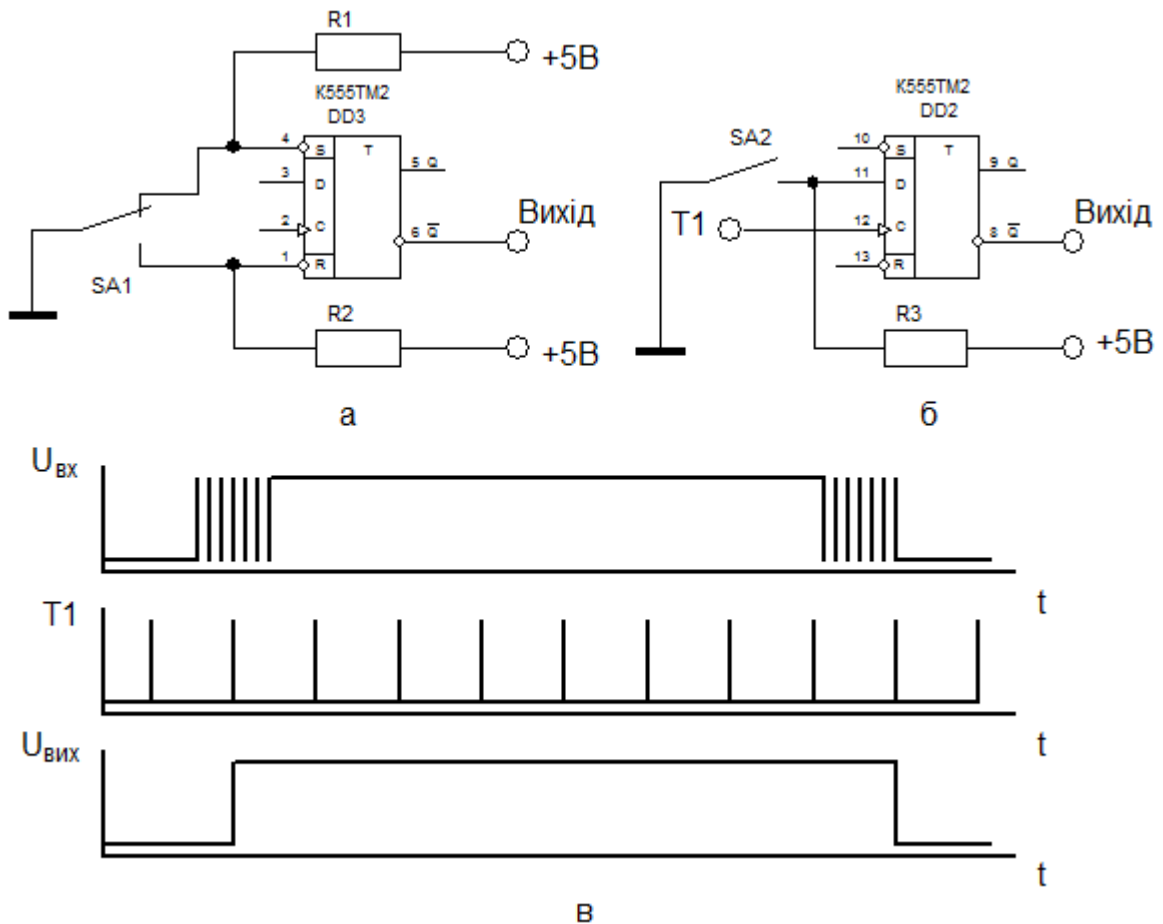


Рисунок 1.2 - Формувачі сигналів і часова діаграма формувача

Перевагою другого способу є часова прив'язка моменту появи вихідного сигналу з внутрішніми процесами пристрою, для якого цей сигнал формується, при цьому як тактові імпульси використовуються вже наявні в пристрої сигнали [1].

Ще однією проблемою є одночасне натиснення декількох клавiш. В цьому випадку клавіатура зазвичай блокується на невеликий час, і опит повторюється із затримкою. Блокування клавіатури повторюватиметься або до моменту відпуску всіх клавiш, або до фіксації всього однієї клавiші, що натискує. В будь-якому разі неправильний код з клавіатури не обробляється. Так гарантується правильність роботи всього пристрою.

Формування кодових сигналів виконується в кодуючих пристроях. Додатковими функціями кодуючого пристрою являється формування сигналу «Гот.» (готовність) для управління перезаписом сформованого коду, блокування роботи при одночасному натисненні декількох клавiш і захист від брязкоту.

Кодуючий пристрій, функціональна схема якого показана на рисунку 1.3, містить: клавіатуру введення КЛ; кодуючий блок КБ; вузол захисту і формування вихідних сигналів ФС (знак n на шині показує число ліній в цій шині).

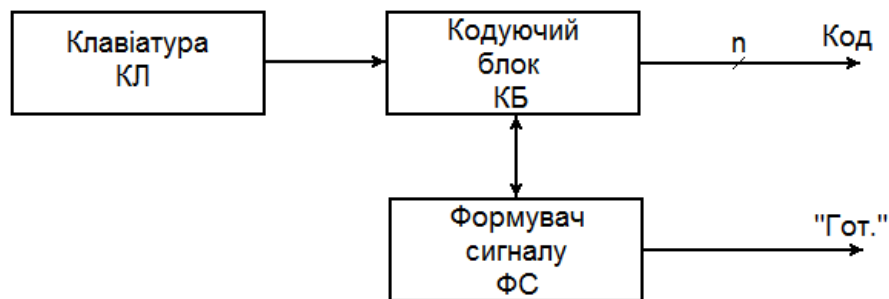


Рисунок 1.3 – Структурна схема кодуючого пристрою

Найбільшого поширення набули комбінаційні кодуючі пристрої і пристрої із сканованою клавіатурою [1]. Перевагами пристрою із сканованою клавіатурою, в порівнянні з комбінаційними, є: менші апаратні витрати, скорочення міжелементних зв'язків, наявність захисту від формування помилкового коду, при одночасному натисненні декількох клавiш клавіатури.

При матричній схемі (рис. 1.4) організації клавіатури процес роботи складається з фази виводу на стовпці коду сканування і фази прочитування коду з рядків [2].

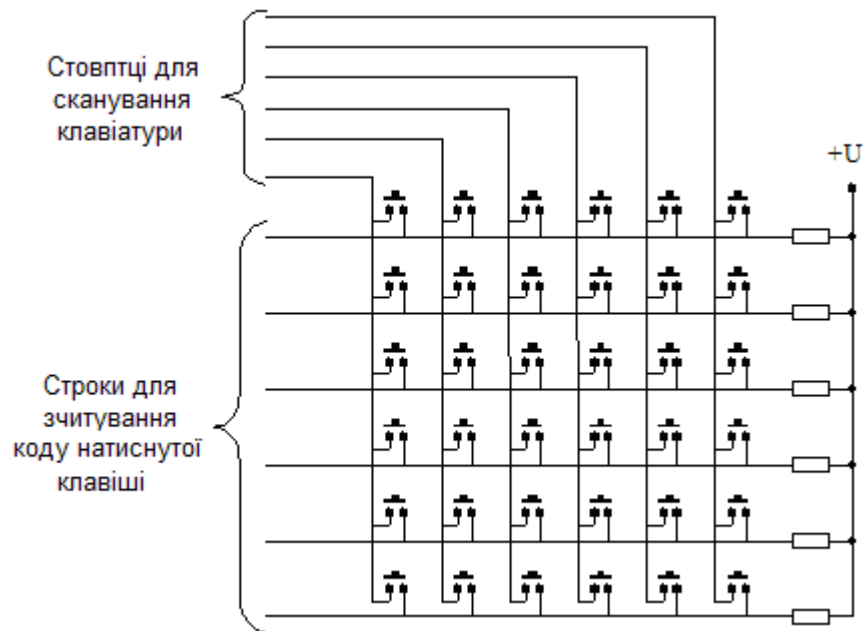


Рисунок 1.4 – Структура матричної клавіатури

Код сканування складається зі всіх логічних одиниць і одного логічного нуля. Нульовий потенціал в кожен момент часу подається лише на один стовпець. Якщо стовпець, підключений до нульового значення, не містить натиснутих клавiш, то на всіх рядках прочитується логічна одиниця. Пристрій обслуговування клавіатури в цьому випадку вважає, що даний стовпець опитаний і натиснутих клавiш немає [3]. Далі, логічний нуль зміщується на одну позицію, для активізації наступного стовпця. Процес прочитування рядків повторюється. Таким чином, в процесі перебору всіх стовпців (сканування стовпців), може бути виявлена натиснута клавiша.

Номер стовпця визначається по позиції логічного нуля, а рядок з натиснутою клавiшею також міститиме нульове значення.

Адреса клавiші (стовпець, рядок) однозначно визначає її позицію і дозволяє визначити її значення (функцію).

1.1.1 Підключення клавіатури з використанням резистора дільника

Підключення клавіатури з використанням резистора дільника передбачає використання одного виводу мікроконтролера (МК) – входу вбудованого

АЦП. Суть способу зрозуміла з рисунку 1.5 [3]. За допомогою резистивного дільника за рахунок джерела опорної напруги V_{ref} формуються певні рівні напруги, які за допомогою кнопок комутуються на вхід АЦП V_{in} . Контролер оцифровує напругу на цьому виводі і, виходячи з того, в який діапазон потрапляє лічена напруга визначає номер натиснутої кнопки.

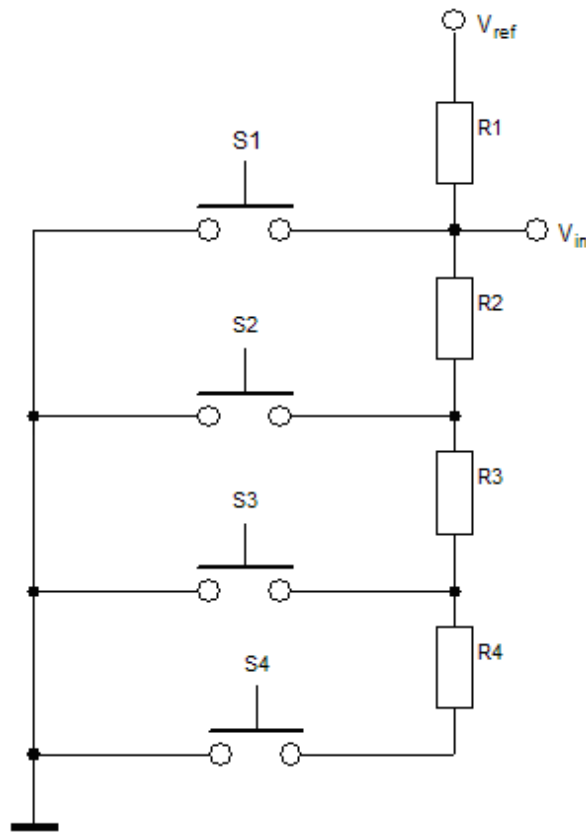


Рисунок 1.5 - Підключення клавіатури з використанням резисторного дільника

За умови, що опори всіх резисторів однакові, роботу приведеної схеми можна описати наступним чином:

- якщо не натискує жодна кнопка, то вихід дільника V_{in} підтягнутий до V_{ref} через резистор R1, відповідно $V_{in} = V_{ref}$;

- якщо натиснута кнопка S1, то вона тягне V_{in} до землі, і напруга на виході $V_{in} = 0$;

- якщо натиснута кнопка S2, то схема перетвориться в резистивний дільник: верхнє плече утворює резистор R1, нижнє плече - R2, напруга на виході $V_{in} = V_{ref} / 2$;

- якщо натиснута кнопка S3, то в нижнє плече включається резистори R2 і R3, і коефіцієнт ділення стає рівним 2/3.

При використанні 8-бітового АЦП його максимальне вихідне значення, що отримується при $V_{in} = V_{ref}$ дорівнює 255. У таблиці 1.1 приведені значення коефіцієнтів ділення дільника резистора і АЦП, відповідно натисненню конкретних кнопок.

По динаміці значень видно, що вже до 10 кнопки різко знижується рівень розпізнавання кнопки, а враховуючи, що резистори мають розкид значень, буде потрібно калібрування кожного екземпляра клавіатури.

Таблиця 1.1 - Значення АЦП при натисненні кнопок

Кнопка	Коефіцієнт	Значення АЦП
S1	0	0
S2	1/2	128
S3	2/3	170
S4	3/4	191
Не натиснуто	1	255

Вбудоване в МК АЦП зазвичай має вхідний опір порядку сотні кОм, і для здобуття необхідної точності резистивний дільник клавіатури повинен мати значно нижчий опір, порядку десятка кОм. Проте, в системах з живленням від батарей, резистивний дільник може споживати декілька сотень мікроампер, вимушуючи розробників вибирати альтернативну класичну цифрову схему, що складається з комутаторів і декількох ліній введення-виведення. В той же час, розробники портативної апаратури зазвичай мають обмежену можливість розміщення великої кількості компонентів [3].

Для виконання обох вимог доцільно використовувати схему, приведену на рисунку 1.6, що є матричною клавіатурою і резистивним дільником, розбитим на секції стовпців і рядків. Принцип роботи схеми залишився такої ж, як в схемі на рисунку 1.5 - одне плече дільника незмінне, інше формується з

комбінації резисторів залежно від натиснутих кнопок. Перевага полягає в тому, що підбравши значення резисторів, можна розширити діапазон зміни напруги V_{in} (наприклад, в попередній схемі мінімальне значення напруги складає величину $V_{ref}/2$). Крім того, для клавіатури, що містить 4×4 клавіші, вистачає семи резисторів для обчислення будь-якої натиснутої клавіші. При цьому схема споживає енергію лише під час натиснень кнопок. Відповідно, доки кнопки не натиснуті, струм вжитку у спокої дорівнює нулю.

Як правило, в такій клавіатурі використовують два номінали резисторів. При натисненні кнопки у верхнє плече дільника підключається від 0 до 3 резисторів R1 і від 0 до 3 резисторів R2. Формула для розрахунку вихідної напруги прийме вигляд:

$$V_{in} = \frac{V_{ref} \cdot R3}{R1 \cdot x + R2 \cdot y + R3}$$

де x, y – позначення в дужках відповідної кнопки ($S(x,y)$).

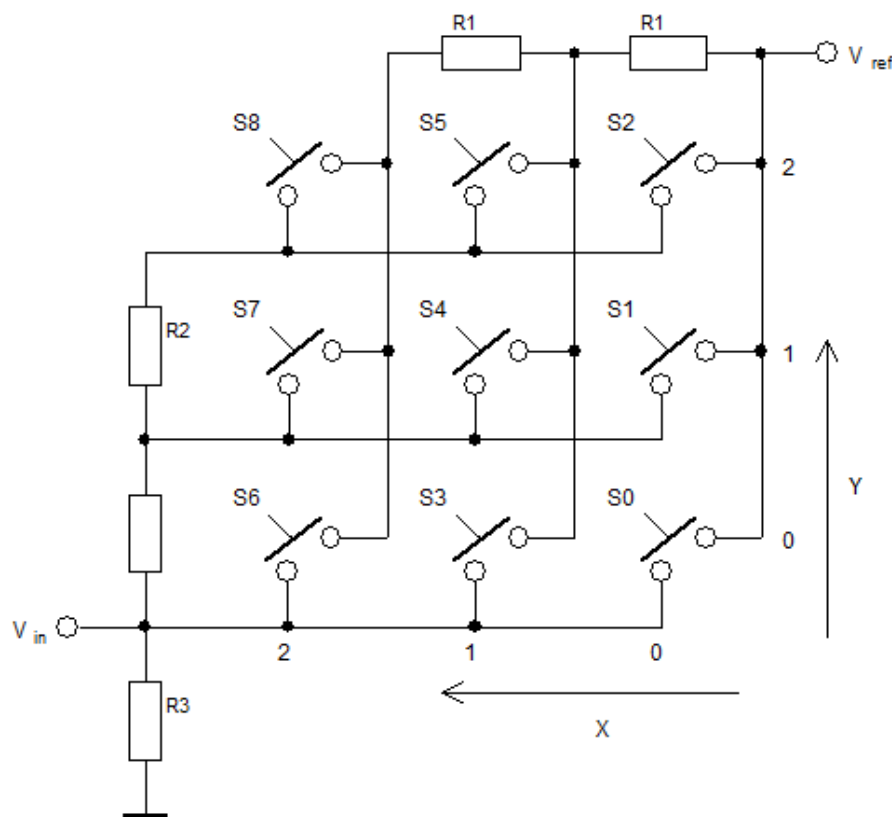


Рисунок 1.6 - Підключення клавіатури з використанням матричної клавіатури і резисторного дільника

Для того, щоб не переплутати кнопки, співвідношення резисторів $R1/R2$ має бути не менше 4. Складемо таблицю значень для 8-бітового АЦП при натисненні кнопки $S(x,y)$ (табл. 1.2). Розрахунки виконані при наступних значеннях опорів резисторів: $R1 = 10 \text{ кОм}$, $R2 = 40 \text{ кОм}$, $R3 = 40 \text{ кОм}$.

З приведеної таблиці, вочевидь, що при такій побудові клавіатури кнопки помітні, навіть з врахуванням 1% погрішності резисторів.

Таблиця 1.2 – Значення АЦП

X	Y		
	2	1	0
2	73	78	85
1	102	113	128
0	170	204	255

1.1.2 Використання універсальних зрушуючих регістрів

Даний спосіб дозволяє перетворити інформацію, що одночасно поступає з виходу всіх клавіш паралельним кодом, в послідовний код, що поступає на вхід мікроконтролера [3]. Схема підключення клавіатури приведена на рисунку 1.7. Одним виводом кнопки підключені до входу зрушуючого регістра, іншим – до загального дроту. Підтягуючі резистори $R1 - R8$ створюють високий логічний рівень на вході зрушуючого регістра в той час, як відповідна йому кнопка розімкнена. Як тільки кнопка замикається, на вході зрушуючого регістра утворюється логічний нуль, оскільки він виявляється безпосередньо підключеним до загального дроту. Значення резистора в 10 кОм не дає протікати дуже великому струму, поки кнопка замкнута, і досить добре створює високий логічний рівень, поки кнопка розімкнена. Підключення клавіатури до МК здійснюється по трьох сигнальних дротах. Зрушуючий регістр здійснює перетворення паралельного вхідного сигналу в послідовний вихідний. В

процесі сканування клавіатури він набуває 8 значень з блоку клавіатури і по-слідовно посилає їх в мікроконтролер. МК управляє зрушуючим регістром, формуючи сигнали, що управляють, на вході регістра S1 і приймаючи результати з виходу Q7.

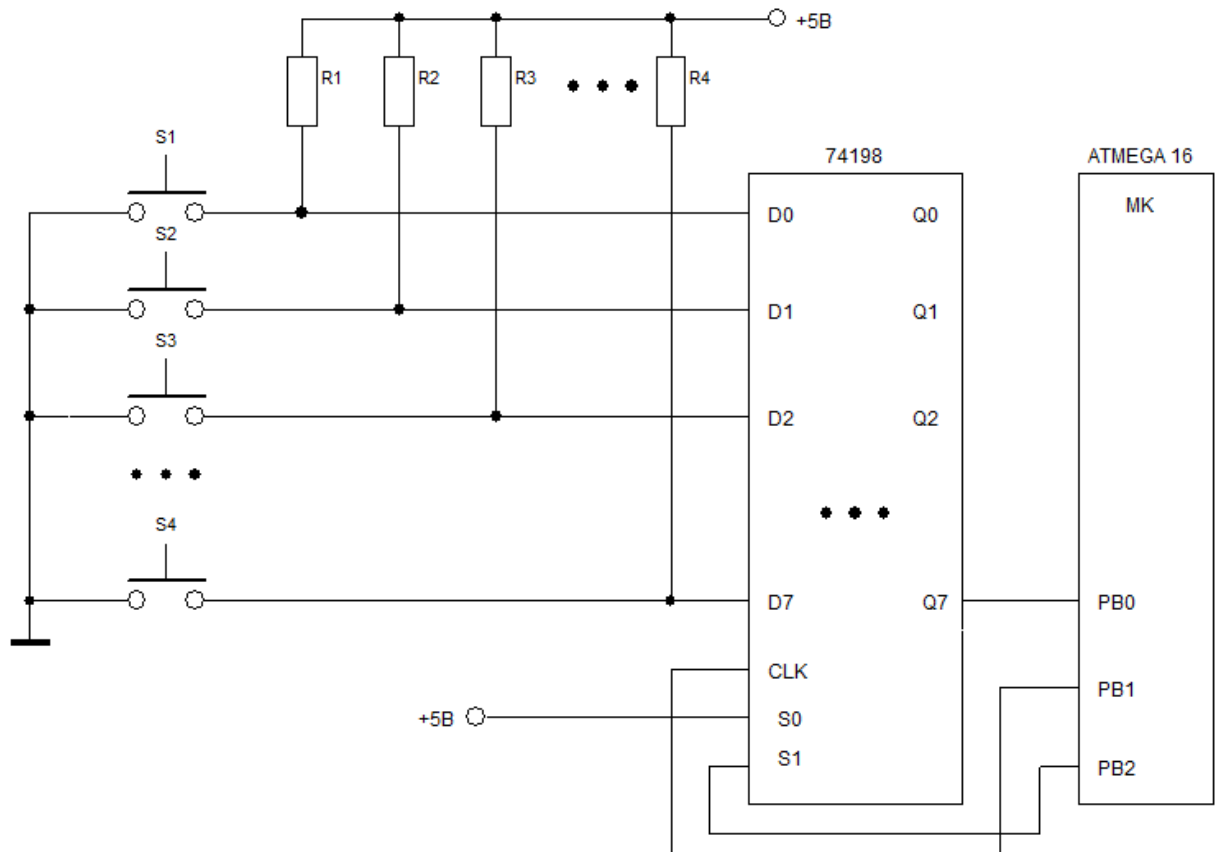


Рисунок 1.7 - Підключення клавіатури з використанням зрушуючого регістра

Для вирішення поставленого завдання можна використовувати зрушуючий регістр SN74198N (аналог К155ИР13). Регістр має вхідний порт (D0 - D7), вихідний порт (Q0 ... Q7) і сигнали управління (CLK, S0, S1). Від восьми кнопок S0 ... S7 сигнали поступають на вхідний порт. При високому рівні сигналу на входах S0 і S1, що управляють, у момент спаду імпульсу на вході CLK, на вихід регістра завантажуються ті дані, які в даний момент знаходяться на вході (D0 ... D7).

Напрямок зрушення даних в регістрі залежить від комбінації сигналів на входах S0 і S1. При високому рівні сигналу на вході S0 і низькому на вході

S1 дані на вихідному порту зрушуються у бік старшого біта по спадаючому фронту імпульсу на тактовому вході CLK.

Таким чином, алгоритм програми мікроконтролера, що управляє, по опиту клавіатури повинен складатися з послідовності наступних дій:

- 1) встановити високий рівень сигналу на входах S0 і S1, що управляють і сформувати спад імпульсу на вході CLK;
- 2) встановити низький рівень сигналу на вході S0;
- 3) зчитати біт з виходу Q7;
- 4) сформувати імпульс на вході CLK для зрушення даних в регістрі;
- 5) перехід до пункту 3 і повтор операцій п. 3, 4 і 5 ще 7 разів.

При використанні додаткового зрушуючого регістра можна збільшити кількість кнопок до 16. Максимальна кількість кнопок обмежується лише максимально допустимим часом на сканування клавіатури.

1.1.3 Використання двійкового лічильника і мультиплексора

Підключити 16-контактну клавіатуру до трьох ліній введення–виведення МК (рис. 1.8) можна за допомогою чотирьохрозрядного двійкового лічильника СТ і шістнадцяти каналного мультиплексора МХ [3].

Лінія P1.1 здійснює скидання лічильника а лінія P1.0 - приріст значення показань лічильника.

Сукупність сигналів на виході лічильника дозволяє послідовно передавати стан кожної клавіші, підключеної до входів мультиплексора. Програмно в МК створюється додатковий внутрішній лічильник, що працює синхронно із зовнішнім лічильником DD2. Обнуленню внутрішнього лічильника відповідає видача строба скидання по лінії P1.1, а приросту – видача сигналу по P1.0. Тому в кожен момент часу опитується клавіша, еквівалентна стану внутрішнього лічильника з коефіцієнтом перерахунку 16. Для реалізації подібного способу сканування клавіатури можна застосувати наступний метод.

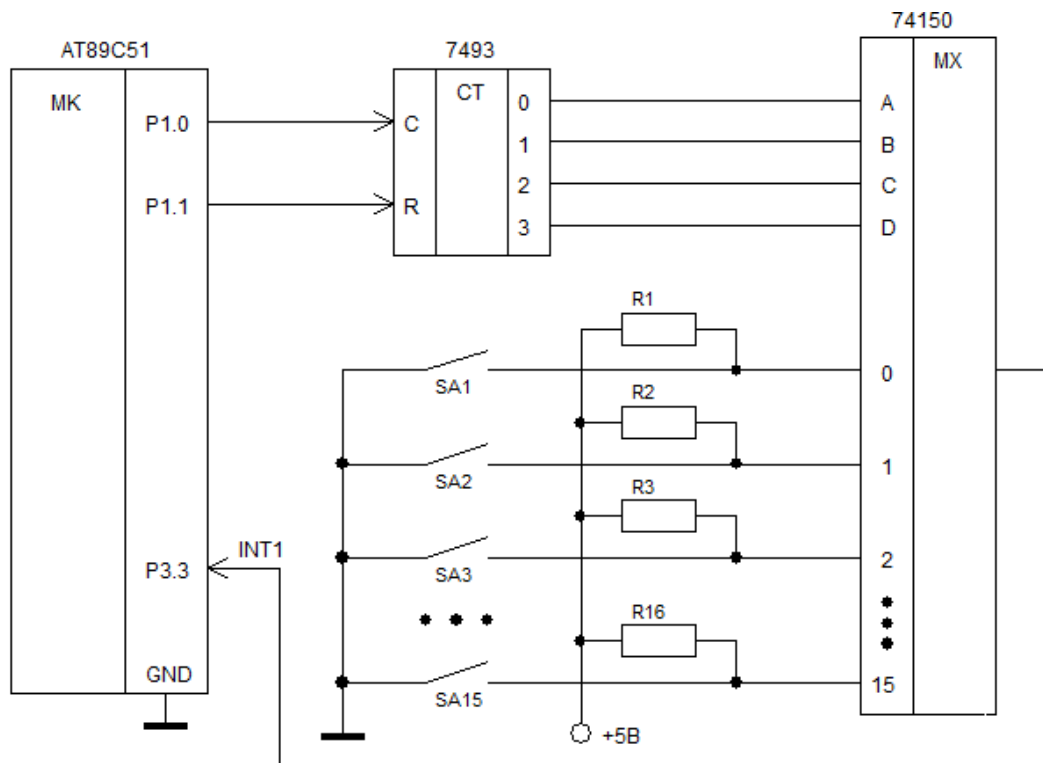


Рисунок 1.8 – Підключення клавіатури з використанням двійкового лічильника

Організовується безперервна обробка переривання по циклічному переповнюванню внутрішнього таймера МК. Під час обробки переривання виконуються наступні дії:

- а) завантаження уставки в таймер (задається частота сканування клавіатури);
- б) видача строба на пристрій зовнішнього лічильника;
- в) пристрій внутрішнього лічильника, аналіз входу P3.3. Якщо $INT1 = 0$, натискує клавіша, номер якої дорівнює значенню лічильника;
- г) якщо коефіцієнт перерахунку досягнутий, то треба виставити нуль на внутрішньому лічильнику і подати строб по лінії P1.1 на зовнішній лічильник.

Приведену схему досить просто можна модифікувати на іншу кількість опитуваних клавіш, схемним шляхом змінюючи модуль рахунку зовнішнього лічильника і, відповідно, змінивши програмним шляхом модуль рахунку внутрішнього.

Частоту сканування клавіатури доцільно вибирати в інтервалі 50 ... 2000 Гц рівній або кратній частоті, необхідній для роботи інших вузлів системи.

1.2 Арифметично – логічний пристрій з функціями суматора з накопиченням інформації

Дискретна техніка оперує класом пристроїв, призначення яких полягає у виконанні арифметичних дій з двійковими числами. Особливість арифметичних пристроїв полягає в тому, що сигналам приписуються не логічні, а арифметичні значення 1 і 0 і дії над ними підлягають законам двійкової арифметики. Для опису їх роботи також зручно користуватися таблицями істинності. Найважливіша з арифметичних операцій – складання (підсумовування). Окрім прямого призначення вона використовується і при інших операціях: віднімання – це складання, в якому від'ємник перетвориться в зворотний, а потім в додатковий код, а множення і ділення – це послідовне складання і віднімання. До арифметичних пристроїв відносять також вузли, що виконують спеціальні операції: порівняння двох чисел і виявлення парності заданих чисел (визначення паритету) [4].

Суматори призначені для арифметичного складання двох чисел. З принципу складання багаторозрядних двійкових чисел виходить, що в кожному i -розряді знаходиться сума S трьох чисел по модулю два: доданків A_i , B_i і перенесення, яке надійшло із молодшого розряду P_i , і формується сигнал перенесення в старший розряд P_{i+1} .

Суматори за принципом дії підрозділяються на комбінаційні і накопичувальні. Розрізняють суматори паралельної дії і послідовної дії.

У цифровій обчислювальній техніці використовуються однорозрядні схеми, що підсумовують, з двома і трьома входами, причому перші називаються напівсуматорами а другі – повними однорозрядними суматорами. Напівсуматори можуть використовуватися лише для підсумовування молодших

розрядів чисел. Повні однорозрядні суматори мають додатковий третій вхід, на який подається перенесення з попереднього розряду при підсумовуванні багаторозрядних чисел [4].

У суматорі з накопиченням інформації результат обчислення записується в буферний регістр (регістр з паралельним записом та паралельним зчитуванням інформації) за допомогою додаткової операції.

Паралельні регістри - це пристрої, призначені для запису, зберігання і надання інформації, представлені у вигляді двійкового коду. Для зберігання кожного двійкового розряду в регістрі використовується одна тригерна комірка. Для запам'ятовування багаторозрядних слів необхідне число тригерів об'єднують разом і розглядають як єдиний функціональний вузол – регістр [4].

Структурна схема регістра цього типу представлена на рисунку 1.9. Запис інформації в паралельні регістри здійснюється паралельним кодом, тобто у всі розряди регістра одночасно. Їх функція зводиться лише до прийому, зберігання і передачі інформації. У зв'язку з цим паралельні регістри називають регістрами пам'яті.

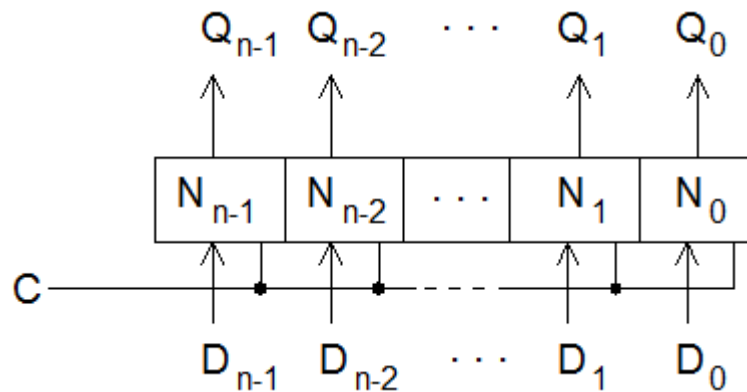


Рисунок 1.9 – Структурна схема паралельного регістра

Інформація (число) записується у всі розряди регістра, у всі D – тригери одночасно, тобто паралельним кодом. При подачі управляючого сигналу $C = 1$, інформація по входах $D_1 - D_4$ записується одночасно у відповідні розряди чотирьох D – тригерів (рис. 1.10) [4].

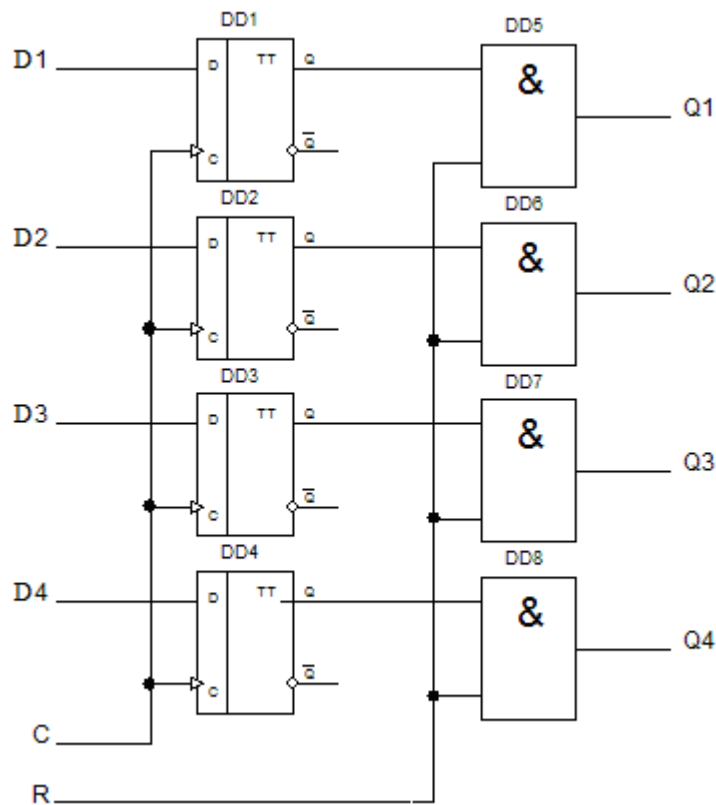


Рисунок 1.10 – Паралельний регістр на тактованих D – тригерах

Регістри, що випускаються промисловістю, інколи об'єднують на кристалі мікросхеми з іншими вузлами, в парі з якими регістри часто використовуються в схемах цифрової апаратури.

При $C = R = 0$ інформація зберігається в регістрі пам'яті, а при $R = 1$ відбувається паралельне зчитування інформації.

Умовним зображенням регістра на рисунку 1.11 (а) користуються тоді, коли на схемі необхідно показати кожен вхід і вихід даних. Якщо ж тракт даних розглядається як єдине, збільшене поняття (шина даних), то користуються позначенням, показаним на рисунку 1.11 (б) [4].

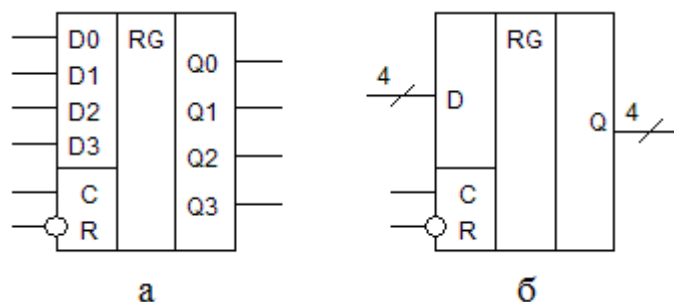


Рисунок 1.11 – Умовне позначення паралельного регістра

Схема чотирьохрозрядного паралельного суматора з послідовним перенесенням і накопиченням інформації приведена на рисунку 1.12.

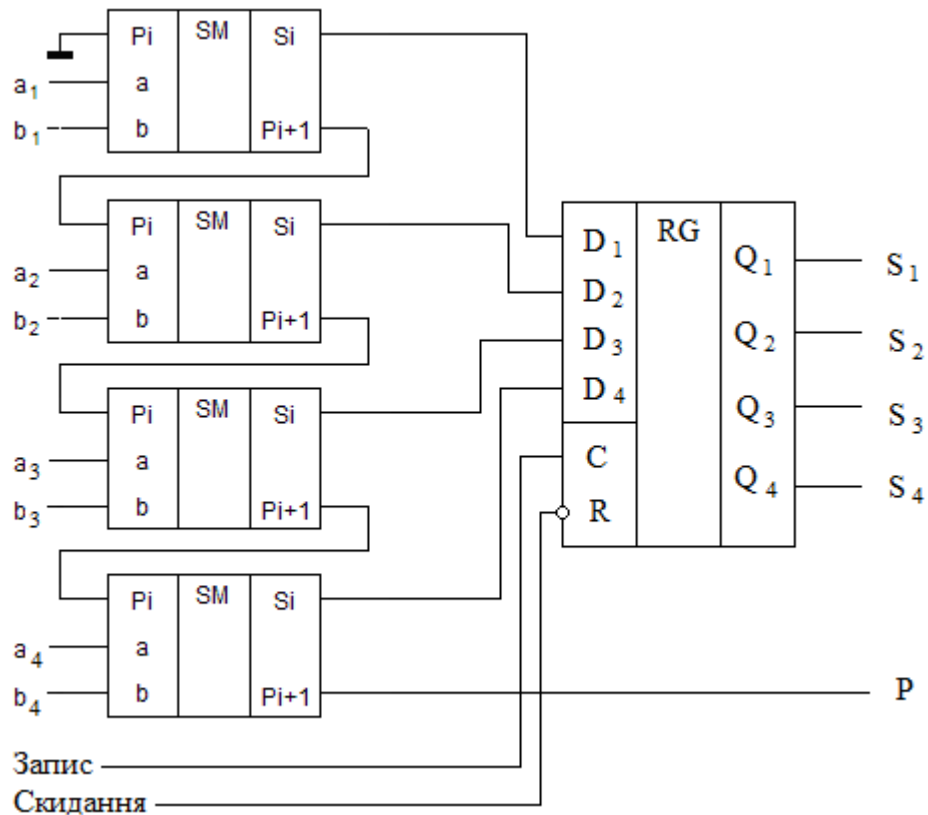


Рисунок 1.12 – Паралельне підсумовування чотирьохрозрядних чисел з послідовним перенесенням і накопиченням інформації

Кількість суматорів дорівнює числу розрядів чисел. Вихід перенесення P_{i+1} кожного суматора з'єднується з входом перенесення P_i наступного більш старшого розряду. На вході перенесення молодшого розряду встановлюється потенціал «0», оскільки сигнал перенесення сюди не поступає. Доданки a_i і b_i підсумовуються у всіх розрядах одночасно, а перенесення P_{i+1} поступає із закінченням операції складання в попередньому розряді. Швидкодія таких суматорів обмежена затримкою перенесення, оскільки формування перенесення на виході старшого розряду не може статися до тих пір, поки сигнал перенесення не пошириться по всьому колу суматорів. При побудові паралельних суматорів з паралельним перенесенням застосовуються спеціальні вузли – блоки прискореного перенесення [4]. Принцип прискореного перенесення

полягає в тому, що для кожного двійкового розряду додатково знаходяться два сигнали:

G – утворення перенесення і H – поширення перенесення.

$$G_i = a_i \cdot b_i$$

$$H_i = a_i + b_i$$

В разі $G_i = 1$, тобто $a_i = b_i = 1$, в даному i -розряді формується сигнал перенесення $P_i = 1$ в наступний вищий розряд незалежно від формування функцій суми в попередніх розрядах.

Якщо хоч би один з доданків a_i або b_i дорівнює «1», тобто $H_i = 1$, то перенесення в подальший розряд проводиться за наявності сигналу перенесення з попереднього розряду.

Якщо $H_i = H_{i-1} = 1$ і при цьому існує сигнал перенесення P_i з попереднього в i -розряд, то перенесення проводиться відразу в $i-2$ розряд.

У загальному випадку процес формування прискореного перенесення описується наступним рівнянням:

$$P_{i+1} = G_i + H_i \cdot G_{i+1} + H_i \cdot H_{i-1} \cdot G_{i-2} + \dots + H_i \cdot H_{i-1} \cdot \dots \cdot H_2 \cdot H_1 \cdot P_1$$

Блоки прискореного перенесення випускаються в інтегральному виконанні у вигляді окремих мікросхем або безпосередньо з схемою суматора, або арифметико-логічного пристрою в одній мікросхемі.

Метою роботи являється – розробка та розрахунок вузлів кодуєчого пристрою з сканованою клавіатурою для суматора з накопиченням інформації.

Для досягнення поставленої мети необхідно вирішити наступні завдання:

- розробити пристрій кодування інформації на 16-клавішній сканованій клавіатурі з буферним регістром;
- розробити арифметичний логічний пристрій – чотирьох розрядний паралельний суматор з накопиченням інформації;
- розробити пристрій відображення отриманої інформації.

2 Розробка кодуючого пристрою з сканованою клавіатурою для суматорів арифметичних логічних пристроїв

Для розрахунку складових частин пристрою згідно з поставленими завданнями необхідно обрати функціональну схему зв'язку частин між собою (рис. 2.1).

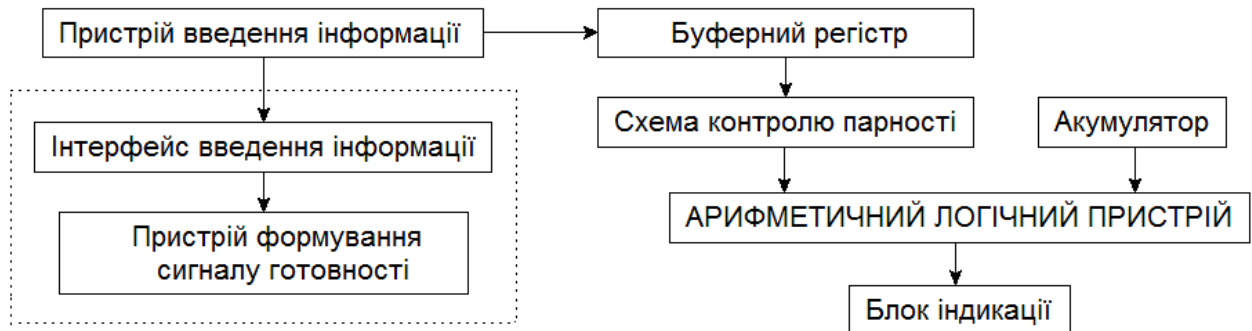


Рисунок 2.1 – Функціональна схема кодуючого пристрою з сканованою клавіатурою для суматорів арифметичних логічних пристроїв

2.1 Розрахунок пристрою введення інформації

2.1.1 Кодуючий пристрій на основі сканованої клавіатури

Розрахуємо кодуючий пристрій на основі сканованої клавіатури на 16 клавіш. Клавіші підключені до джерела живлення і можуть знаходитися в станах «0» і «1». Для сканування включення клавіш використовуємо мультиплексор, який працює відповідно до таблиці станів (табл. 2.1).

Математична модель функціонування мультиплексора:

$$\begin{aligned}
 Q = & S_0 \overline{A} \overline{B} \overline{C} \overline{D} + S_1 \overline{A} \overline{B} \overline{C} D + S_2 \overline{A} \overline{B} C \overline{D} + S_3 \overline{A} \overline{B} C D + S_4 \overline{A} B \overline{C} \overline{D} + S_5 \overline{A} B \overline{C} D + S_6 \overline{A} B C \overline{D} + \\
 & + S_7 \overline{A} B C D + S_8 A \overline{B} \overline{C} \overline{D} + S_9 A \overline{B} \overline{C} D + S_{10} A \overline{B} C \overline{D} + S_{11} A \overline{B} C D + S_{12} A B \overline{C} \overline{D} + S_{13} A B \overline{C} D + \\
 & + S_{14} A B C \overline{D} + S_{15} A B C D.
 \end{aligned}$$

Таблиця 2.1 – Таблиця станів мультиплексора

№	Входи																				Вихід
	Адреса				Натиснуті клавіші																Q
	A	B	C	D	S ₀	S ₁	S ₂	S ₃	S ₄	S ₅	S ₆	S ₇	S ₈	S ₉	S ₁₀	S ₁₁	S ₁₂	S ₁₃	S ₁₄	S ₁₅	
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	S ₀
1	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	S ₁
2	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	S ₂
3	0	0	1	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	S ₃
4	0	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	S ₄
5	0	1	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	S ₅
6	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	S ₆
7	0	1	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	S ₇
8	1	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	S ₈
9	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	S ₉
10	1	0	1	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	S ₁₀
11	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	S ₁₁
12	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	S ₁₂
13	1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	S ₁₃
14	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	S ₁₄
15	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	S ₁₅

Термін «сканування клавіатури» означає послідовне опитування мультиплексором всіх її елементів.

Проведемо аналіз функціонування мультиплексора згідно з табличною та математичною моделями (рис. 2.2).

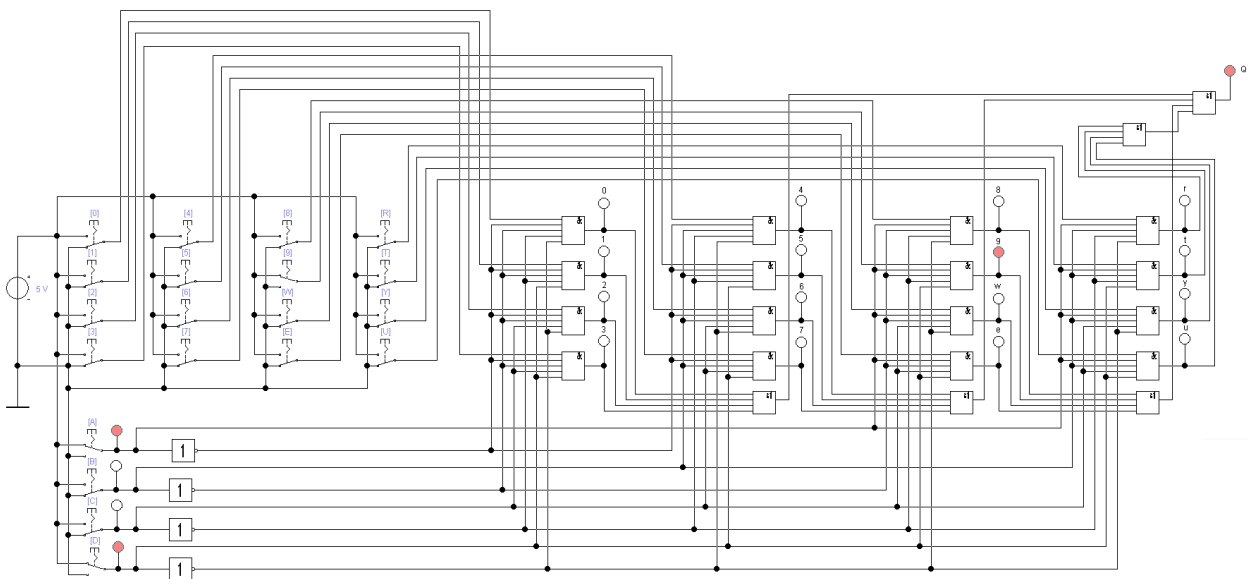


Рисунок 2.2 – Схемне моделювання мультиплексора клавіатури

На клавіатурі натиснута клавіша 9. Ця інформація за адресою 1001 передається в мультиплексор., що підтверджується відповідними індикаторами. Сигнал Q з виходу мультиплексора можливо отримати як у прямому так і у інверсному вигляді. Адресне сканування клавіш здійснюється за допомогою лічильника.

Лічильники - це цифрові автомати, внутрішні стани яких визначаються лише кількістю сигналів "1", що прийшли на вхід [4]. Сигнали "0" не змінюють їх внутрішні стани.

За призначенням лічильники можуть бути підсумовуючими, віднімаючими і реверсивними. Підсумовуючі лічильники виконують складання числа імпульсів, що поступають на вхід, з тим числом, яке зберігалось в ньому.

Розрахуємо двійковий підсумовуючий лічильник з порядком рахунку $K_{\text{рах.}} = 16$. Для його побудови необхідно $m = \log_2 16 = 4$ тригера, що відповідає чотирьом розрядам двійкового числа (коду 8-4-2-1). У таблиці станів такого лічильника (табл. 2.2) вхідний сигнал x^n позначимо через 1, $Q4^n$ – старший розряд, $Q1^n$ – молодший розряд.

Таблиця 2.2 – Таблиця станів лічильника

X^n	$Q4^n$	$Q3^n$	$Q2^n$	$Q1^n$	$Q4^{n+1}$	$Q3^{n+1}$	$Q2^{n+1}$	$Q1^{n+1}$
1	0	0	0	0	0	0	0	1
1	0	0	0	1	0	0	1	0
1	0	0	1	0	0	0	1	1
1	0	0	1	1	0	1	0	0
1	0	1	0	0	0	1	0	1
1	0	1	0	1	0	1	1	0
1	0	1	1	0	0	1	1	1
1	0	1	1	1	1	0	0	0
1	1	0	0	0	1	0	0	1
1	1	0	0	1	1	0	1	0
1	1	0	1	0	1	0	1	1
1	1	0	1	1	1	1	0	0
1	1	1	0	0	1	1	0	1
1	1	1	0	1	1	1	1	0
1	1	1	1	0	1	1	1	1
1	1	1	1	1	0	0	0	0

З аналізу таблиці видно:

- тригер молодшого розряду Q1 перемикається від кожного вхідного сигналу;
- другий розряд Q2 перемикається через два вхідні сигнали;
- третій розряд Q3 перемикається через чотири вхідні сигнали;
- четвертий розряд Q4 перемикається через вісім вхідних сигналів.

Таким чином, частота перемикання кожного наступного тригера зменшується вдвічі. Отже, лічильник можна побудувати як коло послідовно включених рахункових тригерів. Побудуємо такий лічильник на JK-тригерах, що працюють в рахунковому режимі (рис. 2.3). У схемі JK-тригери перетворені в T-тригери шляхом подачі «1» на вхід J і K [4].

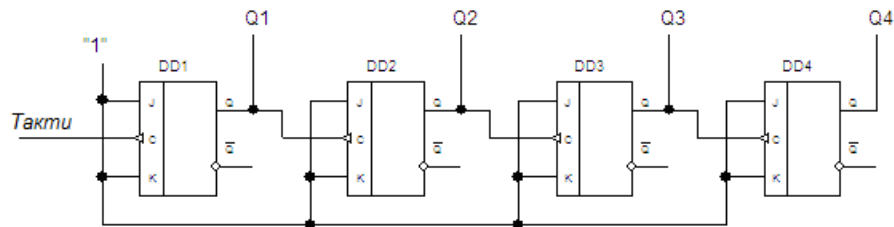


Рисунок 2.3 – Схема двійкового підсумовуючого лічильника з послідовним перенесенням

Оскільки тригери мають інверсний динамічний вхід, то кожен подальший тригер перемикатиметься при скиданні в «0» попереднього тригера (рис. 2.4).

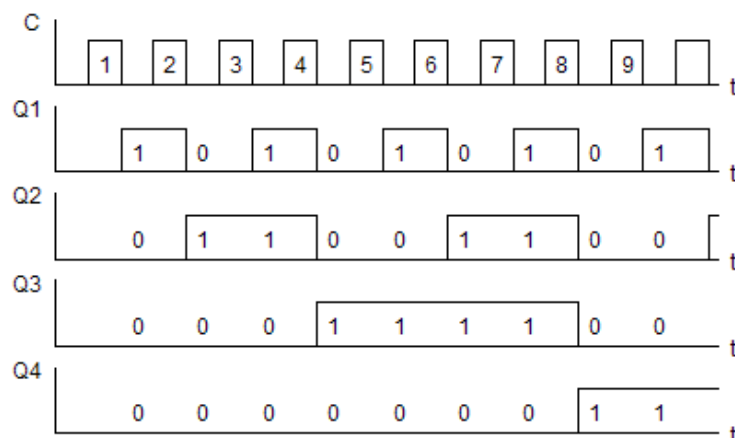


Рисунок 2.4 – Діаграма функціонування двійкового підсумовуючого лічильника з послідовним перенесенням

Розробимо пристрій формування сигналу готовності (рис. 2.5).

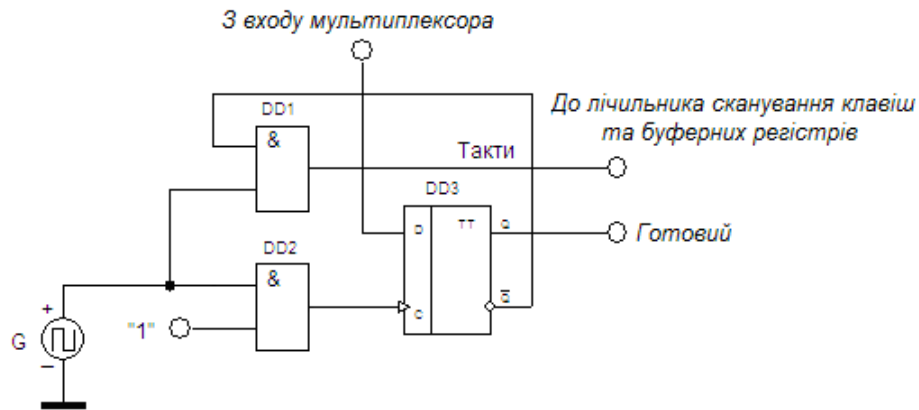


Рисунок 2.5 - Пристрій формування сигналу готовності

Вихідний код перебирається лічильником до тих пір, поки не буде натиснута необхідна клавіша, при цьому на виході мультиплексора логічна 1, яка записується в тригер DD3, і формує сигнал «Готовий», який відображається індикатором. Відповідно на інверсному виході тригера DD1 – логічний 0. Він поступає на один з входів елемента I (DD1), до іншого входу якого підключений генератор прямокутних імпульсів. Такий стан блокує лічильник, та буферні регістри. Лічильник зупиняє рахунок і на виході схеми фіксується код натиснутої клавіші. При відпусканні клавіші цикл сканування відновлюється за допомогою елемента I (DD1). Елемент DD2 забезпечує функціонування тригера DD3. Аналіз функціонування пристрою формування сигналу готовності показує правильність завданих режимів (рис. 2.6).

2.1.2 Буферний регістр

Буферний регістр призначений для зберігання проміжної інформації і може бути реалізований за схемою регістра з паралельним введенням і паралельним виведенням інформації (рис. 2.7). Для зберігання кожного двійкового розряду в регістрі використовується одне тригерне вічко. Для запам'ятовування багаторозрядних слів необхідне число тригерів об'єднують разом і розглядають як єдиний функціональний вузол – регістр.

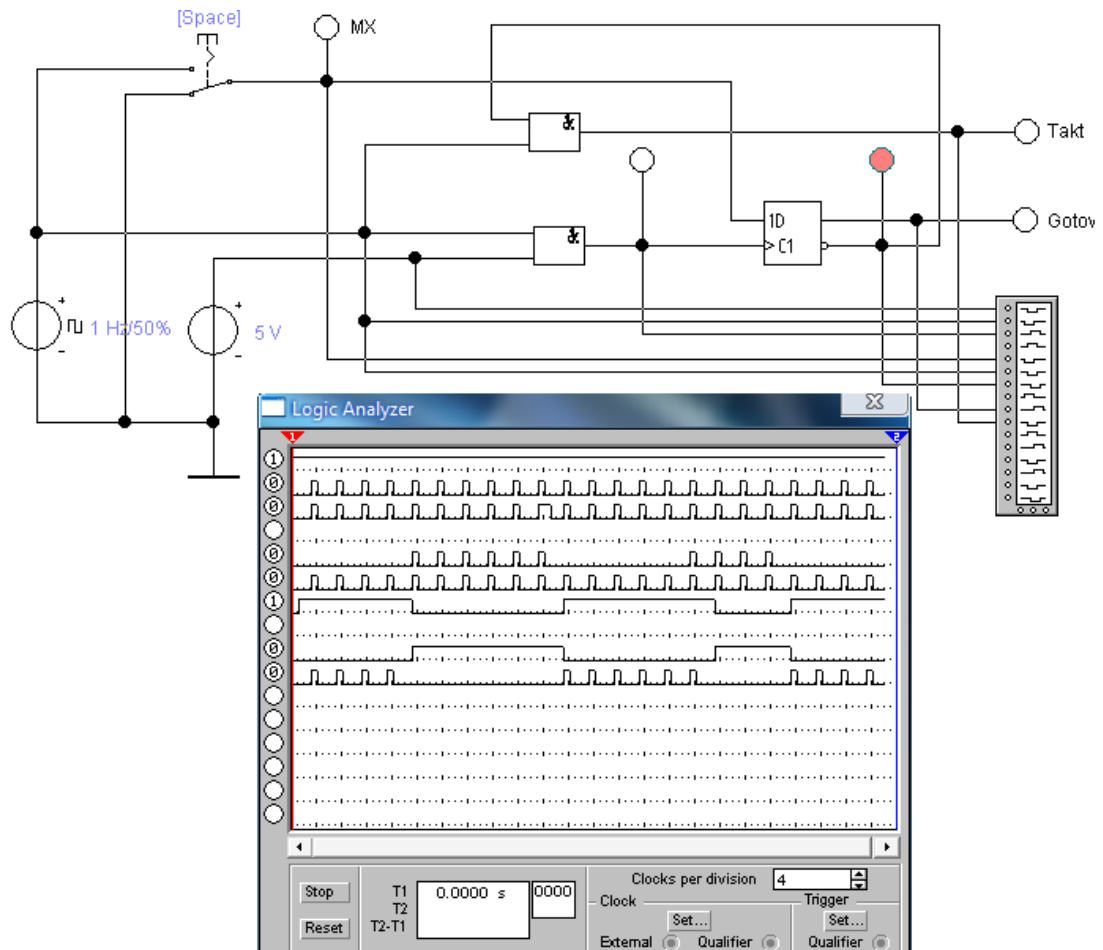


Рисунок 2.6 – Аналіз функціонування пристрою формування сигналу готовності

Запис інформації в паралельні регістри здійснюється паралельним кодом, тобто у всі розряди регістра одночасно. Їх функція зводиться лише до прийому, зберігання і передачі інформації.

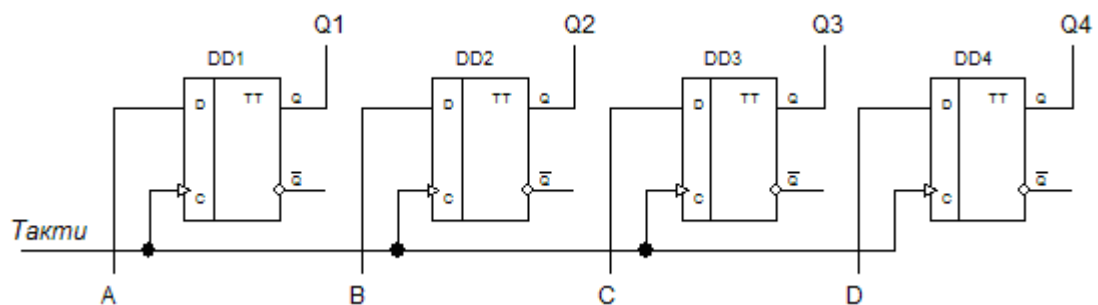


Рисунок 2.7 - Регістр з паралельним введенням і паралельним виведенням інформації

У зв'язку з цим паралельні регістри називають регістрами пам'яті. Як розряди регістра пам'яті використовуються D-тригери, що синхронізуються,

якщо інформація поступає у вигляді однофазних сигналів. Елементна база розрахованих вузлів може бути різноманітна. Аналіз функціонування в програмних засобах показує, що в якості лічильника можна використати мікросхему K555IE5, в якій JK-тригери включені по схемі T тригерів і з'єднані поспідовно [5]. Кодуючий пристрій із сканованою клавіатурою (від 0 до 15) формує чотирьохрозрядний двійковий код і містить: блок сканування на лічильнику K555IE5 (7493) і мультиплексорі K155КП1 (74150), формувач сигналу «Готовий» побудовано на D-тригері, елементах І-НІ, І, тактованих генератором імпульсів частотою 1 Гц. Генератор імпульсів може бути зібраний на елементарній логіці, або вибраний з номінального ряду серій K555 або K155. Вихідний код запам'ятовується буферним регістром, зібраним на мікросхемі K555ТМ8 (74175) (рис. 2.8) [5].

2.2 Схема контролю парності

Схема контролю парності застосовується для виявлення одиночних помилок, викликаних перешкодами в лінії зв'язку або в блоках пам'яті. Метод заснований на підрахунку числа одиниць в переданих в лінію або переданих в пам'ять на зберігання порції інформації, причому, якщо число одиниць парне - функція парності P (Parity) дорівнює нулю [4]. Для чотирьохрозрядного двійкового числа таблиця станів схеми контролю парності представлена в таблиці 2.3.

Карта Карно:

		Y4		
		1		1
	1		1	
		1		1
Y2	1		1	
		Y3		
				Y1

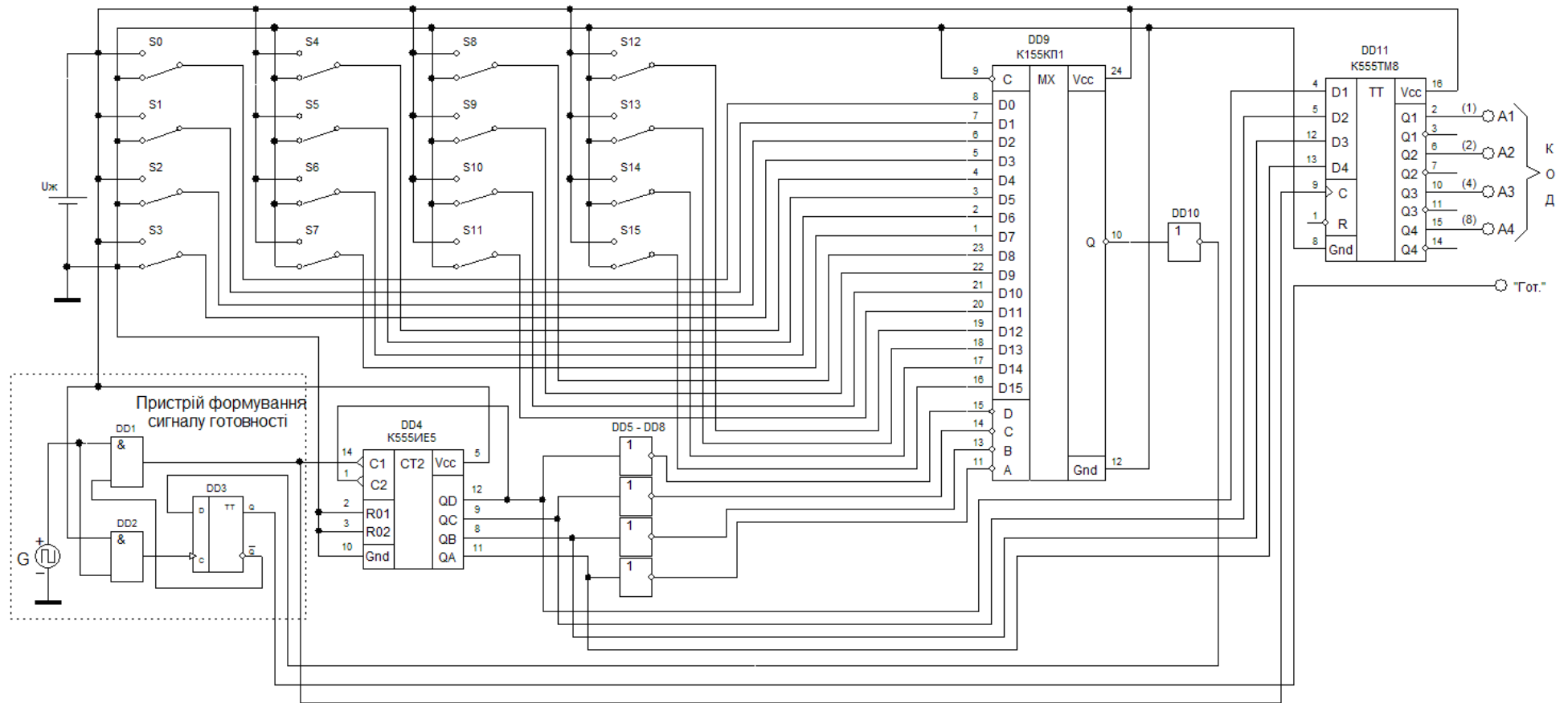


Рисунок 2.8 – Пристрій кодування інформації на 16-клавішній сканованій клавіатурі з буферним регістром

Рівняння функціонування:

$$\begin{aligned}
 P &= \overline{Y_4} \overline{Y_3} \overline{Y_2} Y_1 + \overline{Y_4} \overline{Y_3} Y_2 \overline{Y_1} + \overline{Y_4} Y_3 \overline{Y_2} \overline{Y_1} + \overline{Y_4} Y_3 Y_2 Y_1 + Y_4 \overline{Y_3} \overline{Y_2} \overline{Y_1} + Y_4 \overline{Y_3} Y_2 Y_1 + \\
 &+ Y_4 Y_3 \overline{Y_2} \overline{Y_1} + Y_4 Y_3 Y_2 \overline{Y_1} = \overline{Y_4} \overline{Y_3} (\overline{Y_2} Y_1 + Y_2 \overline{Y_1}) + \overline{Y_4} Y_3 (\overline{Y_2} \overline{Y_1} + Y_2 Y_1) + \\
 &+ Y_4 \overline{Y_3} (\overline{Y_2} \overline{Y_1} + Y_2 Y_1) + Y_4 Y_3 (\overline{Y_2} \overline{Y_1} + Y_2 Y_1) = \overline{Y_4} \overline{Y_3} (Y_2 \oplus Y_1) + \overline{Y_4} Y_3 (\overline{Y_2} \oplus \overline{Y_1}) + \\
 &+ Y_4 \overline{Y_3} (\overline{Y_2} \oplus \overline{Y_1}) + Y_4 Y_3 (Y_2 \oplus Y_1) = (Y_2 \oplus Y_1) (\overline{Y_4} \oplus \overline{Y_3}) + (\overline{Y_2} \oplus \overline{Y_1}) (Y_4 \oplus Y_3) = \\
 &= (Y_2 \oplus Y_1) \oplus (Y_4 \oplus Y_3)
 \end{aligned}$$

Схемна реалізація і умовне позначення приведені на рисунку 2.9.

Таблиця 2.3 – Таблиця станів схеми контролю парності

Входи				Вихід
Y4	Y3	Y2	Y1	P
0	0	0	0	×
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

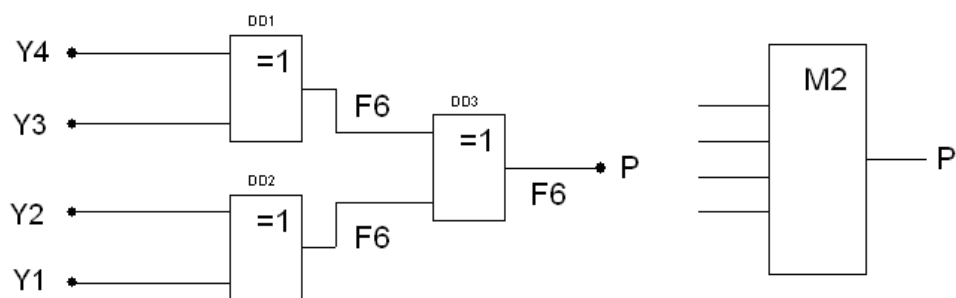


Рисунок 2.9 – Схема контролю парності

Символом M2 позначена операція - "сума по модулю два".

По 4-дротяній лінії зв'язку (рис. 2.10) передається паралельний двійковий код $Y_4 Y_3 Y_2 Y_1$, а приймається код $X_4' X_3' X_2' X_1'$ [4].

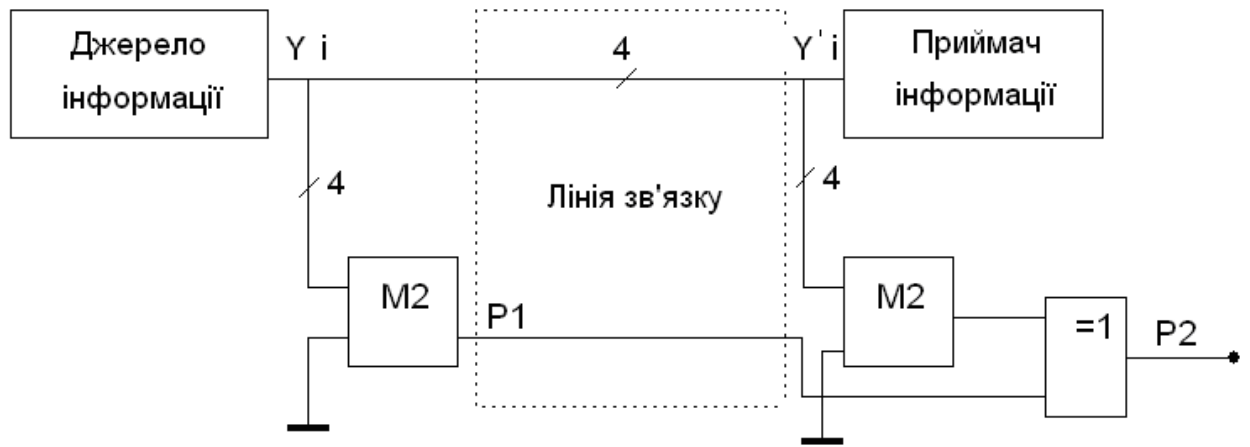


Рисунок 2.10 – Контроль передачі двійкового паралельного коду

Тоді величина $P1 = (Y4 \oplus Y3) \oplus (Y2 \oplus Y1)$. На приймальному кінці лінії зв'язку $P2 = (Y4' \oplus Y3') \oplus (Y2' \oplus Y1')$.

Підставляючи в останню формулу вираження для $P1$ і групуючи змінні в однойменні пари, отримаємо: $P2 = (Y4 \oplus Y4') \oplus (Y3 \oplus Y3') \oplus (Y2 \oplus Y2') \oplus (Y1 \oplus Y1')$. З останнього вираження виходить, що якщо передача пройшла без спотворень то $Y_i = Y'_i$ и $Y_i \oplus Y'_i = 0$, а $P2 = 0$. При спотворенні одного і в загальному випадку непарного числа біт функція $P2 = 1$. Експериментальна схема контролю парності представлена на рисунку 2.11.

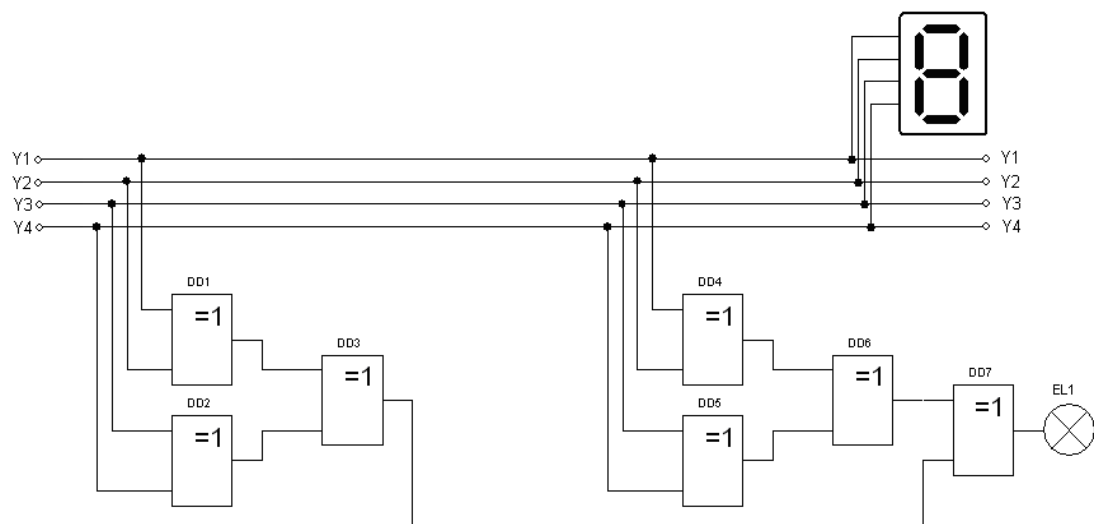


Рисунок 2.11 – Експериментальна схема контролю парності

2.3 Вибір схеми генератора імпульсів

Генератор імпульсів призначений для узгодження роботи всіх вузлів пристрою, що розробляється з частотою 1 Гц.

Широка зміна частоти імпульсів (близько 50 тисяч разів), що генеруються, забезпечує генератор, зібраний за схемою, що представлена на рисунку 2.12. Мінімальна частота імпульсів тут близько 0,25 Гц. Тривалість імпульсів регулюється резистором R1. Частоту дотримання можна визначити по формулі:

$$f = \frac{1}{2} R1C1,$$

де f – частота, Гц (1 Гц); $R1$ – опір, Ом (20 к); $C1$ – ємність, Ф (200 мк).

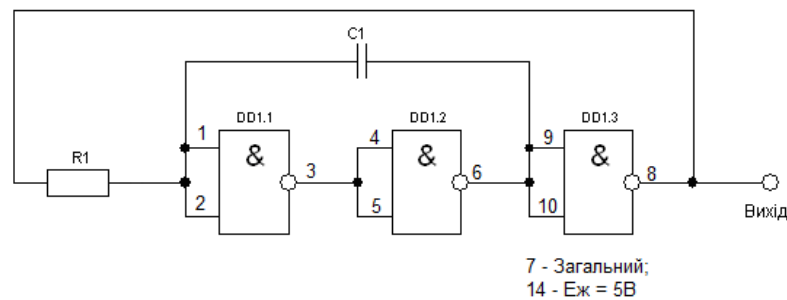


Рисунок 2.12 – Схема генератора імпульсів

Для побудови схеми використаємо мікросхему К 555 ЛА3 (рис. 2.13).

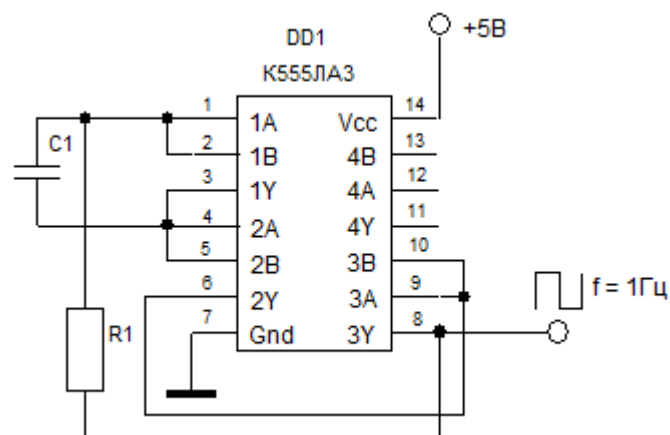


Рисунок 2.13 – Генератор імпульсів з частотою 1 Гц

2.4 Акумулятор

Акумулятор є 4-розрядним регістром, в якому зберігаються константи, які вибираються з пристрою постійного запам'ятовування 4×4. Таким чином він може бути схемою, яка зібрана на регістровій пам'яті.

У паралельному регістрі на тактованих D-тригерах код константи, що запам'ятовується, подається на інформаційні входи всіх тригерів і записується в регістр з приходом сигналу «Запис» (рис. 2.14). Вихідна інформація змінюється з подачею нового вхідного слова і приходом наступного сигналу запису. Число тригерів дорівнює максимальній розрядності слів, що зберігаються. Схема електрична принципова акумулятора представлена на рисунку 2.15.

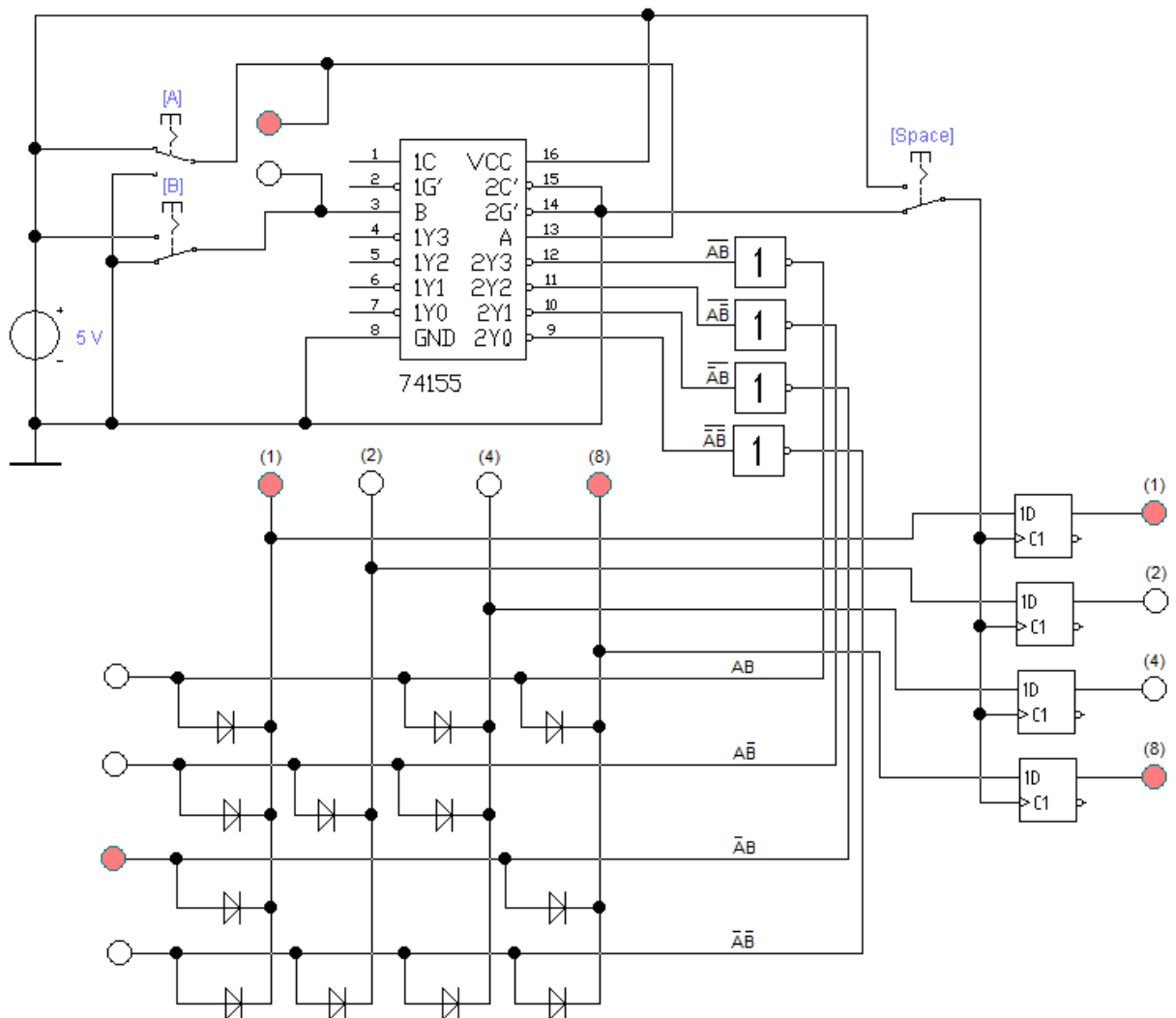


Рисунок 2.14 – Моделювання схеми акумулятора в програмному забезпеченні Electronics Workbench

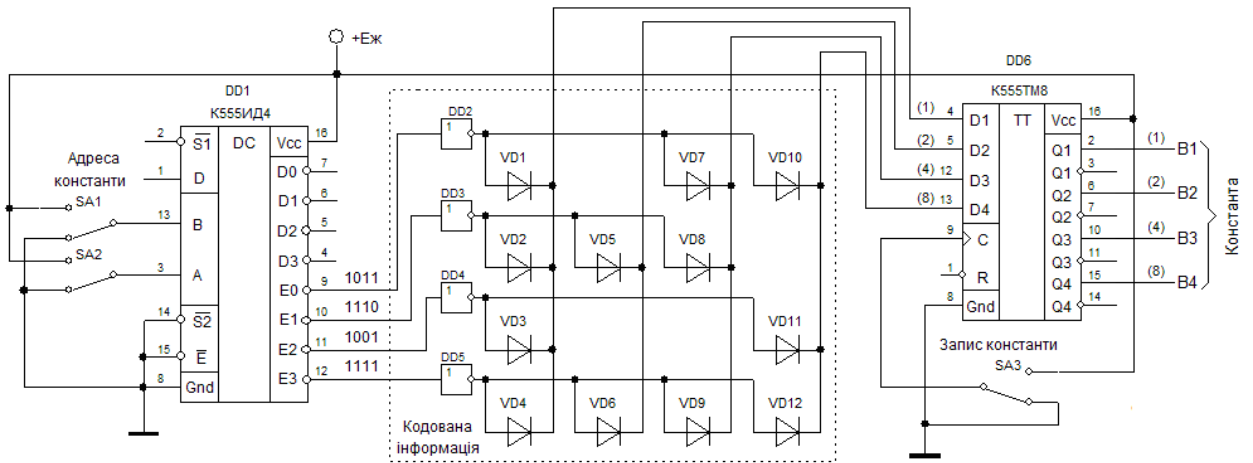


Рисунок 2.15 - Схема електрична принципова акумулятора

2.5 Арифметичний логічний пристрій

Відповідно до завдання арифметичний логічний пристрій являє собою чотирьох розрядний паралельний суматор з накопиченням інформації. Число напівсуматорів тут дорівнює числу розрядів.

Вихід перенесення P кожного суматора сполучений з входом перенесення наступного, більш старшого розряду. Доданки A_i і B_i складаються у всіх розрядах одночасно, а перенесення P поступає із закінченням операції складання в попередньому розряді.

Згідно з таблицею функціонування суматора (табл. 2.4) можливо скласти рівняння функціонування.

У кожному i -розряді знаходиться сума S_i трьох чисел A_i , B_i і перенесення з молодшого розряду P_i і формується сигнал перенесення в старший розряд P_{i+1} [4].

$$S_i = \overline{A_i} \overline{B_i} P_i + A_i \overline{B_i} P_i + \overline{A_i} B_i P_i + A_i B_i P_i$$

$$P_i = A_i B_i P_i + \overline{A_i} B_i P_i + A_i \overline{B_i} P_i + A_i B_i P_i$$

У вигляді окремих мікросхем випускаються однорозрядні, двохрозрядні і чотирьох розрядні суматори. У сімействі ТТЛШ це мікросхеми HD74LS83A.

Таблиця 2.4 – Таблиця функціонування паралельного суматора

Входи			Виходи	
A_i	B_i	P_i	S_i	P_{i+1}
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
1	1	0	0	1
0	0	1	1	0
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1

Схема функціонування чотирьохрозрядного паралельного суматора представлена на рисунку 2.16.

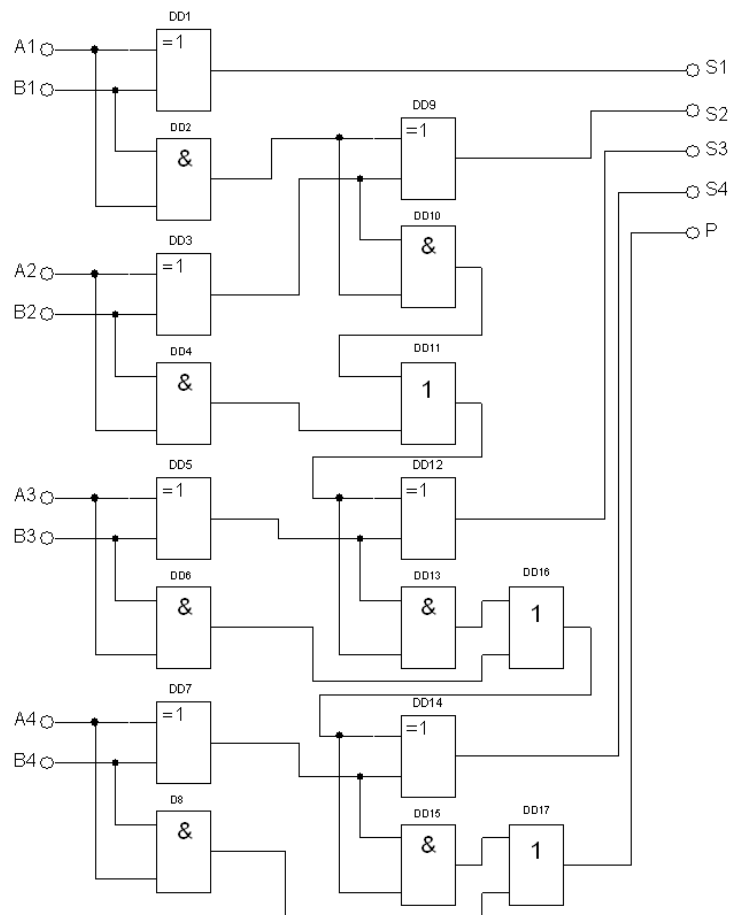


Рисунок 2.16 - Схема функціонування чотирьохрозрядного суматора з послідовним перенесенням

Суматор, що розробляється, з накопиченням інформації, отже в ньому можна використовувати схему регістрової пам'яті на тригерах K555TM2 з додатковими можливостями управління, для розширення логічних можливостей пристрою [5].

Схема електрична принципова чотирьохрозрядного паралельного суматора з накопиченням інформації представлена на рисунку 2.17.

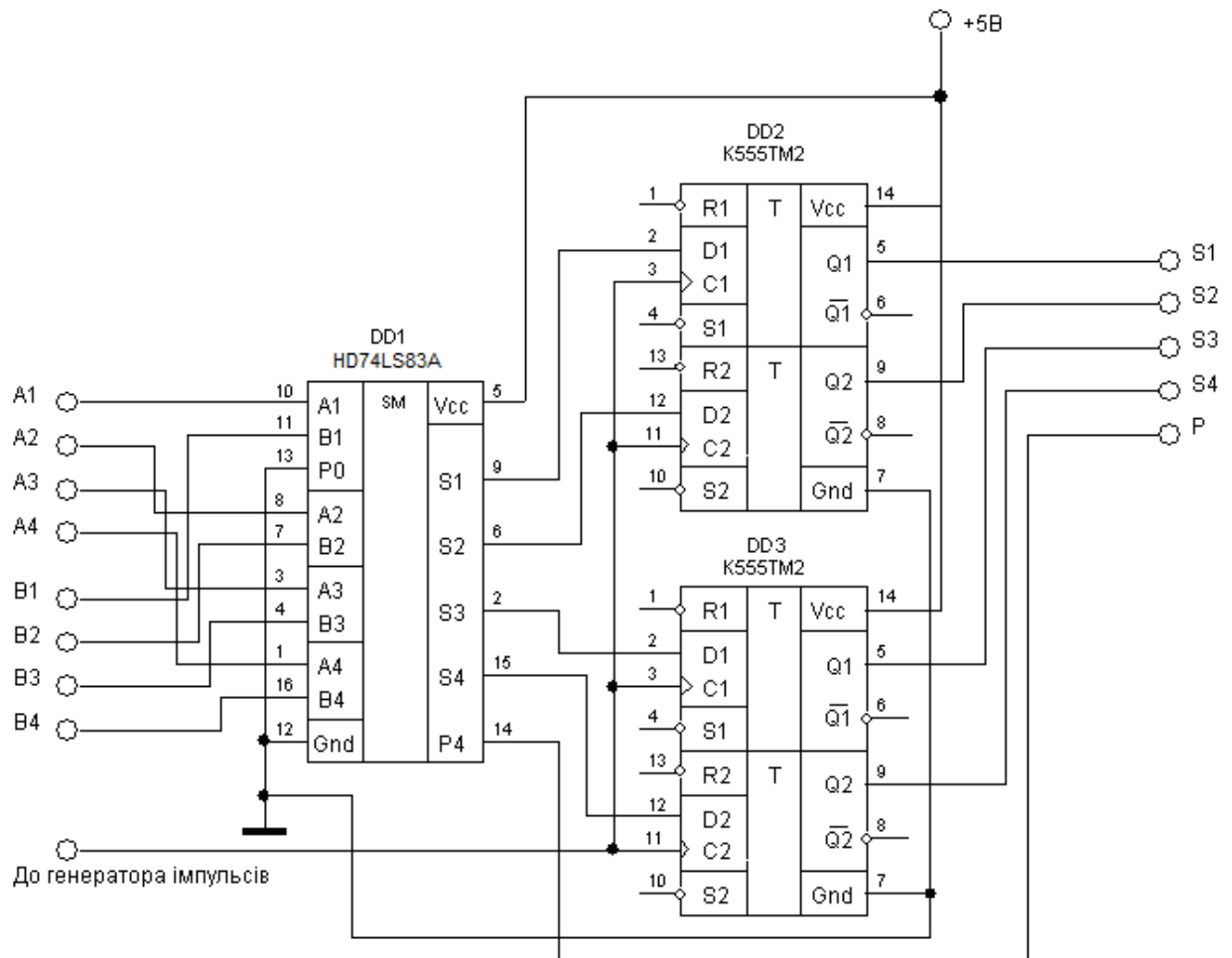


Рисунок 2.17 - Схема електрична принципова чотирьохрозрядного паралельного суматора з накопиченням інформації

Виводи R1, S1, R2, S2 мікросхем DD2, DD3 можна використовувати для скидання інформації суматора, незалежно від сигналів, які поступають з клавіатури і акумулятора на відповідні входи мікросхеми DD1.

2.6 Пристрій відображення інформації

Результати обчислень необхідно представити на двох семисегментних індикаторах. Проведемо аналітичне моделювання пристрою перетворення двійкового коду чисел в код семисегментних індикаторів [4].

Максимальне число $A4A3A2A1$, яке поступає на схему суматора з сканованої клавіатури у десятковому еквіваленті 15, у двійковому $(1111)_2$. Максимальне число $B4B3B2B1$, яке може бути закодоване в акумуляторі у вигляді константи також у десятковому еквіваленті 15, у двійковому $(1111)_2$. Таким чином, максимальне сумарне число $PS4S3S2S1$, яке може бути відображене на індикаторах, у десятковому еквіваленті 30, у двійковому еквіваленті $(11110)_2$. Розряд P – сигнал переносу суматора з ваговим значенням 16. У наборах елементних баз ТТЛШ логіки відсутні перетворювачі п'ятирозрядного коду в код семисегментних індикаторів. Для спрощення схемотехніки пристрою відображення інформації необхідно її представити у двійково-десятковому коді (число 30 у десятковому еквіваленті, буде представлено у двійково-десятковому еквіваленті як $(0011\ 0000)_2$, що надасть можливість використовувати перетворювачі чотирьохрозрядних кодів $Y4Y3Y2Y1$ та $X4X3X2X1$ у коди семисегментних індикаторів.

Таблиця функціонування пристрою відображення інформації (табл. 2.6) описує алгоритм функціонування перетворювача п'ятирозрядного двійкового коду 16-8-4-2-1 у двійково-десятковий код $Y4Y3Y2Y1\ X4X3X2X1$ (0-0-20-30 8-4-2-1) з подальшим перетворенням у коди двох семисегментних індикаторів (рис. 2.18).

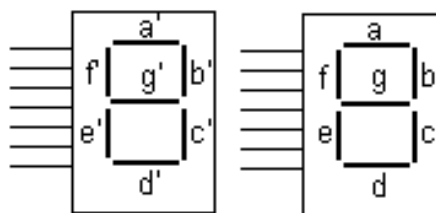


Рисунок 2.18 – Семисегментні індикатори для представлення отриманої інформації

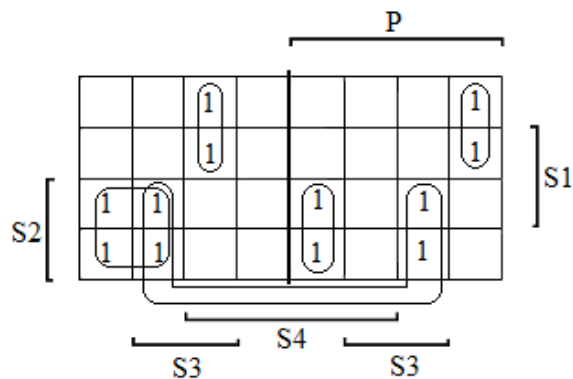
Таблиця 2.6 - Таблиця функціонування перетворювача двійкового коду чисел в код семисегментних індикаторів

№	P	S4	S3	S2	S1	Y4	Y3	Y2	Y1	X4	X3	X2	X1	a'	b'	c'	d'	e'	f'	g'	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	0	1	1	1	1	1	1	0
1	0	0	0	0	1	0	0	0	0	0	0	0	1	1	1	1	1	1	1	0	0	1	1	0	0	0	0
2	0	0	0	1	0	0	0	0	0	0	0	1	0	1	1	1	1	1	1	0	1	1	0	1	1	0	1
3	0	0	0	1	1	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0	1	1	1	1	0	0	1
4	0	0	1	0	0	0	0	0	0	0	1	0	0	1	1	1	1	1	1	0	0	1	1	0	0	1	1
5	0	0	1	0	1	0	0	0	0	0	0	1	0	1	1	1	1	1	1	0	1	0	1	1	0	1	1
6	0	0	1	1	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1	0	1	0	1	1	1	1	1
7	0	0	1	1	1	0	0	0	0	0	1	1	1	1	1	1	1	1	1	0	1	1	1	0	0	0	0
8	0	1	0	0	0	0	0	0	0	1	0	0	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1
9	0	1	0	0	1	0	0	0	0	1	0	0	1	1	1	1	1	1	1	0	1	1	1	1	0	1	1
10	0	1	0	1	0	0	0	0	1	0	0	0	0	0	1	1	0	0	0	0	1	1	1	1	1	1	0
11	0	1	0	1	1	0	0	0	1	0	0	0	1	0	1	1	0	0	0	0	0	1	1	0	0	0	0
12	0	1	1	0	0	0	0	0	1	0	0	1	0	0	1	1	0	0	0	0	1	1	0	1	1	0	1
13	0	1	1	0	1	0	0	0	1	0	0	1	1	0	1	1	0	0	0	0	1	1	1	1	0	0	1
14	0	1	1	1	0	0	0	0	1	0	1	0	0	0	1	1	0	0	0	0	0	1	1	0	0	1	1
15	0	1	1	1	1	0	0	0	1	0	1	0	1	0	1	1	0	0	0	0	1	0	1	1	0	1	1
16	1	0	0	0	0	0	0	0	0	1	0	1	1	0	0	1	1	0	0	0	0	1	0	1	1	1	1
17	1	0	0	0	1	0	0	0	1	0	1	1	1	0	1	1	0	0	0	0	1	1	1	0	0	0	0
18	1	0	0	1	0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	1	1	1	1	1	1	1
19	1	0	0	1	1	0	0	0	1	1	0	0	1	0	1	1	0	0	0	0	1	1	1	1	0	1	1
20	1	0	1	0	0	0	0	1	0	0	0	0	0	1	1	0	1	1	0	1	1	1	1	1	1	1	0
21	1	0	1	0	1	0	0	0	1	0	0	0	0	1	1	0	1	1	0	1	0	1	1	0	0	0	0
22	1	0	1	1	0	0	0	1	0	0	0	1	0	1	1	0	1	1	0	1	1	1	0	1	1	0	1
23	1	0	1	1	1	0	0	1	0	0	0	1	1	1	1	0	1	1	0	1	1	1	1	1	0	0	1
24	1	1	0	0	0	0	0	1	0	0	1	0	0	1	1	0	1	1	0	1	0	1	1	0	0	1	1
25	1	1	0	0	1	0	0	1	0	0	1	0	1	1	1	0	1	1	0	1	1	0	1	1	0	1	1
26	1	1	0	1	0	0	0	1	0	0	1	1	0	1	1	0	1	1	0	1	1	0	1	1	0	1	1
27	1	1	0	1	1	0	0	1	0	0	1	1	1	1	1	0	1	1	0	1	1	1	1	0	0	0	0
28	1	1	1	0	0	0	0	1	0	1	0	0	0	1	1	0	1	1	0	1	1	1	1	1	1	1	1
29	1	1	1	0	1	0	0	1	0	1	0	0	1	1	1	0	1	1	0	1	1	1	1	1	0	1	1
30	1	1	1	1	0	0	0	1	1	0	0	0	0	1	1	1	1	0	0	1	1	1	1	1	1	1	0
31	1	1	1	1	1	0	0	1	1	0	0	0	1	1	1	1	1	0	0	1	0	1	1	0	0	0	0

Математична модель перетворювача двійкового коду 16-8-4-2-1 у двійково-десятковий код.

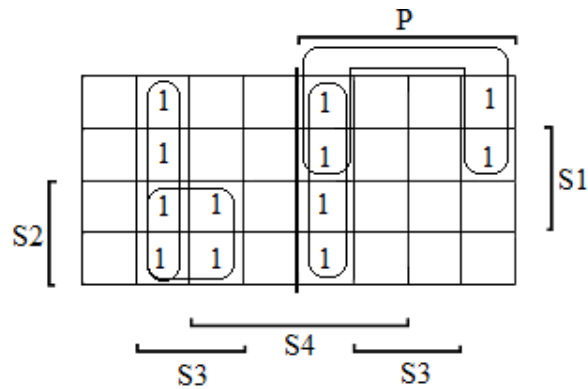
$$X1 = S1.$$

$$X2 = \overline{P}S4S3S2S1 + \overline{P}S4S3S2S1 + \overline{P}S4S3S2S1 + \overline{P}S4S3S2S1 + \overline{P}S4S3S2S1 + \\ + \overline{P}S4S3S2S1 + \overline{P}S4S3S2S1 + \overline{P}S4S3S2S1 + \overline{P}S4S3S2S1 + \overline{P}S4S3S2S1 + \\ + \overline{P}S4S3S2S1 + \overline{P}S4S3S2S1$$



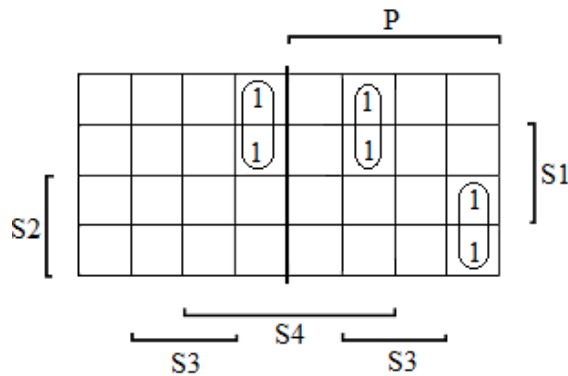
$$X2 = \overline{P}S4S2 + \overline{S4}S3S2 + \overline{P}S4S3S2 + \overline{P}S4S3S2 + \overline{P}S4S3S2.$$

$$\begin{aligned}
 X3 = & \overline{P}\overline{S4}\overline{S3}\overline{S2}\overline{S1} + \overline{P}\overline{S4}\overline{S3}\overline{S2}S1 + \overline{P}\overline{S4}\overline{S3}S\overline{S2}\overline{S1} + \overline{P}\overline{S4}\overline{S3}S\overline{S2}S1 + \overline{P}\overline{S4}S\overline{S3}\overline{S2}\overline{S1} + \\
 & + \overline{P}\overline{S4}S\overline{S3}\overline{S2}S1 + \overline{P}\overline{S4}S\overline{S3}S\overline{S2}\overline{S1} + \overline{P}\overline{S4}S\overline{S3}S\overline{S2}S1 + \overline{P}\overline{S4}S\overline{S3}S2\overline{S1} + \overline{P}\overline{S4}S\overline{S3}S2S1 + \\
 & + \overline{P}\overline{S4}S\overline{S3}S2\overline{S1} + \overline{P}\overline{S4}S\overline{S3}S2S1
 \end{aligned}$$



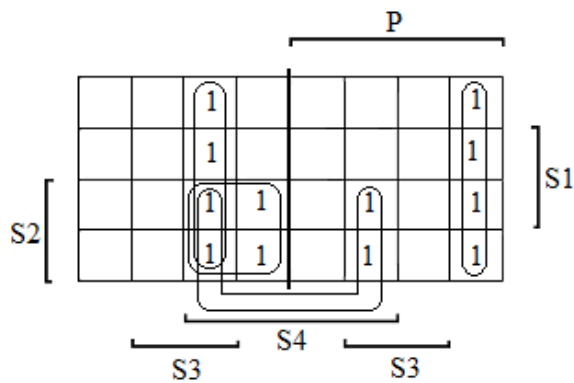
$$X3 = \overline{P}\overline{S4}S3 + \overline{P}\overline{S3}S2 + \overline{P}\overline{S4}S\overline{S3} + \overline{P}\overline{S3}S\overline{S2}.$$

$$\begin{aligned}
 X4 = & \overline{P}\overline{S4}\overline{S3}\overline{S2}\overline{S1} + \overline{P}\overline{S4}\overline{S3}\overline{S2}S1 + \overline{P}\overline{S4}\overline{S3}S\overline{S2}\overline{S1} + \overline{P}\overline{S4}\overline{S3}S\overline{S2}S1 + \overline{P}\overline{S4}S\overline{S3}\overline{S2}\overline{S1} + \\
 & + \overline{P}\overline{S4}S\overline{S3}\overline{S2}S1
 \end{aligned}$$



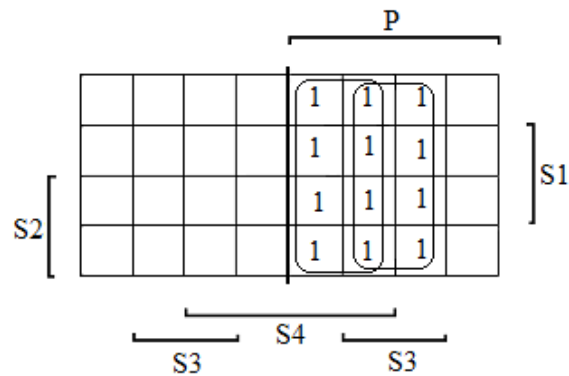
$$X4 = \overline{P}\overline{S4}\overline{S3}S\overline{S2} + \overline{P}\overline{S4}S\overline{S3}S\overline{S2} + \overline{P}\overline{S4}S\overline{S3}S2.$$

$$\begin{aligned}
 Y1 = & \overline{P}\overline{S4}\overline{S3}\overline{S2}\overline{S1} + \overline{P}\overline{S4}\overline{S3}\overline{S2}S1 + \overline{P}\overline{S4}\overline{S3}S\overline{S2}\overline{S1} + \overline{P}\overline{S4}\overline{S3}S\overline{S2}S1 + \overline{P}\overline{S4}S\overline{S3}\overline{S2}\overline{S1} + \\
 & + \overline{P}\overline{S4}S\overline{S3}\overline{S2}S1 + \overline{P}\overline{S4}S\overline{S3}S\overline{S2}\overline{S1} + \overline{P}\overline{S4}S\overline{S3}S\overline{S2}S1 + \overline{P}\overline{S4}S\overline{S3}S2\overline{S1} + \overline{P}\overline{S4}S\overline{S3}S2S1 + \\
 & + \overline{P}\overline{S4}S\overline{S3}S2\overline{S1} + \overline{P}\overline{S4}S\overline{S3}S2S1
 \end{aligned}$$



$$Y1 = \overline{P}\overline{S4}S3 + \overline{P}\overline{S4}S2 + \overline{P}\overline{S4}S\overline{S3}S2 + \overline{P}\overline{S4}S\overline{S3}.$$

$$\begin{aligned}
 Y_2 = & \overline{P}S_4\overline{S_3}\overline{S_2}\overline{S_1} + \overline{P}S_4S_3\overline{S_2}S_1 + \overline{P}S_4\overline{S_3}S_2\overline{S_1} + \overline{P}S_4S_3S_2S_1 + PS_4\overline{S_3}\overline{S_2}\overline{S_1} + \\
 & + PS_4\overline{S_3}S_2S_1 + PS_4S_3\overline{S_2}\overline{S_1} + PS_4S_3S_2\overline{S_1} + PS_4S_3S_2S_1 + PS_4\overline{S_3}\overline{S_2}\overline{S_1} + \\
 & + PS_4S_3\overline{S_2}\overline{S_1} + PS_4S_3S_2S_1
 \end{aligned}$$



$$Y_2 = PS_4 + PS_3.$$

$$Y_3 = 0.$$

$$Y_4 = 0.$$

Проведемо моделювання перетворювача двійкового коду у двійково-десятковий в програмному забезпеченні Electronics Workbench (рис. 2.19).

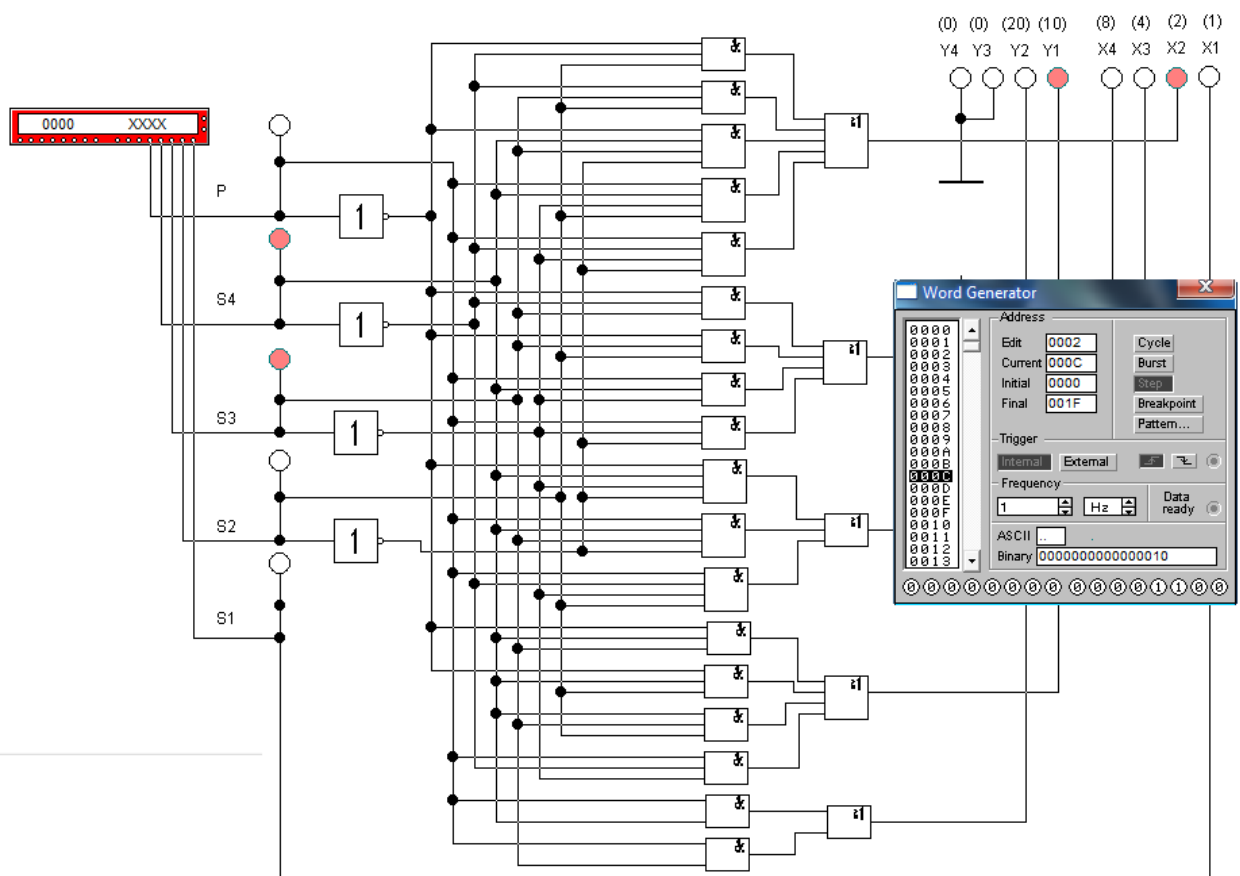


Рисунок 2.19 - Моделювання перетворювача двійкового коду у двійково-десятковий

Схема перетворювача може бути реалізована на мікросхемі ТТЛ логіки K155ПР7 (аналог SN74185) – перетворювача двійкового коду у двійково-десятковий (рис. 2.20) [5].

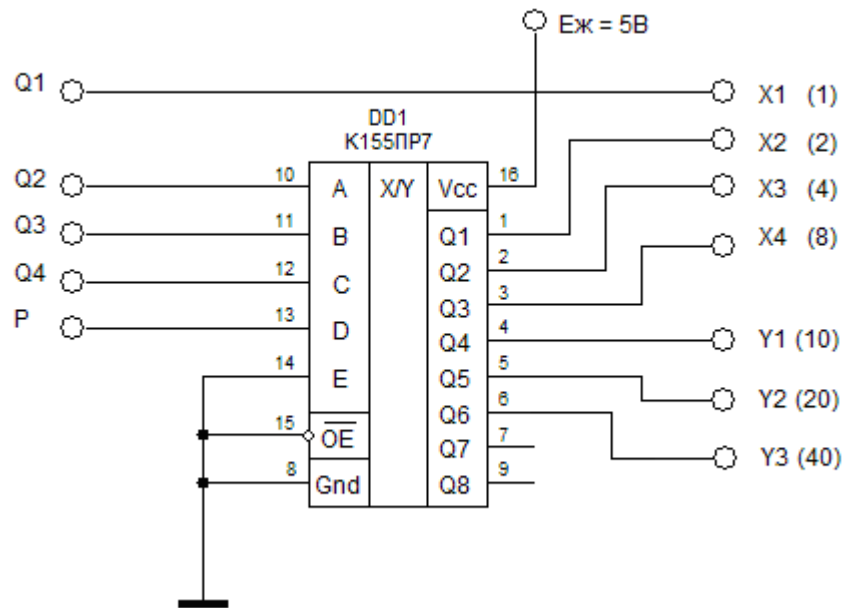


Рисунок 2.20 – Перетворювач двійкового коду у двійково-десятковий на мікросхемі K155ПР7

Мікросхема являє собою дешифратор який перетворює 6-розрядний двійковий код у двійково-десятковий.

Схема містить тільки п'ять входів для 6-розрядного двійкового коду. Це пов'язано з тим, що молодші розряди двійкового та двійково-десятькового коду виявляються однаковими (на рисунку 2.19 вхід S1 та вихід Q1). Тому вхід A мікросхеми представляє собою розряд, який слідує за самим молодшим розрядом 6-розрядного двійкового коду. Наприклад, якщо на входах ABCDE мається код 00001, то це відповідає 2 або 3, оскільки самий молодший розряд 6-розрядного двійкового коду, який не поступає на вхід мікросхеми і не оброблюється, для десяткового числа 2 дорівнює 0, а для десяткового числа 3 дорівнює 1. В обох випадках код, що з'являється на виходах Q5...Q1 дорівнює 00001.

Входи Q8...Q6 використовуються лише для формування сигналів зворотнім кодом.

В нормальному режимі роботи на вхід \overline{OE} подається напруга низького рівня. Якщо на цей вхід подається напруга високого рівня, то на усіх виходах також встановлюється напруга високого рівня незалежно від логічного останніх стану входів. Виходи мають відкритий колектор і тому повинні підключатися до кола живлення +5В через зовнішній опір.

Схема електрична принципова перетворювача двійково-десятькового коду чисел в код семисегментних індикаторів може бути виконана на мікросхемах ТТЛ логіки. Мікросхема 7447РС являє собою перетворювач логічних сигналів з двійкового коду 8-4-2-1 в код семисегментного індикатора з загальним анодом (рис. 2.21) [5].

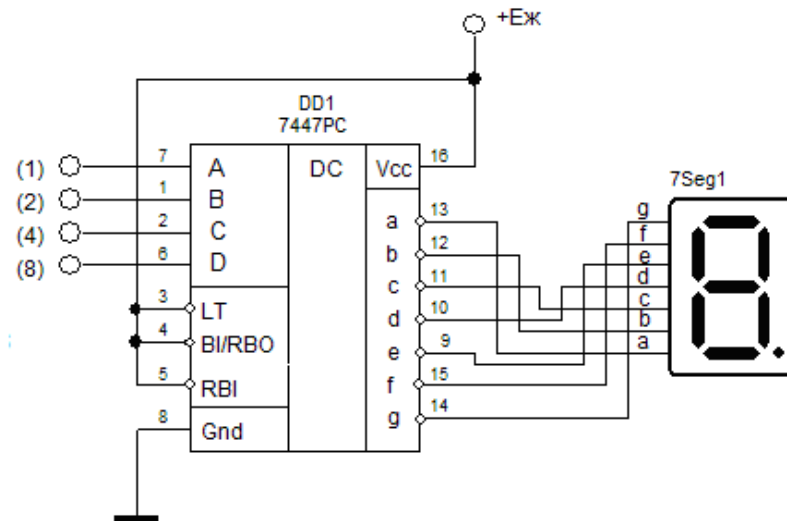


Рисунок 2.21 – Схема перетворення двійкового коду 8-4-2-1 в код семисегментного індикатора на мікросхемі 7447РС

Мікросхема має виходи з відкритим колектором і підвищеною навантаженою здатністю. Призначення виводів представлено в таблиці 2.7. Схема знаходиться в працездатному стані, коли на виводі управління BI/RBO присутній високий рівень. Для перевірки робоздатності мікросхеми на вивід LT подається низький рівень сигналу. При цьому на усіх виходах з'являється логічний 0. Складемо таблицю функціонування перетворювача двійкового коду 8-4-2-1 в код семисегментного індикатора на мікросхемі 7447РС (табл. 2.8).

Таблиця 2.7 – Призначення виводів мікросхеми 7447РС

№ вивода	Призначення
1	Вхід з вісовим значенням розряду (2)
2	Вхід з вісовим значенням розряду (4)
3	Вхід контролю індикатора (LT)
4	Вихід сигналу схеми послідовного погашення (BI/RBO)
5	Вхід сигналу схеми послідовного погашення (RBI)
6	Вхід з вісовим значенням розряду (8)
7	Вхід з вісовим значенням розряду (1)
8	Загальний (Gnd)
9	Вихід сегменту (e)
10	Вихід сегменту (d)
11	Вихід сегменту (c)
12	Вихід сегменту (b)
13	Вихід сегменту (a)
14	Вихід сегменту (g)
15	Вихід сегменту (f)
16	Напруга живлення (+Vcc)

Таблиця 2.8 – Таблиця функціонування перетворювача двійкового коду 8-4-2-1 в код семисегментного індикатора

№	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	1	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	1	1	0	0	0	0	0
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	1	1	0	0
10	1	0	1	0	1	1	1	0	0	1	0
11	1	0	1	1	1	1	0	0	1	1	0
12	1	1	0	0	1	0	1	1	1	0	0
13	1	1	0	1	0	1	1	0	1	0	0
14	1	1	1	0	1	1	1	0	0	0	0
15	1	1	1	1	1	1	1	1	1	1	1

Проведемо аналіз функціонування перетворювача в програмному забезпеченні Electronics Workbench (рис. 2.22).

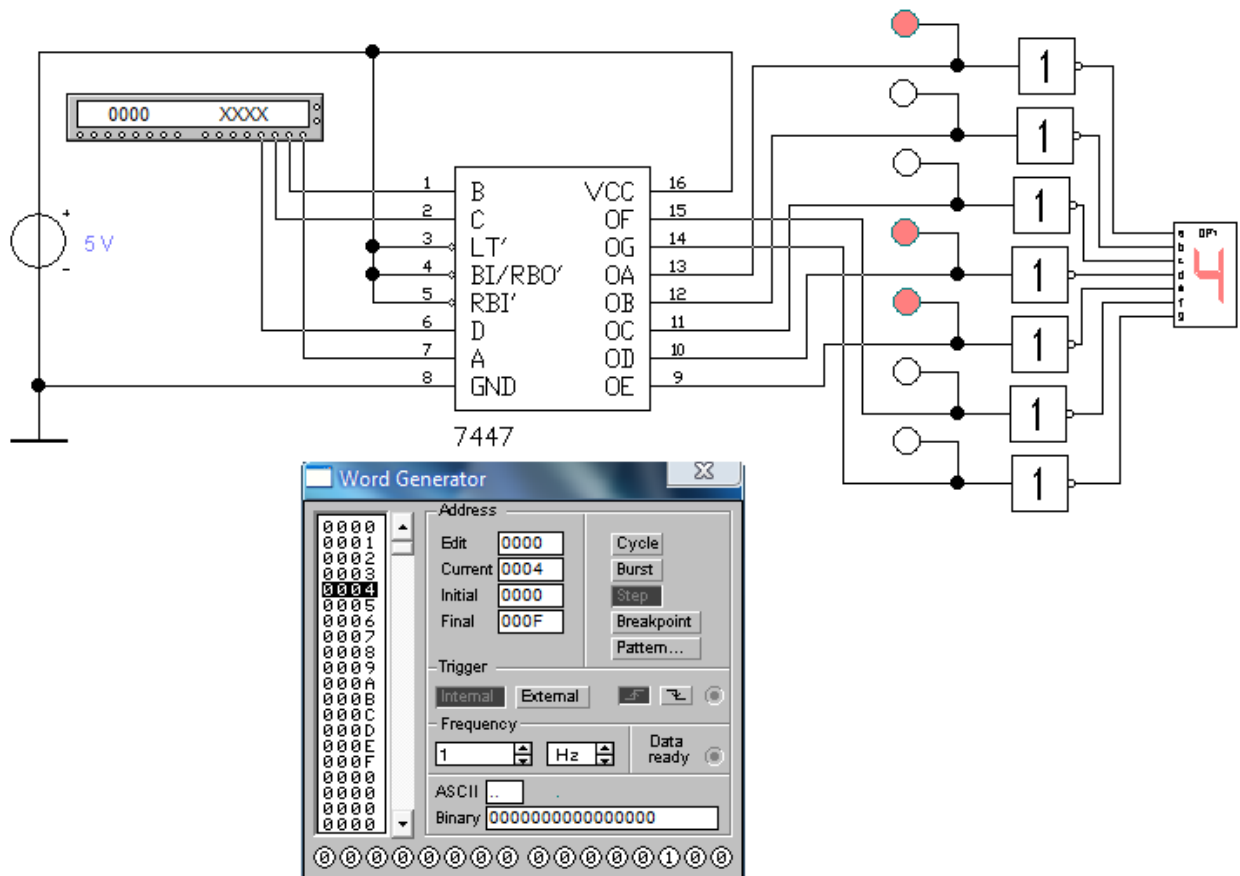


Рисунок 2.22 - Аналіз функціонування перетворювача двійкового коду 8-4-2-1 в код семисегментного індикатора

Активний рівень сигналу на виходах мікросхеми 7447 логічний 0, так як схема з відкритим колектором. В програмному забезпеченні Electronics Workbench використовується семисегментний індикатор з загальним катодом, тому виходи мікросхеми (OA OB OC OD OE OF OG) необхідно інвертувати.

Для відображення інформації отриманого двійково-десятькового коду необхідно включити в схему два світлодіодних індикатора. Проведемо моделювання перетворювача двійкового коду PS4S3S2S1 (16-8-4-2-1) отриманого з суматора з накопиченням інформації у двійково-десятьковий (0-0-20-10 8-4-2-1) з подальшим перетворенням в коди семисегментних індикаторів (рис. 2.23). У аналітичній схемі використаємо Coder, що імітує роботу мікросхеми К155ПР7 і два логічних вузла Invertor, для забезпечення роботи індикаторів.

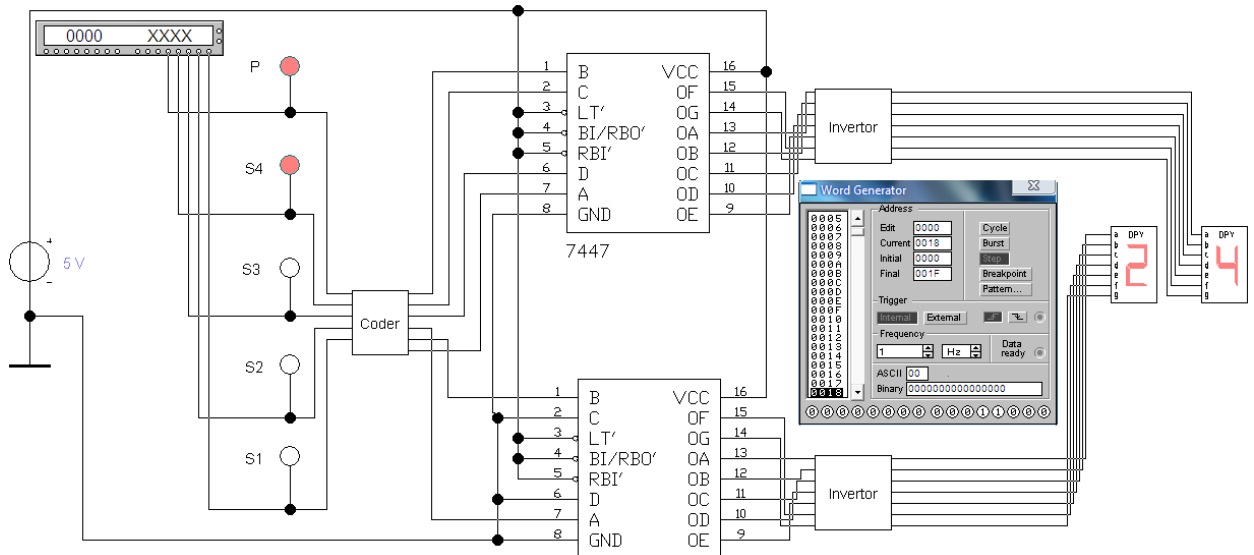


Рисунок 2.21 - Моделювання схеми перетворювача п'ятирозрядного двійкового коду 16-8-4-2-1 перетворенням у коди двох семисегментних індикаторів

Схема електрична принципова пристрою відображення інформації отриманої з суматора з накопиченням інформації на світлодіодних індикаторах представлена на рисунку 2.22.

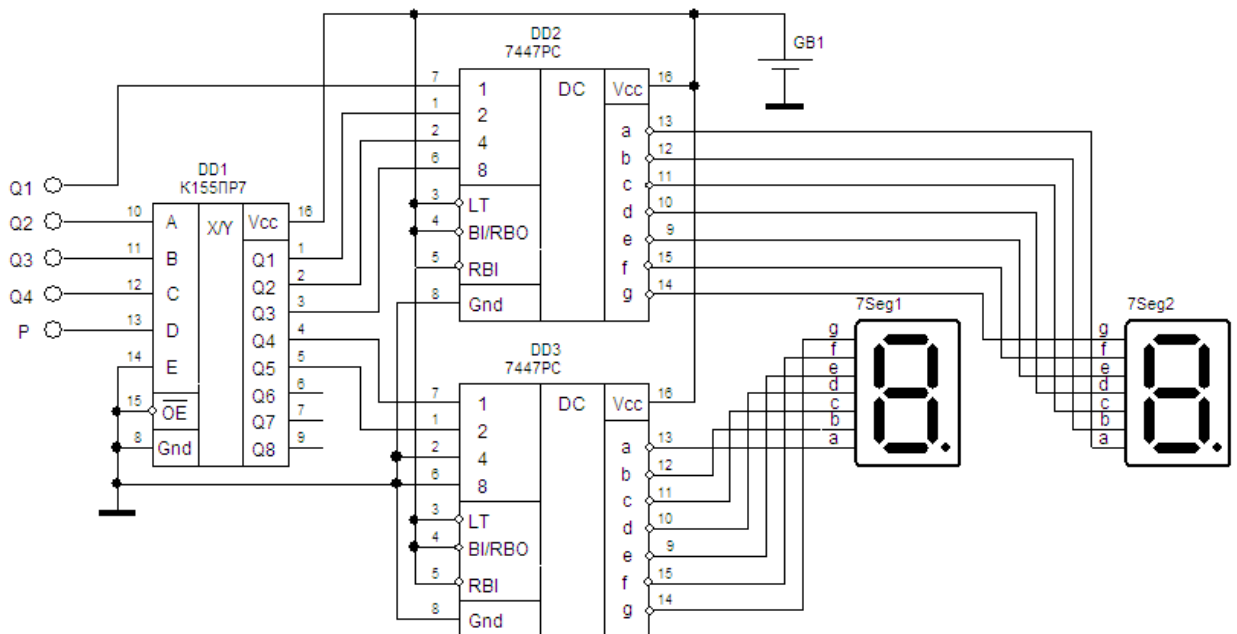


Рисунок 2.22 – Схема електрична принципова пристрою відображення інформації

Розраховані схемні елементи кодуючого пристрою з сканованою клавіатурою для суматора з накопиченням інформації відповідають заданим функціональною схемою умовам. Загальна схема розрахованого пристрою представлена на рисунку 2.23.

Кодуючий пристрій з сканованою клавіатурою для суматора з накопиченням інформації зібрано на 16 мікросхемах ТТЛШ та ТТЛ логіки, що відповідає поставленому завданню по напрузі живлення, споживній потужності, часу спрацювання.

Пристрій кодується інформацією, що записана в акумуляторі і обирається комбінацією натиснутих клавіш SA1...SA2 (адреса константи) та SA3 (запис константи). Інформація акумулятора складеться з кодом натиснутої на сканованій клавіатурі клавіши (S0...S15) в суматорі з накопиченням інформації. При натисканні клавіши клавіатури спрацьовує блок формування сигналу «Готов» (індикатор VD13). На буферному регістрі DD11 записується код натиснутої клавіши. При відпусканні натиснутої клавіши клавіатури інформація буферного регістра обнуляється. Код клавіші передається, для подальшої обробки, через «Схему контролю парності». При появі порушень в тракті передачі інформації спрацьовує схема індикації на світлодіоді VD14.

Інформація, що отримується з запам'ятовуючого пристрою суматора, для візуального контролю, відображається на світлодіодних семисегментних індикаторах. Для подальшої обробки отримана пристроєм кодування інформація представляється у двійковому та двійково-десятковому кодах.

Проведений аналіз схемотехнічних рішень вузлів кодуючого пристрою з сканованою клавіатурою для суматора з накопиченням інформації проказує правильність функціонування, згідно з поставленим завданням.

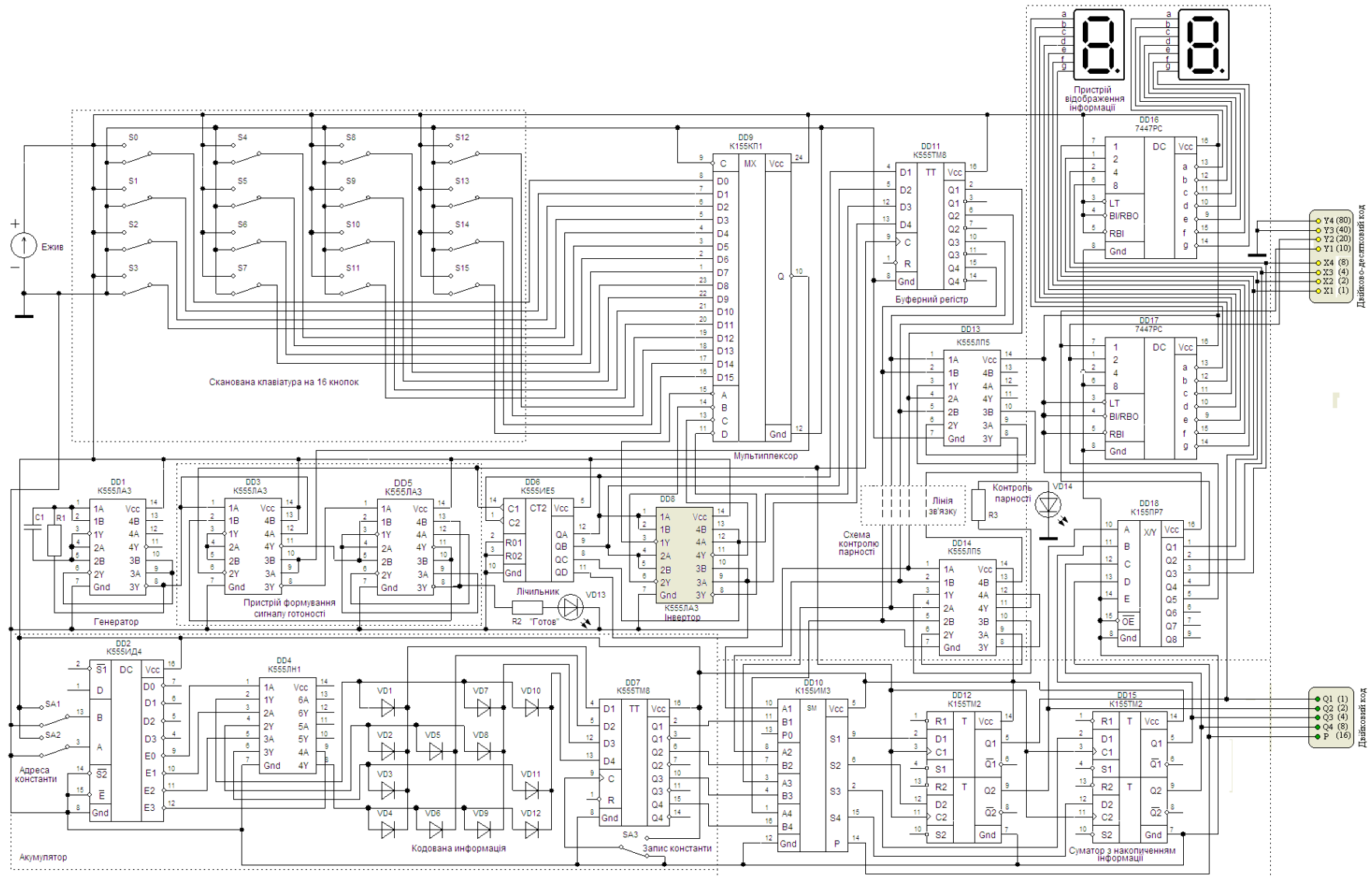
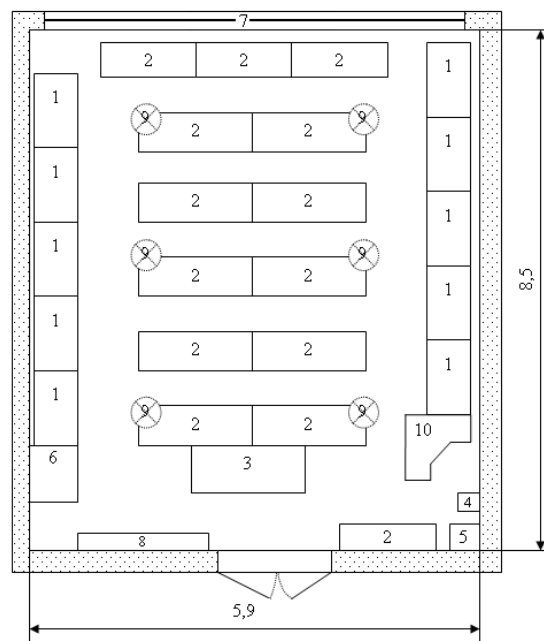


Рисунок 2.23 – Загальна схема кодуєчого пристрою з сканованою клавіатурою для суматорів арифметичних логічних пристроїв

3 Охорона праці та техногенна безпека

3.1 Характеристика потенційних небезпечних та шкідливих виробничих факторів

При виконанні дипломної роботи комп'ютерне моделювання та розрахунок пристрою введення інформації для суматора з накопиченням інформації проводилися в приміщенні кафедри МЕІС, макет якого представлено на рисунку 3.1 [6].



1 - стіл комп'ютерний; 2 - стіл аудиторний; 3 - стіл викладача; 4 - автомат відключення електричного живлення; 5 - шафа силова; 6 - шафа універсальна; 7 - вікно; 8 - дошка аудиторна; 9 - світильник 4-х ріжковий; 10 - стіл адміністратора мережі

Рисунок 3.1 – Макет приміщення в якому проводилися роботи

Площа приміщення складає $50,15 \text{ м}^2$; об'єм $175,52 \text{ м}^3$; довжина приміщення $8,5 \text{ м}$; ширина приміщення $5,9 \text{ м}$; висота приміщення $3,5 \text{ м}$; число ві-

кон 1; число робочих місць 10; освітлення: природне (через бічне вікно) і загальне штучне. Параметри приміщення задовольняють нормативним значенням: площа 6 м^2 , об'єм 20 м^3 на одного працюючого.

Лабораторія є приміщенням легкої категорії (виконуються легкі фізичні роботи), тому повинні дотримуватися такі вимоги (період року – холодний) [7]:

- оптимальна температура повітря – $22 - 24 \text{ }^\circ\text{C}$ (допустима – $20 - 24 \text{ }^\circ\text{C}$);
- оптимальна відносна вологість – $40 - 60\%$ (допустима не більше 75%);
- швидкість руху повітря не більше $0,1 \text{ м/с}$.

Оцінка шкідливих і небезпечних факторів та карта умов праці для робочого місця працівника лабораторії представлені в таблиці 3.1.

Аналіз шкідливих і небезпечних факторів дозволяє зробити висновок, що умови праці в лабораторії характеризуються наявністю нешкідливих виробничих чинників, які не призводять до зростання захворюваності з втратою працездатності та проявом початкових ознак професійної патології.

На ділянці проведення експерименту значна частина моделювання вироблялася на персональному комп'ютері IBM PC і макетному стенді, оснащеному блоками живлення, програмованими пристроями вхідних дій, реєструючим і вимірювальним устаткуванням. Печатні плати виготовлялися за технологією травлення фольгованого текстоліту на спеціальному стенді з витяжною шафою, розташованому в науково-дослідній лабораторії кафедри.

Тривала робота перед екраном монітора наводить до різних функціональних розладів організму, навантаження на очі. Захворювання поступово накопичуються. В основному страждають кисті, зап'ястя, плечі, шийна область.

3.2 Заходи з поліпшення умов праці. Виробнича санітарія

При проведенні моделювання схеми приладу, якість експерименту багато в чому залежить від освітлення, тому в лабораторії має бути передбачене штучне освітлення.

Таблиця 3.1 – Оцінка факторів виробничого та трудового процесу працівника лабораторії

№ п/п	Фактори виробничого середовища та трудового процесу	Нормативне значення	Фактичне значення	III клас: шкідливі та небезпечні умови, характер праці			Час дії фактора
				I ступінь	II ступінь	III ступінь	
1	Шкідливі хімічні речовини, мг/м ³ : I клас безпеки _____ II клас безпеки _____ III-IV клас безпеки _____						
2	Пил переважно фіброгенної дії, мг/м ³						
3	Вібрація (загальна і локальна), дБ						
4	Шум, дБА						
5	Інфразвук, дБ						
6	Ультразвук, дБ						
7	Неіонізуючі випромінювання: - радіочастотний діапазон, В/м - діапазон промислової частоти, кВ/м - оптичний діапазон (лазерне випромінювання), Вт/м ²						
8	Мікроклімат в приміщенні: - температура повітря, °С (тепл. п) - швидкість руху повітря, м/с - відносна вологість повітря, % - інфрачервоне випромінювання, Вт/м ²	23 – 25 ≤ 0,2 40 – 60 100	23 0,1 60				100 100 100
9	Важкість і напруженість праці	категорія важкості праці - легка, категорія напруженості праці - мало напружена					

Незадовільне освітлення може спотворити інформацію, крім того, викликає стомлення організму в цілому. Неправильне освітлення може з'явитися причиною травматизму [7].

Залежно від класу приміщення по вибухонебезпеці і від чистоти середовища виробничих приміщень, визначається схема розташування світильників, їх марка і конструктивного виконання.

Для освітленості приміщення з розмірами $A = 8,5$ м, $B = 5,9$ м та висотою $H = 3,5$ м використовуються 6 світильників з чотирма лампами розжарювання. Коефіцієнти віддзеркалення світлового потоку від стелі, стін і підлоги відповідно рівні $p_{\text{стелі}} = 70\%$, $p_{\text{стін}} = 50\%$, $p_{\text{підлоги}} = 10\%$. Затінювання робочих місць немає. Висота світильника $h_c = 0,9$ м, висота робочої поверхні над рівнем підлоги $h_p = 0,8$ м. Нормативна величина освітленості робочих місць з відео-терміналами складає $E_n = 300 - 500$ лк. В даному приміщенні освітленість $350 - 500$ лк.

При монтажі компонентів на плату і формуванні топологічного рисунка струмопровідного шару виникає потенційна небезпека небажаної дії на організм речовин, що звертаються в технологічному процесі, і матеріалів. Всі речовини, що забруднюють повітря, надають шкідливу дію, якщо вони потрапляють в організм в кількостях, що перевищують деяку порогову величину (ГДК). У виробництві плат застосовують певні речовини, які шкідливі для організму. Клас небезпеки шкідливих речовин встановлюється залежно від гранично допустимої концентрації речовин в повітрі робочої зони. Це та концентрація яка переноситься без відхилень від нормального стану в перебігу робочого дня при щоденному диханні. Згідно ДСП 173-96 встановлюють чотири класи шкідливих речовин: 1-й клас – речовини надзвичайно небезпечні; 2-й клас – речовини високо небезпечні; 3-й клас – речовини помірно небезпечні; 4-й клас – речовини мало небезпечні. Дія токсичних речовин виявляється в гострих і хронічних отруєннях.

При монтажі електронних плат застосовують ацетон, етиловий спирт для знежирення і очищення від пилу мікросхеми, а також олово і каніфоль для припаювання ніжок напівпровідникового приладу до плати. Спирт, ацетон викликає сухість шкіри. При систематичному вдиханні можливі захворювання сітківки ока. Також можливі нервово - психічні захворювання.

Каніфоль дратівливо діє на слизисті оболонки дихальних шляхів і на шкіру, що наводить до дерматитів.

Основні засоби техніки безпеки – герметизація апаратури і устаткування, наявність припливний витяжній вентиляції в приміщенні проведення робіт і витяжна шафа для виготовлення печатних плат і монтажу компонентів паянням (рис. 3.2).

Витяжна шафа оснащена вентилятором моделі CE 140L-125. Вентилятор має крильчатки із заломленими вперед лопатками і двигун із зовнішнім ротором. Корпус виготовлений з листової сталі, що гальванізується. Для захисту двигуна від перегріву вентилятор оснащений вбудованими термоконтактами з ручним перезапуском.

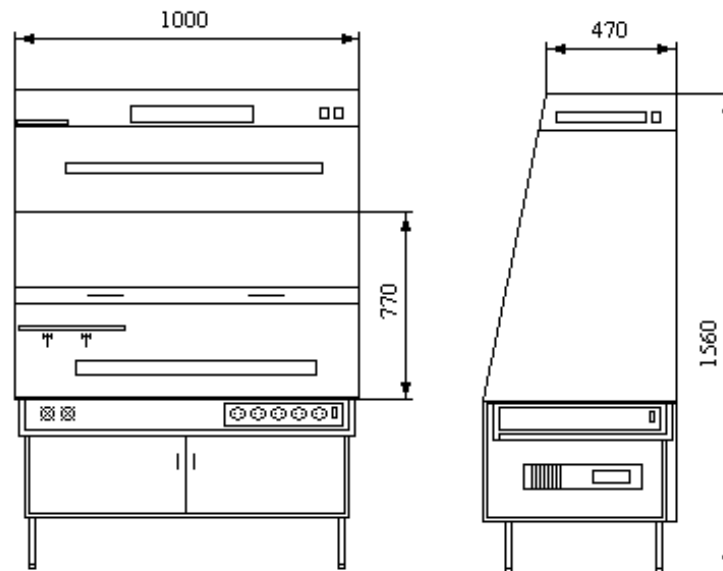


Рисунок 3.2 – Витяжна шафа для виготовлення печатних плат

У виробничих приміщеннях, в яких робота на відео терміналах і персональних комп'ютерах є допоміжною, температура, відносна вологість і швидкість руху повітря на робочих місцях повинні відповідати діючим санітарним нормам мікроклімату виробничих приміщень.

У виробничих приміщеннях, в яких робота на відео терміналах і персональних комп'ютерах є основною, повинні забезпечуватися оптимальні параметри мікроклімату відповідно до таблиці 3.2 [8].

Таблиця 3.2 - Оптимальні норми мікроклімату для приміщень з відео-терміналами і персональними комп'ютерами

Період року	Категорія робіт	Температура повітря, °С (не більше)	Відносна вологість повітря %	Швидкість руху повітря м/с
Холодний	Легка – 1а	22-24	40-60	0.1
Теплий	Легка – 1а	23-25	40-60	0.1

До категорії 1а відносяться роботи, які виконуються сидячи і що не вимагають фізичної напруги, при яких витрата енергії складає до 120 ккал/ч. До категорії 1б відносяться роботи, які виконуються сидячи, стоячи або пов'язані з ходьбою і такі, що супроводяться деякою фізичною напругою, при яких витрата енергії складає від 120 до 150 ккал/год.

У приміщенні проведення експерименту підтримується мікроклімат відповідний нормативам, для категорії робіт «Легка – 1а»

Ергономічне розташування робочого міста за персональним комп'ютером оцінюється вимогами:

- до візуальних параметрів засобів відображення інформації індивідуального користування;
- до емісійних параметрів ПК - параметрів випромінювань дисплеїв, системних блоків, джерел живлення, зокрема безаварійного, і ін.

Робота з дисплеями при неправильному виборі яскравості і освітленості екрану, контрастності знаків, квітів знаку і фону, за наявності відблисків на екрані, тремтіння і мигтіння зображення - приводить до зорового стомлення, головних болів, до значного фізіологічного і психічного навантаження, до погіршення зору [8].

Візуальні параметри і світловий клімат визначають зоровий дискомфорт, який може виявлятися при використанні будь-яких типів екранів дисплеїв, - на електронно-променевих трубках, рідкокристалічних, газорозрядних, електролюмінесценціях панелях або на інших фізичних принципах.

3.3 Електробезпека

Для забезпечення захисту від поразки електричним струмом у використуваних електроустановках повинні застосовуватися технічні способи і засоби захисту [7].

Приміщення за ступенем небезпеки ураження людей електричним струмом являється приміщенням без підвищеної небезпеки. Приміщення сухе, добре опалюване з струмонепровідною підлогою, з температурою 18...24 °С, з вологістю 40...50%. З електроустаткування в ньому знаходяться відео термінальні пристрої та учбові стенди, які знаходяться під напругою $U = 220 \text{ В}$, частотою $f = 50 \text{ Гц}$.

Вибір того або іншого способу або засобу захисту (або їх поєднань) в конкретному електроприладі, і ефективність його вживання залежать від цілого ряду чинників, у тому числі від:

- номінальної напруги;
- роду, форми і частоти струму використуваного приладу;
- способу електропостачання (від стаціонарної мережі, від автономного джерела живлення електроенергією);
- вигляду виконання (стаціонарні, пересувні, переносні);
- умов зовнішнього середовища;
- схеми можливого включення людини в ланцюг протікання струму (прямий однофазний, прямий двофазний дотик; включення під напругу кроку);
- вигляду робіт (монтаж, наладка, випробування) і ін.

Основними технічними засобами захисту є:

- захисне заземлення;
- автоматичне відключення живлення (занулення);
- пристрої захисного відключення;
- ізоляція струмопровідних частин.

Принцип роботи ПЗВ (рис. 3.3) полягає в тому, що воно постійно контролює вхідний сигнал і порівнює його з наперед заданою величиною. Якщо

вхідний сигнал перевищує встановлене значення, то пристрій спрацьовує і відключає захищену електроустановку від мережі. Як вхідні сигнали пристроїв захисного відключення використовують різні параметри електричних мереж, які несуть в собі інформацію про умови поразки людини електричним струмом.

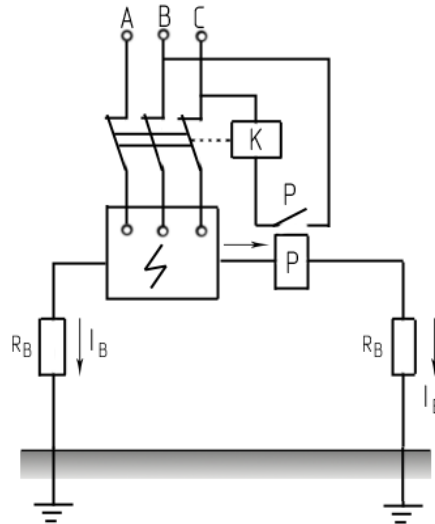


Рисунок 3.3 - Проста схема пристрою захисного відключення

Основними елементами будь-якого пристрою захисного відключення є датчик, перетворювач і виконавчий орган.

Основними параметрами, по яких підбирається те або інші ПЗВ є: номінальний струм навантаження, тобто робочий струм електроустановки, який протікає через нормально замкнуті контакти ПЗВ в черговому режимі; номінальна напруга; встановлене значення напруги; час спрацьовування пристрою.

3.4 Пожежна безпека. Техногенна безпека

Виробництво напівпровідникових приладів, згідно ДБН В.1.1–7–2002, відноситься до категорії Б, оскільки це виробництво зв'язане із застосуванням речовин спирту і ацетону з температурою спалаху пари від 28 до 60°C горю-

чих газів. Для зниження пожежної небезпеки використовують обмежену кількість матеріалів які обертаються в процесі, зберігаються, здатні горіти [8].

Характерними причинами виникнення пожеж в лабораторії є необережне поводження з вогнем, порушення технологічних процесів, неправильні електропроводки і устаткування, неправильне користування електричними приладами і ін. Для лабораторії встановлена категорія пожежної небезпеки В.

Основні будівельні конструкції будівлі, в якій знаходиться ділянка, виконані з тих, що не згорають і важко згорають матеріалів, що цегельних і виштукатурюють. Отже, вогнестійкість будівлі має 2 рівень. Для евакуації людей на випадок пожежі, згідно ДБН В.1.1–7–2002, в лабораторії є два евакуаційні виходи, розташованих в протилежних кінцях приміщення ділянки. Ширина дверей і сходів рівна 1,6 м, що відповідає нормі.

Відстань від найбільш видаленого робочого місця до найближчого виходу – 15 м. Швидкість пересування людей при евакуації – 16 м/мін.

Згідно правилами влаштування електроустановок ПВЕ, будівля, в якій знаходиться ділянка по заходах захисту від блискавок, відноситься до категорії 3 і захищається від прямих ударів блискавок, і від замету високих потенціалів через землю, тобто підземні металеві комунікації приєднуються при введенні в об'єкт, що захищається, до заземлювачів електроустаткування. Отже, грозозахист заснований на стержневих громовідводах.

Для попередження пожеж на ділянці необхідно створити строгий протипожежний режим. Створюється загально об'єктова і лабораторна інструкція по ПБ, проводиться первинний протипожежний інструктаж на робочому місці; створюється план протипожежних заходів і евакуації людей на випадок пожежі.

Як вогнегасні речовини можна застосовувати воду, вуглекислоту, хімічну і повітряно-механічну піну. Для гасіння вогнищ усередині будівлі на майданчиках сходових кліток, в коридорах і отворі встановлюють пожежні крани, які розміщені в шафах, де знаходиться і рукав з протипожежним стволом. Для гасіння пожеж електроустановок використовується вуглекислий во-

гнегасник ОУ-2, в кількості двох вогнегасників на приміщення. Існують пожежна електрична сигналізація, яка забезпечує прямий зв'язок пожежної охорони з охоронним об'єктом. У даній будівлі застосовують звукову систему сигналізації. При появі сигналу сповіщення про пожежу співробітники лабораторії № 216 організовано без паніки покидають лабораторію і, залежно від місця спалаху, слідує або вліво через лабораторний корпус для виходу на вулицю Добролюбова, або управо для виходу на вулицю Незалежної України (рис. 3.4).

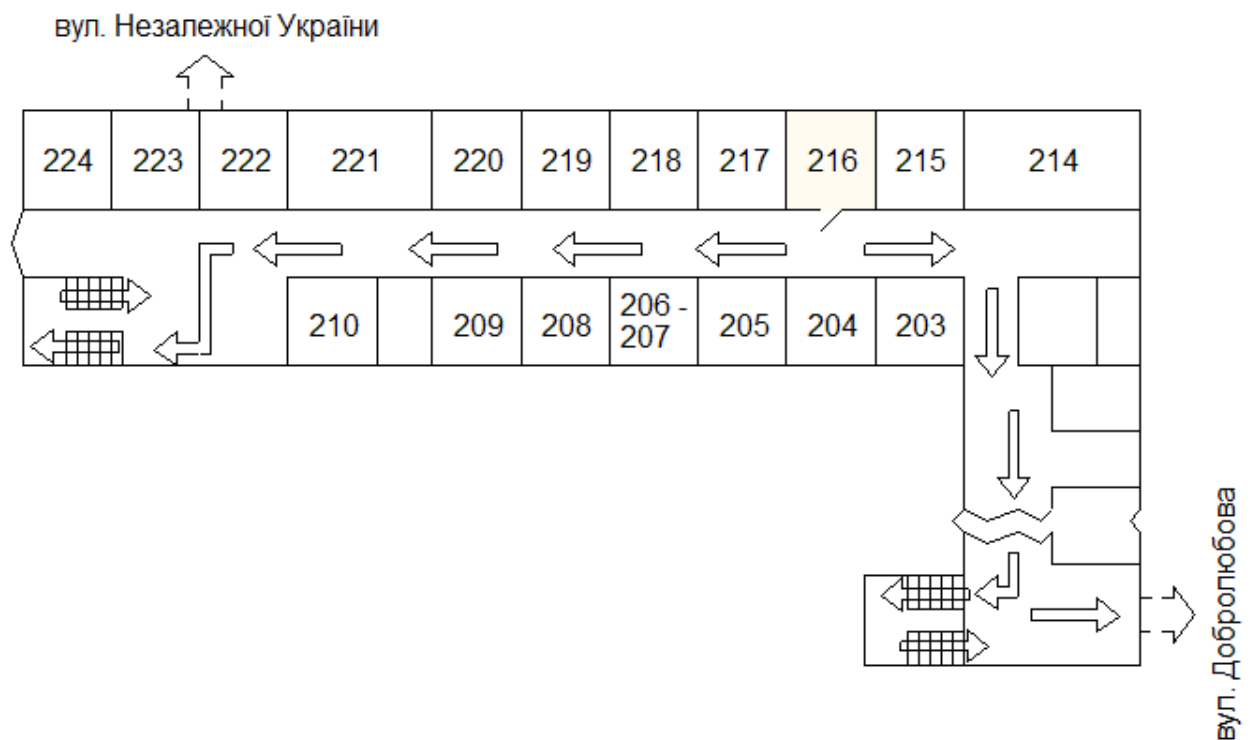


Рисунок 3.4 – План евакуації при пожежі із аудиторії № 216

3.5 Розрахунок захисного заземлення

Заземленню підлягають вимірювальні установки, напруга живлення яких 220 В. У якості заземлювача візьмемо сталеві вертикальні стержні довжиною $l = 2,5$ м, діаметром $d = 0,04$ м, діаметр сполучної смуги $b = 0,04$ м. Контур заземлення розташовано на горизонтальному майданчику біля корпусу

су академії. Грунт – суглинок. Допустимий опір заземлюючого пристрою (R_n) дорівнює 4 Ом. Визначимо питомий електричний опір ґрунту (суглинка), ρ якого дорівнює 100 Ом·м [8].

Розрахуємо опір розтікання струму одного вертикального стержня:

$$R_e = \frac{\rho}{2\pi l} \cdot \ln \frac{4 \cdot l}{d} = \frac{100}{2 \cdot 3,14 \cdot 2,5} \ln \frac{4 \cdot 2,5}{0,04} = 35,1 \text{ Ом}$$

Прийmemo число заземлювачів:

$$n = \frac{R_l}{R_n} = \frac{35,1}{4} = 8,775 \approx 9$$

Визначимо довжину горизонтальної смуги (по контуру):

$$l_2 = a \cdot n,$$

де a – відстань між вертикальними електродами ($a = 2$ м)

$$l_2 = 2 \cdot 9 = 18 \text{ м}$$

Опір горизонтальної смуги:

$$R_{2c} = \frac{\rho}{\pi \cdot l_2} \cdot \frac{4 \cdot l_2}{b} = \frac{100}{3,14 \cdot 18} \cdot \ln \frac{4 \cdot 18}{0,04} = 13,2 \text{ Ом}$$

Коефіцієнт екранування для вертикального заземлювача:

$$\eta_e = \frac{0,68 + 0,56}{2} = 0,62$$

і для горизонтальної смуги

$$\eta_2 = \frac{0,34 + 0,4}{2} = 0,37$$

Опір групи вертикальних заземлювачів:

$$R_{ep} = \frac{R_{e3}}{n \cdot \eta_e} = \frac{35,1}{9 \cdot 0,62} = 6,3 \text{ Ом}$$

Опір горизонтальної смуги з врахуванням екранування:

$$R_2 = \frac{R_{2o}}{\eta_2} = \frac{13,2}{0,37} = 35,6 \text{ Ом}$$

Опір заземлювача в цілому:

$$R_3 = \frac{R_{zp} \cdot R_z}{R_{zp} + R_z} = \frac{6,3 \cdot 35,6}{6,3 + 35,6} = 5,3 \text{ Ом}$$

Як видно, опір заземлювача перевищує нормативний (4 Ом), тому збільшимо кількість заземлювачів:

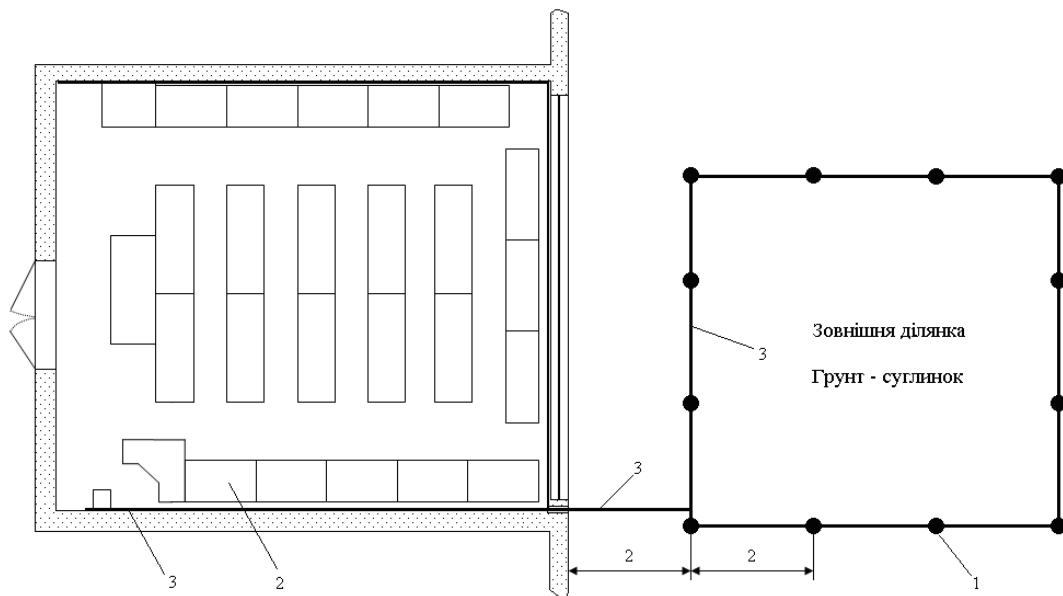
$$n = 10,$$

тоді опір заземлювача в цілому складе $R_3 = 4,6 \text{ Ом}$, що теж більше R_H .

Якщо $n = 11$, то $R_3 = 4,2 > R_H$.

Якщо $n = 12$, то $R_3 = 3,99 < R_H$.

Число заземлювачів дорівнює 12, які розміщені по контуру зовнішньої ділянки, як показано на рисунку 3.5.



1 – заземлювачі

2 – електроустаткування що заземлюється

3 – сполучна смуга

Рисунок 3.5 – Розміщення заземлюючих електродів на зовнішній ділянці та сполучної смуги лабораторії проведення експерименту

Таким чином, для виконання захисного заземлення використовується 12 вертикальних стержнів діаметром 0,04 м, завдовжки 2,5 м, кожен з яких має опір 31,5 Ом. Опір сполучної смуги 13,2 Ом. Опір заземлювачів в цілому складе 3,99 Ом, що забезпечує безпечну роботу на установках лабораторії.

Висновки та рекомендації

1. Проведений аналіз проблем, які виникають при вирішенні задачі кодування інформації для арифметично-логічних пристроїв, дозволив отримати наступні результати:

- систематизовані і проаналізовані рішення схемотехніки по підключенню клавіатури до арифметично-логічного пристрою, засновані на використанні пристрою формування сигналу готовності, буферних регістрів, двійкових лічильників і мультиплексорів, що дозволяють мінімізувати кількість ліній зв'язку з мікроконтролером.

- розраховано алгоритм кодування інформації, що рекомендується для використання при програмній реалізації розглянутих методів.

Результати роботи рекомендуються для кодування інформації в електронних пристроях сигналізації, систем доступу до охоронних об'єктів та систем захисту від несанкціонованого доступу.

Перелік посилань

1. Мальцева Л.А. Основы цифровой техники. М. : Радио и связь, 1987. 128 с.
2. Вальпа О. Микроконтроллеры и клавиатура IBM PC. Схемотехника. № 5, 2006. С. 36 -37.
3. Фрунзе А.В. Микроконтроллеры? Это же просто! М. : Издательский дом «Додэка-XXI», 2008. 464 с.
4. Верьовкін Л.Л., Світанько М.В., Кісельов Є.М., Хрипко С.Л. Цифрова схемотехніка: Підручник. Запоріжжя : ЗДІА, 2016. 214 с.
5. Нефедов А.В. Интегральные микросхемы и их зарубежные аналоги. Справочник ю Т. 2. М. : ИП РадиоСофт, 2000. 640 с.
6. Кожемякін Г.Б., Рижков В.Г., Белоконь К.В. Охорона праці та техногенна безпека: методичні вказівки до виконання розділу магістерських робіт для студентів ЗДІА всіх спеціальностей денної та заочної форм навчання. Запоріжжя : ЗДІА, 2012. 48 с.
7. Ткачук К.Н. Охрана труда и окружающей среды в радиоэлектронной промышленности. К. : Вища шк., 1988. 240 с.
8. Горобец А.И., Степаненко А.И. Охрана труда в радиоэлектронной промышленности. К. : Техника, 1987. 345 с.

ЗАПОРІЗЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
МІНІСТЕРСТВА ОСВІТИ І НАУКИ УКРАЇНИ

Науково-дослідна частина ЗНУ
Наукове товариство студентів, аспірантів і докторантів ЗНУ
Рада молодих вчених ЗНУ

18-22 квітня 2022 року

*XV університетська науково-практична конференція
студентів, аспірантів, докторантів і молодих вчених*

«МОЛОДА НАУКА-2022»



Запоріжжя, 2022

Сушко Антон
Студент 4 курсу ІННІ ім. Ю. М. Потебні
Наук. кер.: к.т.н., доц. Верьовкін Л. Л.

КОДУЮЧІЙ ПРИСТРІЙ З СКАНОВАНОЮ КЛАВІАТУРОЮ

У кодуєчому пристрої на основі сканованої клавіатури клавіші підключені до джерела живлення. Для сканування включення клавіш використовуємо мультиплексор. Термін «сканування клавіатури» означає послідовне опитування мультиплексором всіх її елементів.

Адресне сканування клавіш здійснюється за допомогою лічильника. Лічильники - це цифрові автомати, внутрішні стани яких визначаються лише кількістю сигналів "1", які прийшли на вхід. Сигнали "0" не змінюють їх внутрішні стани. За призначенням лічильники можуть бути підсумовуючими, віднімаючими і реверсивними. Підсумовуючі лічильники виконують складання числа імпульсів, які поступають на вхід, з тим числом, яке зберігалось в ньому.

Розрахованоно пристрій формування сигналу готовності (рисунок 1).

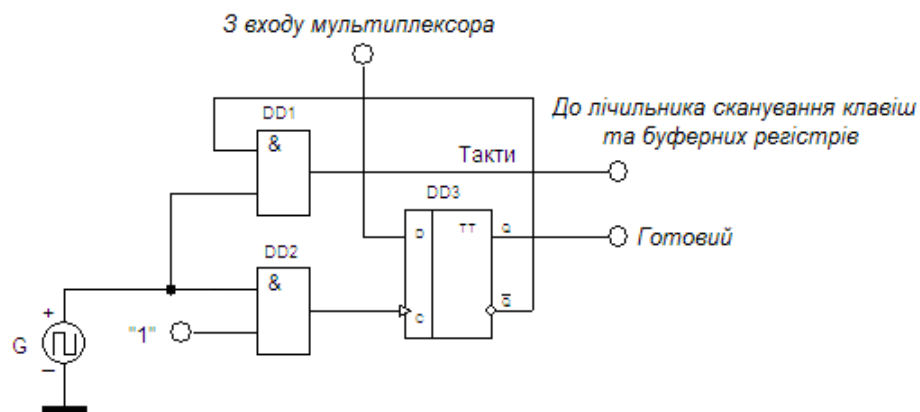


Рисунок 1 - Пристрій формування сигналу готовності

Вихідний код перебирається лічильником до тих пір, поки не буде натиснута необхідна клавіша, при цьому на виході мультиплексора логічна 1, яка записується в тригер DD3, і формує сигнал «Готовий», який відображається індикатором. Відповідно на інверсному виході тригера DD1 – логічний 0. Він поступає на один з входів елемента І (DD1), до іншого входу якого підключений генератор прямокутних імпульсів. Такий стан блокує лічильник, та буферні регістри. Лічильник зупиняє рахунок і на виході схеми фіксується код натиснутої клавіші. При відпусканні клавіші цикл сканування відновлюється за допомогою елемента І (DD1). Елемент DD2 забезпечує функціонування тригера DD3.

Література

1. Верьовкін Л.Л., Світанько М.В., Кісельов Є.М., Хрипко С.Л. Цифрова схемотехніка: підручник. Запоріжжя : ЗДІА, 2016. 214 с.